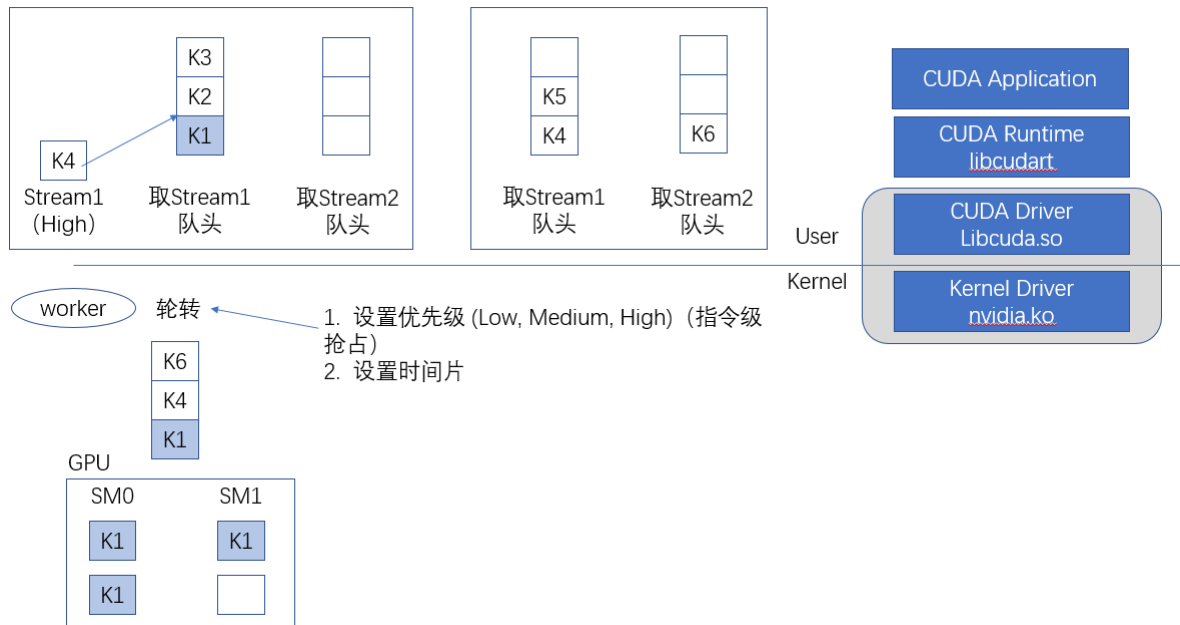


## GPU优先级配置范围

- timelice 范围 1ms~50ms timeslice 优先级范围 0-2
- stream 优先级范围 0 ----- -5

## GPU调度架构



**A B 定时1秒顺序启动， A执行21 msec， B执行4ms。AB都在默认流上**

- 实验一：A=21ms， B=24ms
- 实验二：B 预分配更高优先级， A=25ms， B=5.7ms

**C1执行210 msec， C2执行210 msec， 在另外一个进程里。**

- 实验一：设置timeslice C1 =50ms， C2=1ms， C1=214ms， C2=321ms (上下问切换次数=4)
- 实验二：设置timeslice C1 =1ms， C2=1ms， C1=396ms， C2=397ms (上下问切换次数=400)
- 实验二：设置timeslice C1 =2ms， C2=2ms， C1=361ms， C2=362ms (上下问切换次数=200)
- 实验三：设置timeslice C1 =50ms， C2=50ms， C1=314ms， C2=321ms (上下问切换次数=6)

## DRIVE OS 接口名

```
#define NVGPU_TSG_IOCTL_BIND_CHANNEL \
#define NVGPU_TSG_IOCTL_UNBIND_CHANNEL \
#define NVGPU_IOCTL_TSG_ENABLE \
#define NVGPU_IOCTL_TSG_DISABLE \
#define NVGPU_IOCTL_TSG_PREEMPT \
#define NVGPU_IOCTL_TSG_EVENT_ID_CTRL \
#define NVGPU_IOCTL_TSG_SET_RUNLIST_INTERLEAVE \
#define NVGPU_IOCTL_TSG_SET_TIMESLICE \
#define NVGPU_IOCTL_TSG_GET_TIMESLICE \
#define NVGPU_TSG_IOCTL_BIND_CHANNEL_EX \
#define NVGPU_TSG_IOCTL_READ_SINGLE_SM_ERROR_STATE \
#define NVGPU_TSG_IOCTL_SET_L2_MAX_WAYS_EVICT_LAST \
#define NVGPU_TSG_IOCTL_GET_L2_MAX_WAYS_EVICT_LAST \
#define NVGPU_TSG_IOCTL_SET_L2_SECTOR_PROMOTION \
#define NVGPU_TSG_IOCTL_BIND_SCHEDULING_DOMAIN \
```

## 结论

DRIVE OS 提供的调度机制为原有 NVIDIA GPU 调度提供了跨context调度的能力