

**ĐẠI HỌC QUỐC GIA TP. HỒ CHÍ MINH  
TRƯỜNG ĐẠI HỌC BÁCH KHOA  
KHOA KHOA HỌC VÀ KỸ THUẬT MÁY TÍNH**



**BÀI THÍ NGHIỆM 2  
MÔN HỌC: HỆ THỐNG SỐ**

**Nhóm: 04**

**GVHD: Huỳnh Hoàng Kha**

**Sinh viên:**

<b>Họ và tên</b>	<b>MSSV</b>
Phạm Trần Đức Hạnh	2310896
Đào Xuân Sơn	2312954
Trần Lê Gia Thoại	2313323

**2023**

## A. Checklist đầu buổi

Checklist này cần được hoàn thành vào đầu buổi học

STT	Nội dung	Hoàn thành
1	Khu vực quanh KIT TN trống trải, gọn gàng	
2	KIT thí nghiệm đã chạy self-test và xác định không có dấu hiệu lỗi	
3	Các inputs và outputs của KIT hoạt động bình thường	
4	Đo hiệu điện thế nguồn VCC của KIT đạt 5V	

### Lưu ý quan trọng:

- Nếu KIT thí nghiệm có lỗi, các nhóm cần phát hiện ngay từ đầu buổi và báo cáo với Giảng viên để đổi KIT khác. Nếu giữa buổi mới báo cáo vấn đề liên quan đến KIT thí nghiệm, các trường hợp demo mạch thất bại do lỗi của KIT sẽ không được xem xét.

## B. Checklist cuối buổi

Checklist này cần được hoàn thành vào cuối buổi học

STT	Nội dung	Hoàn thành
1	Tất cả các dây nối đã được gỡ và phân loại	
2	Tất cả các IC đều đã được nói lỏng trước khi nhấc ra khỏi breadboard	
3	Tất cả các IC đều đã được phân loại và trả lại đúng ngăn đựng	
4	Thu dọn và trả KIT thí nghiệm	
5	Thu dọn và hoàn trả VOM	
6	Thu dọn và hoàn trả oscilloscope (nếu có)	
7	Dọn sạch khu vực làm việc	

### Lưu ý quan trọng:

- Các nhóm cần thực hiện nghiêm túc checklist cuối buổi, đảm bảo giữ gìn phòng thí nghiệm gọn gàng, sạch đẹp; đảm bảo các thiết bị đã mượn được trả lại đầy đủ, cất giữ đúng nơi quy định.

## C. Phần chuẩn bị cho từng bài tập

**Bài 1:** Randomly select TWO 74-Series ICs out of the list: 7400, 7404, 7408, and 7432. Design, implement circuits, and use the Oscilloscope to measure the propagation delay of those selected ICs.

### Bài làm

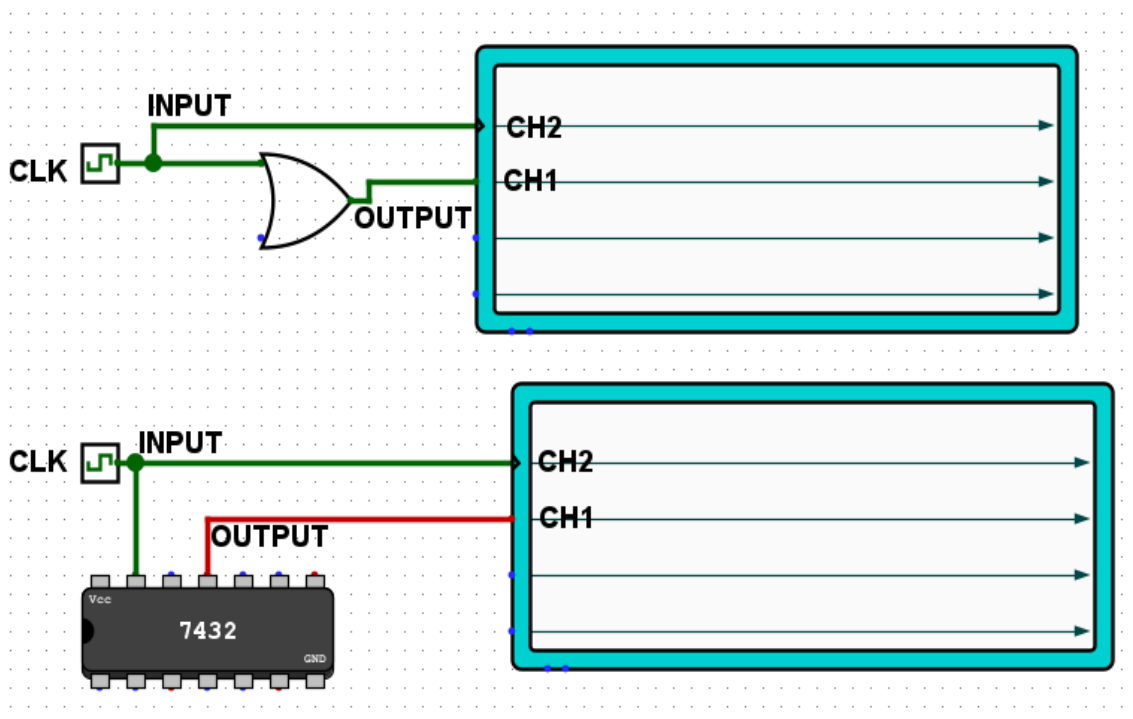
Chọn IC 7432 và IC 7404.

#### 1.1. Đo thời gian trễ của IC 7432:

##### 1.1.1. Bảng thực trị:

A	B	OUTPUT
0	0	0
0	1	1
1	0	1
1	1	1

##### 1.1.2. Sơ đồ mạch/ sơ đồ thiết kế:



##### 1.1.3 Các bước thực hành cụ thể:

- Sử dụng IC 7432 để thực hiện cổng OR, lắp mạch điện hiện thực như thiết kế, nối chân INPUT với CLK của DSKIT.
- Điều chỉnh tần số của CLK là 1000 HZ.
- Nối que đo của Kênh 1 với OUTPUT, que đo của Kênh 2 (màu xanh) với INPUT.
- Nhấn POWER để bật nguồn DSKIT, nhấn RUN của Oscilloscope để bắt đầu đo.
- Quan sát màn hình Oscilloscope. Khi thấy xung dao động của INPUT và OUTPUT đã ổn định, nhấn STOP, tắt POWER của DSKIT để ngừng đo.
- Sử dụng các Autoset và các nút điều chỉnh trong Vertical, Horizontal để lựa chọn được sự hiển thị thích hợp của các dao động trên màn hình để lấy kết quả thí nghiệm.
- Điều chỉnh con chỏ (Cursor). Con chỏ 1 và 2 lần lượt đến thời điểm mà INPUT, OUTPUT đạt 50% sự thay đổi về mức điện thế.

#### 1.1.4. Netlist

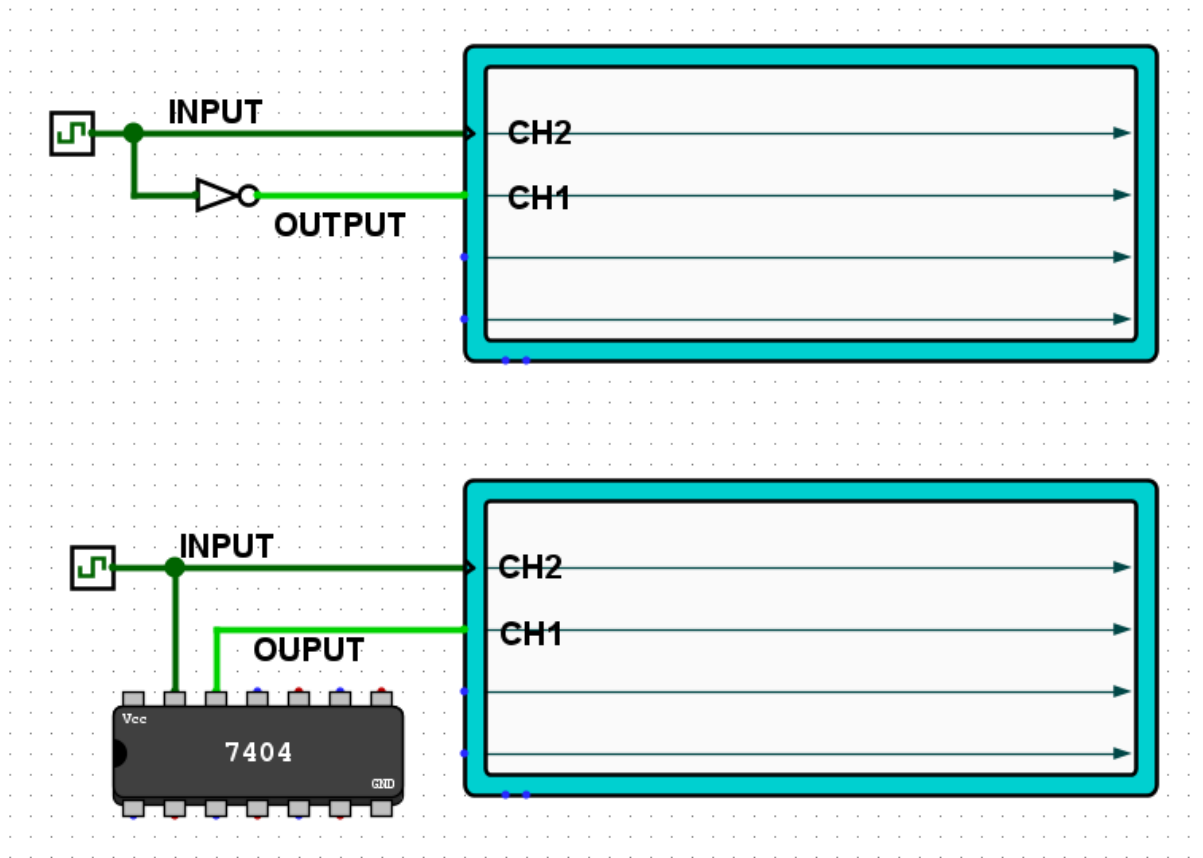
Đầu thứ nhất	Đầu còn lại
5V	Chân 14
GND	Chân 7
CLK	Chân 13
CLK	Kênh 2
Chân 11	Kênh 1

## 1.2. Đo thời gian trễ của IC 7404:

### 1.2.1. Bảng thực trị:

INPUT	OUTPUT
0	1
1	0

### 1.2.2. Sơ đồ mạch/ sơ đồ thiết kế:



### 1.2.3. Chi bước thực hành cụ thể:

- Sử dụng IC 7404 để thực hiện cổng NOT, lắp mạch điện hiện thực như thiết kế, nối chân INPUT với CLK của DSKIT.
- Điều chỉnh tần số của CLK là 1000 HZ.
- Nối que đo của Kênh 1 với OUTPUT, que đo của Kênh 2 (màu xanh) với INPUT.
- Nhấn POWER để bật nguồn DSKIT, nhấn RUN của Oscilloscope để bắt đầu đo.
- Quan sát màn hình Oscilloscope. Khi thấy xung dao động của INPUT và OUTPUT đã ổn định, nhấn STOP, tắt POWER của DSKIT để ngừng đo.
- Sử dụng các Autoset và các nút điều chỉnh trong Vertical, Horizontal để lựa chọn được sự hiển thị thích hợp của các dao động trên màn hình để lấy kết quả thí nghiệm.
- Điều chỉnh con chỏ (Cursor). Con chỏ 1 và 2 lần lượt đến thời điểm mà INPUT, OUTPUT đạt 50% sự thay đổi về mức điện thế.

### 1.2.4. Net list

Đầu thứ nhất	Đầu còn lại
5V	Chân 14
GND	Chân 7
CLK	Chân 13
CLK	Kênh 2
Chân 12	Kênh 1

### *Check list*

STT	Nội dung	Hoàn thành
1	<b>KIT thí nghiệm đã tắt trước khi cắm IC</b>	
2	Kiểm tra và nắn lại chân IC	
3	Các chân IC đã được đặt chuẩn xác vị trí vào các lỗ trên breadboard	
4	Các chân IC đã được kết nối điện với breadboard	
5	Tất cả các kết nối giữa KIT và chân IC đều tốt	
6	<b>VCC và GND trên KIT không bị chạm nhau (không đoản mạch)</b>	
7	<b>Chân CLK (nếu có dùng) không chạm với VCC hoặc GND</b>	
8	Hiệu điện thế giữa VCC và GND của IC đạt 5V	
9	Đã test và chụp hình đủ các trường hợp	

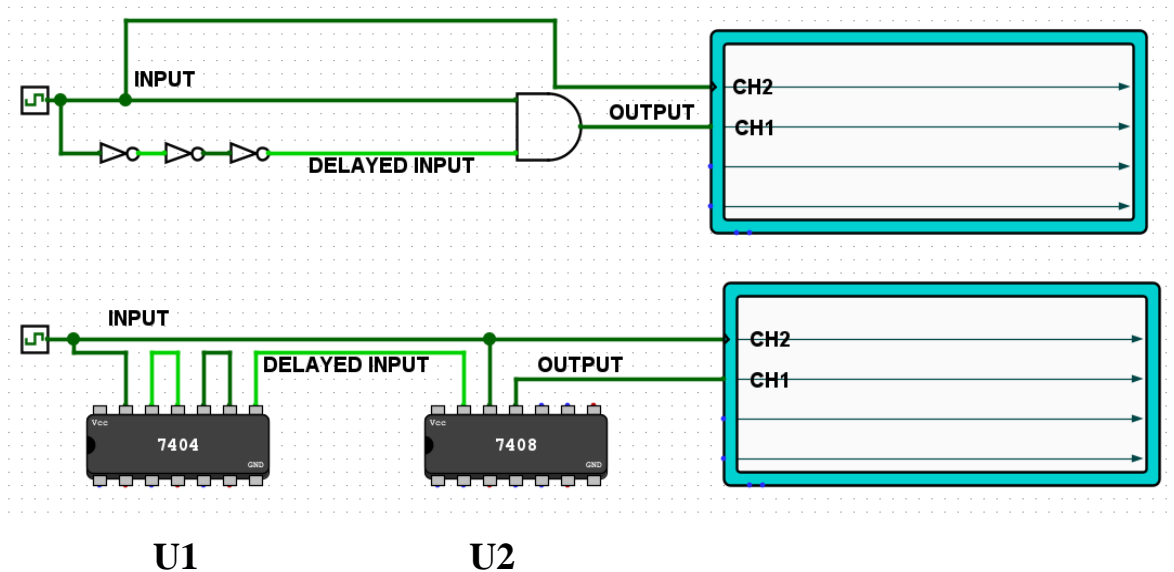
**Bài 2:** *Design, implement circuits, and use the Oscilloscope to determine the rising edge and falling edge of a pulse signal using IC 7400, 7404, 7408, or 7432.*

### **Bài làm**

#### **2. Thiết kế mạch bắt cạnh (Edge detecting circuit):**

## 2.1. Mạch bắt cạnh lên (sử dụng cổng logic AND và NOT):

### 2.1.1 Sơ đồ mạch/ sơ đồ thiết kế:



- **Chú thích:** Lấy tín hiệu CLK của DSKIT làm INPUT (chỉnh tần số CLK 1000 HZ). Sử dụng IC 7404 để nối INPUT qua 3 cổng NOT tạo thành DELAYED INPUT. Sử dụng IC 7408 lấy INPUT và DELAYED INPUT qua cổng AND.

### 2.1.2. Bảng thực trị:

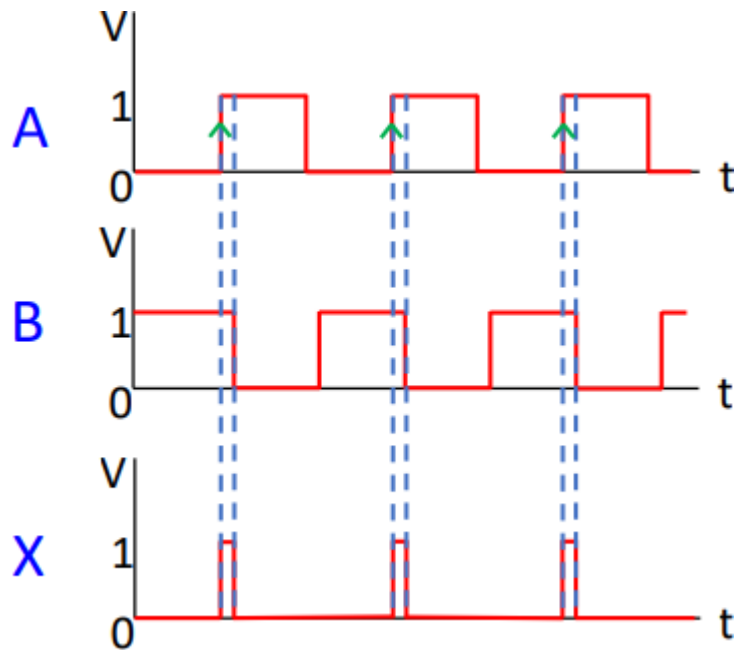
INPUT	DELAYED INPUT	OUTPUT
0	0	0
0	1	0
1	0	0
1	1	1

### 2.1.3. Giải thích nguyên lý hoạt động:

- Về lý thuyết thì không có trường hợp A và B cùng đồng thời bằng 0 hoặc bằng 1. Nhưng trên thực tế do có độ trễ truyền tín hiệu nên việc này có thể xảy ra.

- Khi A và B cùng đồng thời bằng 1 thì giảm độ thời gian của X là sóng xung. Do đó, mạch logic này có thể là mạch bắt cạnh lên của A.

### 2.1.4. Giảm độ thời gian của mạch tổ hợp trên:



### 2.1.5 Chi bước thực hành cụ thể:

- Sử dụng IC 7404 để thực hiện cổng NOT, IC 7408 để thực hiện cổng AND, lắp mạch hiện thực như thiết kế, nối chân Input với CLK của DSKit.
- Điều chỉnh tần số của Input là 1000Hz.
- Nối que đo của Kênh 1 (màu vàng) với Output đã đi qua 3 cổng NOT, que đo của Kênh 2 (màu xanh) với Input.
- Nhấn Power để bật nguồn DSKit, nhấn Run của Oscilloscope để bắt đầu đo.
- Quan sát màn hình Oscilloscope. Khi thấy xung dao động của Input và Output đã ổn định, nhấn Stop, tắt Power của DSKit để ngừng đo.
- Sử dụng các Autoset và các nút điều chỉnh trong Vertical, Horizontal để lựa chọn được sự hiển thị thích hợp của các dao động trên màn hình để lấy kết quả thí nghiệm.
- Điều chỉnh con trỏ (Cursor). Con trỏ 1 và con trỏ 2 lần lượt đến thời điểm mà Output, Input đạt 50% sự thay đổi về mức điện thế.

### 2.1.6. Net list

Đầu thứ nhất	Đầu thứ hai
5V	Chân 14 của U1
GND	Chân 7 của U1
CLK	Chân 13 của U1



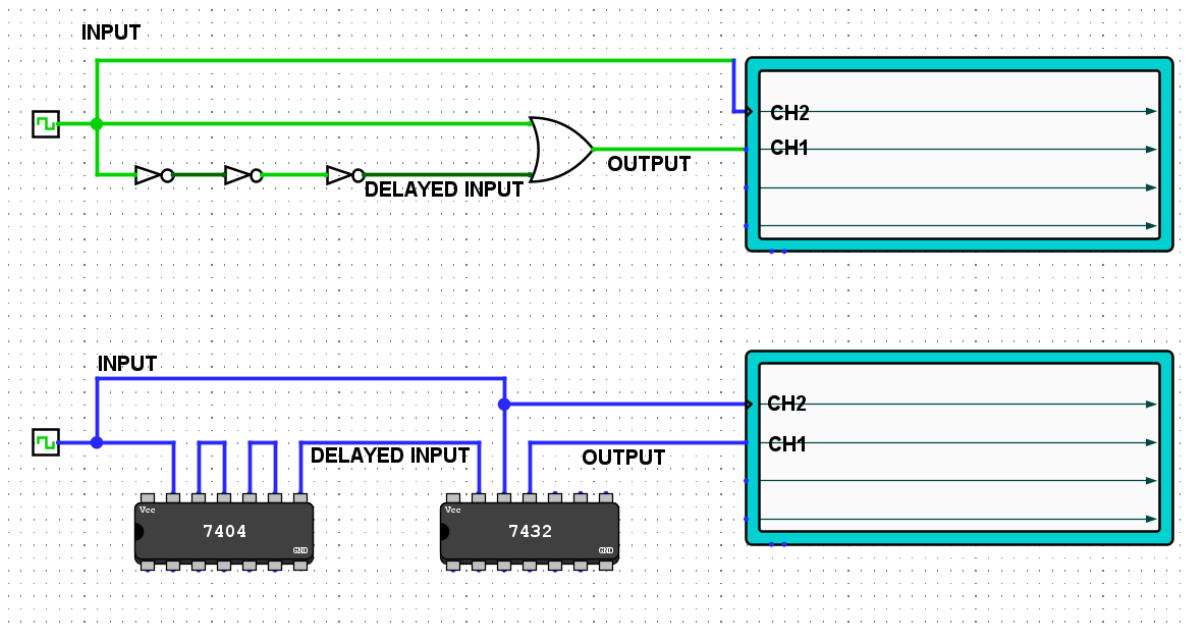
Chân 11 của U1	Chân 12 của U1
Chân 10 của U1	Chân 9 của U1
5V	Chân 14 của U2
GND	Chân 7 của U2
Chân 8 của U1	Chân 13 của U2
Chân 12 của U2	CLK
Chân 11 của U2	Kênh 1
CLK	Kênh 2

### *Check list*

STT	Nội dung	Hoàn thành
1	<b>KIT thí nghiệm đã tắt trước khi cắm IC</b>	
2	Kiểm tra và nắn lại chân IC	
3	Các chân IC đã được đặt chuẩn xác vị trí vào các lỗ trên breadboard	
4	Các chân IC đã được kết nối điện với breadboard	
5	Tất cả các kết nối giữa KIT và chân IC đều tốt	
6	<b>VCC và GND trên KIT không bị chạm nhau (không đoản mạch)</b>	
7	<b>Chân CLK (nếu có dùng) không chạm với VCC hoặc GND</b>	
8	Hiệu điện thế giữa VCC và GND của IC đạt 5V	
9	Đã test và chụp hình đủ các trường hợp	

## **2.2. Mạch bắt cạnh xuống (sử dụng cổng logic OR và NOT):**

### **2.2.1. Sơ đồ mạch/ sơ đồ thiết kế:**



U1

U2

- **Chú thích:** Lấy tín hiệu CLK của DSKIT làm INPUT (chỉnh tần số CLK 1000 HZ). Sử dụng IC 7404 để nối INPUT qua 3 cổng NOT tạo thành DELAYED INPUT. Sử dụng IC 7432 lấy INPUT và DELAYED INPUT qua cổng OR.

### 2.2.2. Bảng thực trị:

INPUT	DELAYED INPUT	OUTPUT
0	0	0
0	1	1
1	0	1
1	1	1

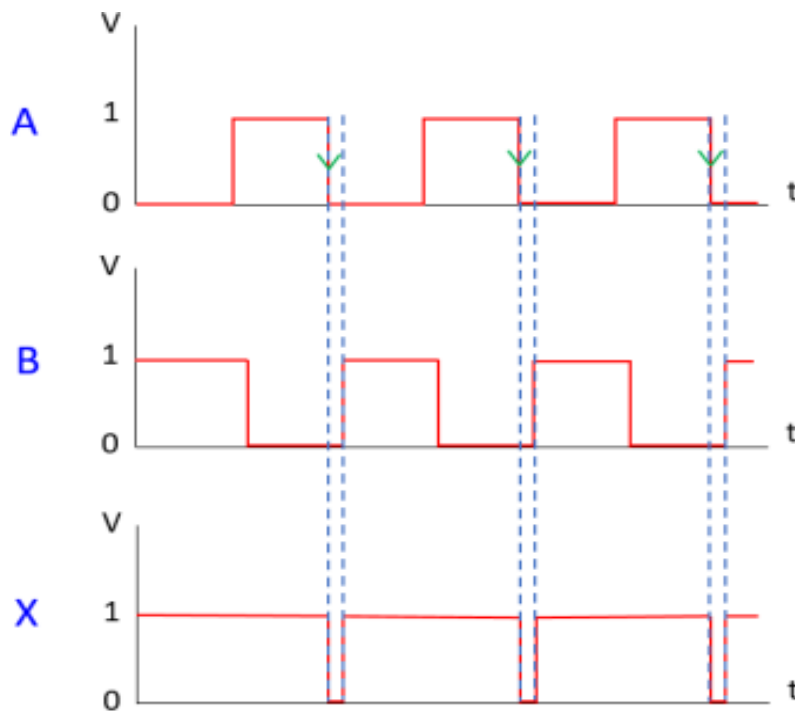
### 2.2.3. Giải thích nguyên lý hoạt động:

- Tương tự mạch trên, về mặt lý thuyết thì không có trường hợp A và B cùng đồng thời bằng 0 hoặc bằng 1. Nhưng trên thực tế do có độ trễ truyền tín hiệu nên việc này có thể xảy ra.

- Khi A và B cùng đồng thời bằng 0 thì giảm độ thời gian của X là sóng xung. Do đó, mạch logic này có thể là mạch bắt cạnh xuống của

A.

#### 2.2.4. Giải đồ thời gian của mạch tổ hợp trên:



#### 2.1.5. Chi bước thực hành cụ thể:

- Sử dụng IC 7404 để thực hiện cổng NOT, IC 7432 để thực hiện cổng OR, lắp mạch hiện thực như thiết kế, nối chân Input với CLK của DSKit.
- Điều chỉnh tần số của Input là 1000Hz.
- Nối que đo của Kênh 1 (màu vàng) với Output đã đi qua 3 cổng NOT, que đo của Kênh 2 (màu xanh) với Input.
- Nhấn Power để bật nguồn DSKit, nhấn Run của Oscilloscope để bắt đầu đo.
- Quan sát màn hình Oscilloscope. Khi thấy xung dao động của Input và Output đã ổn định, nhấn Stop, tắt Power của DSKit để ngừng đo.
- Sử dụng các Autoset và các nút điều chỉnh trong Vertical, Horizontal để lựa chọn được sự hiển thị thích hợp của các dao động trên màn hình để lấy kết quả thí nghiệm.
- Điều chỉnh con trỏ (Cursor). Con trỏ 1 và con trỏ 2 lần lượt đến thời điểm mà Output, Input đạt 50% sự thay đổi về mức điện thế.

#### 2.2.6. Net list

Đầu thứ nhất	Đầu thứ hai
5V	Chân 14 của U1

GND	Chân 7 của U1
CLK	Chân 13 của U1
Chân 11 của U1	Chân 12 của U1
Chân 10 của U1	Chân 9 của U1
5V	Chân 14 của U2
GND	Chân 7 của U2
Chân 8 của U1	Chân 13 của U2
Chân 12 của U2	CLK
Chân 11 của U2	Kênh 1
CLK	Kênh 2

### *Check list*

STT	Nội dung	Hoàn thành
1	<b>KIT thí nghiệm đã tắt trước khi cắm IC</b>	
2	Kiểm tra và nắn lại chân IC	
3	Các chân IC đã được đặt chuẩn xác vị trí vào các lỗ trên breadboard	
4	Các chân IC đã được kết nối điện với breadboard	
5	Tất cả các kết nối giữa KIT và chân IC đều tốt	
6	<b>VCC và GND trên KIT không bị chạm nhau (không đoản mạch)</b>	
7	<b>Chân CLK (nếu có dùng) không chạm với VCC hoặc GND</b>	
8	Hiệu điện thế giữa VCC và GND của IC đạt 5V	
9	Đã test và chụp hình đủ các trường hợp	