《数据采集实验》

[《数据采集实验》 1](#_Toc181700370)

[第一节：数据采集系统 3](#_Toc181700371)

[1.1数据采集系统的核心原理 3](#_Toc181700372)

[1.2数据采集系统分类 4](#_Toc181700373)

[1.3数据采集系统的基本工作原理 4](#_Toc181700374)

[第二节：基于zx-2的数据采集系统设计 5](#_Toc181700375)

[2.1数据采集系统架构设计 5](#_Toc181700376)

[2.1.1通道0信号采集驱动程序设计 6](#_Toc181700377)

[2.1.2通道1信号采集电路设计与实现 7](#_Toc181700378)

[2.1.3采样数据传输接口驱动程序设计 9](#_Toc181700379)

[2.1.4人机交互信息接收程序设计 9](#_Toc181700380)

# 第一节：数据采集系统

在信号处理领域数字电路发挥着重要作用，尤其是数据采集往往需要硬件实现，数据采集系统小到一个芯片完成，大到一个电路板完成。

信号处理在应用中包括2部分，分别是数据采集和数据处理，简单的说

**信号处理 = 数据采集 + 数据处理**

通过以上的分析可以看出 数据采集系统是信号处理领域的电路，作用就是为数据处理提供数据源。

由于FPGA的灵活性，很适合用来作为数据采集芯片，为DPS或者ARM，以及其它AISC以及其它电路提供信号处理所需要的数据。

## 1.1数据采集系统的核心原理

数据采集系统的核心就是为数据处理提供源数据，源数据为信号，连续的模拟信号是不能够被软件或者电路进行处理的，因此我们需要连续信号经过变换，转化为电路或者软件能够处理的数据。

2.5v

Y（V）

X（t）

-1.5v

-4.7v

-4.7v

-1.8v

想在计算机或者电路中表示信号，需要采样，将转换为非连续的值，如果源信号为周期信号，我们至少采2个点以上（奈奎斯特定理），直接将采集的赋值电压表示，在计算机或者电路中运用不理想，需要转化为另外一种表示。

1. 序列化

通过整形，将源信号转化为离散序列

1. 量化编码（PCM码）

=

如当前采样电压为1.8v，参考电压是5V,规定量化精度N=8

1.8/5 = PCM码值/256

PCM码值 = 92

## 1.2数据采集系统分类

按照源采样信号的频率高低可分为低频采集系统（简易采集系统）和高频采集系统（复杂采集系统）。

简易采集系统：一般使用低频AD

复杂采集系统：高速AD

按照采样信号源个数又可将采集系统划分为单通道采集系统和多通道采集系统

单通道：只对一个通道的信号源采集数据

多通道：对2个或者2个以上的信号源采集

### 1.3数据采集系统的基本工作原理

数据处理

DSP/ASIC/ARM/FPGA

人机交互

数据发送

缓存

预处理

AD

串行接口

JES04B/lvds

DSP专用接口/pcie

处理结果

数据读

源信号

配置接口

数据传输控制

采样控制

单通道信号采集

DDS

源信号

源信号

ADN-1

AD…

DSP专用接口/pcie

处理结果

数据读

串行接口

JES04B/lvds

源信号

数据处理

DSP/ASIC/ARM/FPGA

数据发送

预处理

AD0

配置接口

采样控制

多通道信号采集

数据传输控制

通道选择

人交互

通道选择缓存

# 第二节：基于zx-2的数据采集系统设计

需求分析

1. 2通道信号采集

通道0使用TL549采集信号源

通道1使用频率和相位可调的DDS，精度N=32

1. 通道选择（人机交互1）

通道选择使用独立按键，使用一个独立按键即可

1. 缓存

使用深度=1024的FIFO

1. 预处理

本设计不需要

1. 数据发送

使用AURT发送

1. 人机交互（人机交互2）

使用uart接收寄存器命令或者参数，采用命令参数解析分实现人机交互2

## 2.1数据采集系统架构设计

**data\_sap**

rst\_n

clk@50mghz

rst\_n

clk@50mghz

Flag\_rvdata

rvdata[7:0]

rst\_n

clk@50mghz

rst\_n

clk@50mghz

rst\_n

clk@50mghz

rst\_n

clk@50mghz

sdi

cs\_n

scl

DDS

N=32的DDS

tl549\_interfer

TL549驱动

uart\_snt

串口发送

ch\_sel\_fifo

通道选择缓存

人机交互1

pword[10:0]

fword[31:0]

flag\_data\_Ch1

rx

tmpty

rd\_clk

rd\_en

data\_ch1\_[7:0]

flag\_data\_Ch0

data\_Ch0\_[7:0]

tx

rddata[7:0]

en\_r

en\_t

Ch1\_en

ch0\_en

Uart\_rv

串口接收

Ui

人机交互2

### 2.1.1通道0信号采集驱动程序设计

功能：通道0信号采样

flag\_data\_Ch0

data\_Ch0\_[7:0]

sdi

cs\_n

scl

rst\_n

clk@50mghz

tl549\_interfer

TL549驱动

ch0\_en

1. 是端口说明

|  |  |
| --- | --- |
| 信号名 | 描述 |
| 系统相关 | |
| clk | 系统时钟，默认50mhz |
| rst\_n | 系统复位，低电平有效 |
| TL549 ad芯片接口 | |
| scl | TL549接口同步时钟，**最高1.1mhz** |
| cs\_n | TL549接口片选，最高1.1mhz |
| sdi | TL549接口采样数据输入 |
| 人机交互控制 | |
| ch0\_en | 当ch0\_en==1的时候开始采样 |
| 输出采样数据 | |
| data\_Ch0\_[7:0] | 通道0采样数据输出 |
| flag\_data\_Ch0 | 当flag\_data\_Ch0==1表示data\_Ch0\_[7:0]有效 |

1. TL549采样率

数据采集中，采样率是一个重要的指标，表示采集数据的快慢，我们用hz表示

由于一般采样为周期采样，2个相邻的点的时间间隔为采样周期，它对应的频率就是采样率。

TMIN(type) >= 1.4US + 7.5\*tSCL + 36\*0.250us

>= 1.4US + 7.5\*1us + 36\*0.250us

>= 1.4US + 7.5\*1us + 9

>= 17.9us

### 2.1.2通道1信号采集电路设计与实现

fword[31:0]

Ch1\_en

flag\_data\_Ch1

rst\_n

clk@50mghz

data\_ch1\_[7:0]

DDS

N=32的DDS

pword[10:0]

功能：通道1信号采样

1. 端口说明

|  |  |
| --- | --- |
| 信号名 | 描述 |
| 系统相关 | |
| clk | 系统时钟，默认50mhz |
| rst\_n | 系统复位，低电平有效 |
| 人机交互控制 | |
| fword[31:0] | 控制dds输出波形的频率 |
| pword[10:0] | 控制输出波形的相位 |
| ch1\_en | 控制输出波形的采样率 |
| 输出波形采样输出 | |
| data\_ch1[7:0] | 通道1采样数据 |
| flag\_data\_Ch1 | 当flag\_data\_Ch1==1表示data\_ch1[7:0]有效 |

1. DDS

DDS是数字电路设计中一种常见的产生不同输出波形的一种数字电路，可以理解为波形发生器，本质上是将采样量化的编码数据存放在存储器中，在**原始参考采样控制下输出采样数据**。

原始参考采样时钟

存储器

1. DDS输出波形频率计算

Fout = Fsap /2N

N ：PCM码表示精度

Fout ：输出波形频率

Fsap  :原始参考采样时钟频率

Fout = （Fsap /2N ）\*K （K>0）

DDS 中输出波形频率

Addr =addr +K 等效于（Fsap /2N ）\*K （K>0）

1. DDS相位

y

x

Addr = addr + pword

### 2.1.3采样数据传输接口驱动程序设计

功能：

从存储器（这里默认FIFO）中将采样数据读出，经过数据传输接口（这里采用uart）发送给数据处理电路系统。

rst\_n

clk@50mghz

tx

empty

rddata[7:0]

rd\_clk

rd\_en

uart\_snt

串口发送

en\_t

端口说明

|  |  |
| --- | --- |
| 信号名 | 描述 |
| 系统相关 | |
| clk | 系统时钟，默认50mhz |
| rst\_n | 系统复位，低电平复位 |
| Fifo读相关 | |
| rd\_en | FIFO读使能 |
| rd\_clk | FIFO读时钟 |
| rddata[7:0] | FIFO读数据 |
| empty | FIFO读状态 |
| 人机控制相关 | |
| en\_t | 控制发送速率 |
| Uart接口相关 | |
| tx | 发送信号 |

### 2.1.4人机交互信息接收程序设计

功能：在数据采集系统中，通过接口（默认uart）接收人机交互信息

rst\_n

clk@50mghz

Flag\_rvdata

rvdata[7:0]

rx

Uart\_rv

串口接收

en\_r

1. 端口说明

|  |  |
| --- | --- |
| 信号名 | 描述 |
| 系统相关 |  |
| clk | 系统时钟，默认50mhz |
| rst\_n | 系统复位，低电平复位 |
| Uart接口相关 | |
| rx | Uart接收 |
| 人机交互接收速率控制 | |
| en\_r | 接收速率控制 |
| 接收数据输出 | |
| rvdata[7:0] | 接收数据 |
| flag\_rvdata | 当flag\_rvdata==1表示rvdata[7:0]有效 |