

JRO: Investigación, Desarrollo e
Innovación:
Sistemas de Adquisición

Jorge Ortiz
Febrero 2015

Radar Principal

- Localizado a 20 Km Norte de Lima
- 18,432 dipolos
- Area: 85,000 m²
- Frecuencia de trabajo: 49.92 MHz
- Poder 6MW (4 Tx, 1.5 MW c/u)



¿Cómo obtenemos datos del radar?

Paso 1: Obtener Radar

Paso 2:  Magia

Paso 3: Datos!

¿Cómo obtenemos datos del radar?

Paso 1: Get Radar

- Señal RF, Amplificadores, Tx-transmisores, Rx-receptores, T/R, Antenna

Step 2: Magia

- Sintetizador Digital, Controlador de Radar, Sistema de Adquisición de Datos, Monitoreo, Visualización, Pre Procesamiento, Almacenamiento

Step 3: Datos!

Diagrama de Bloques del Sistema

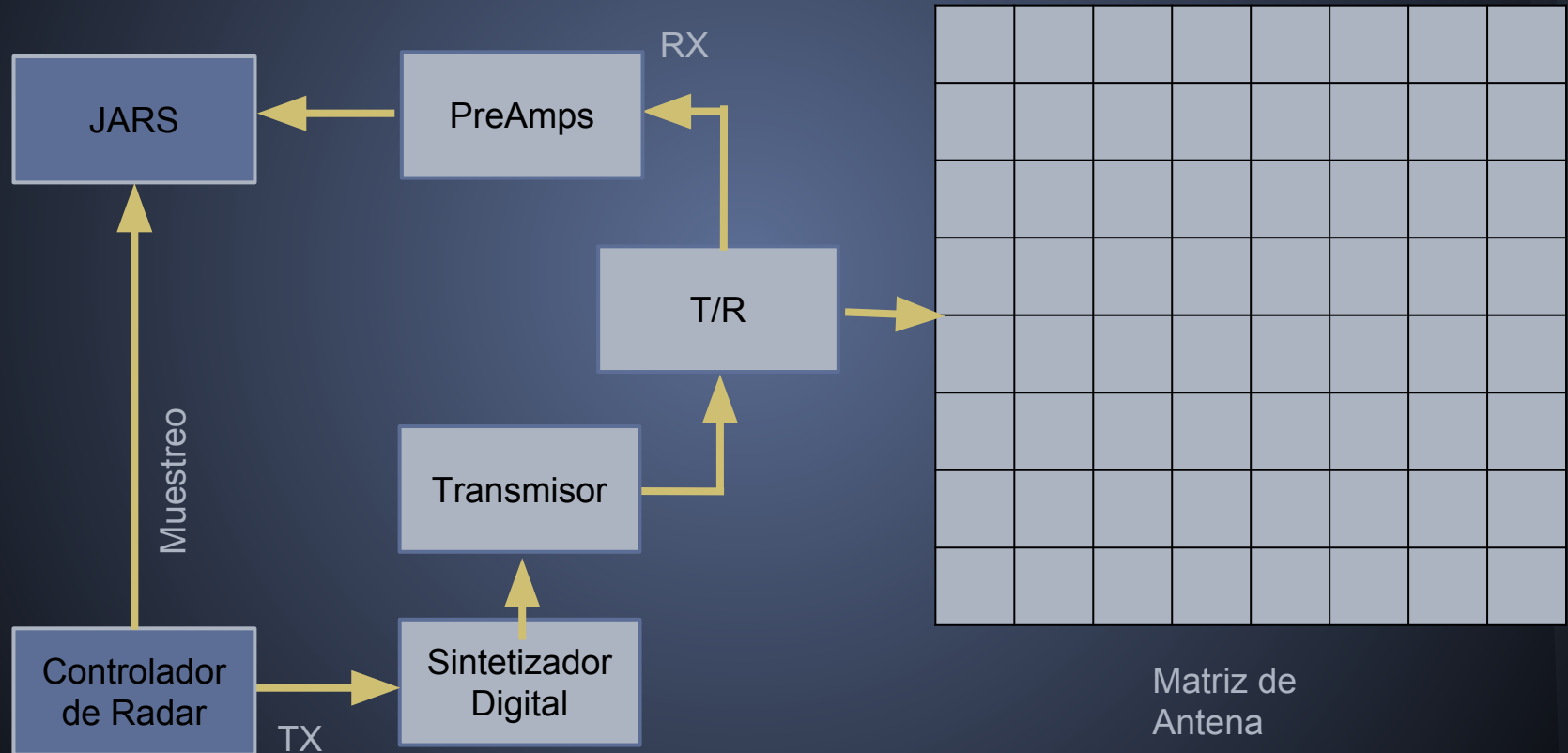
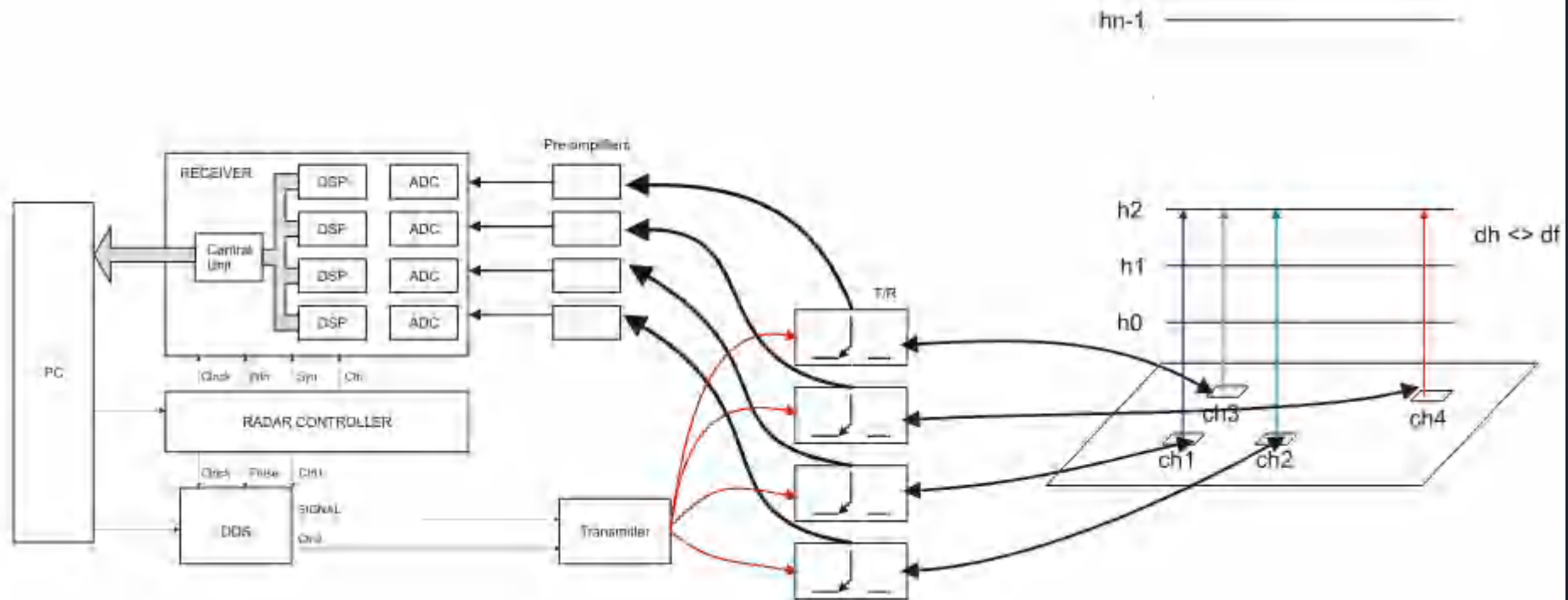
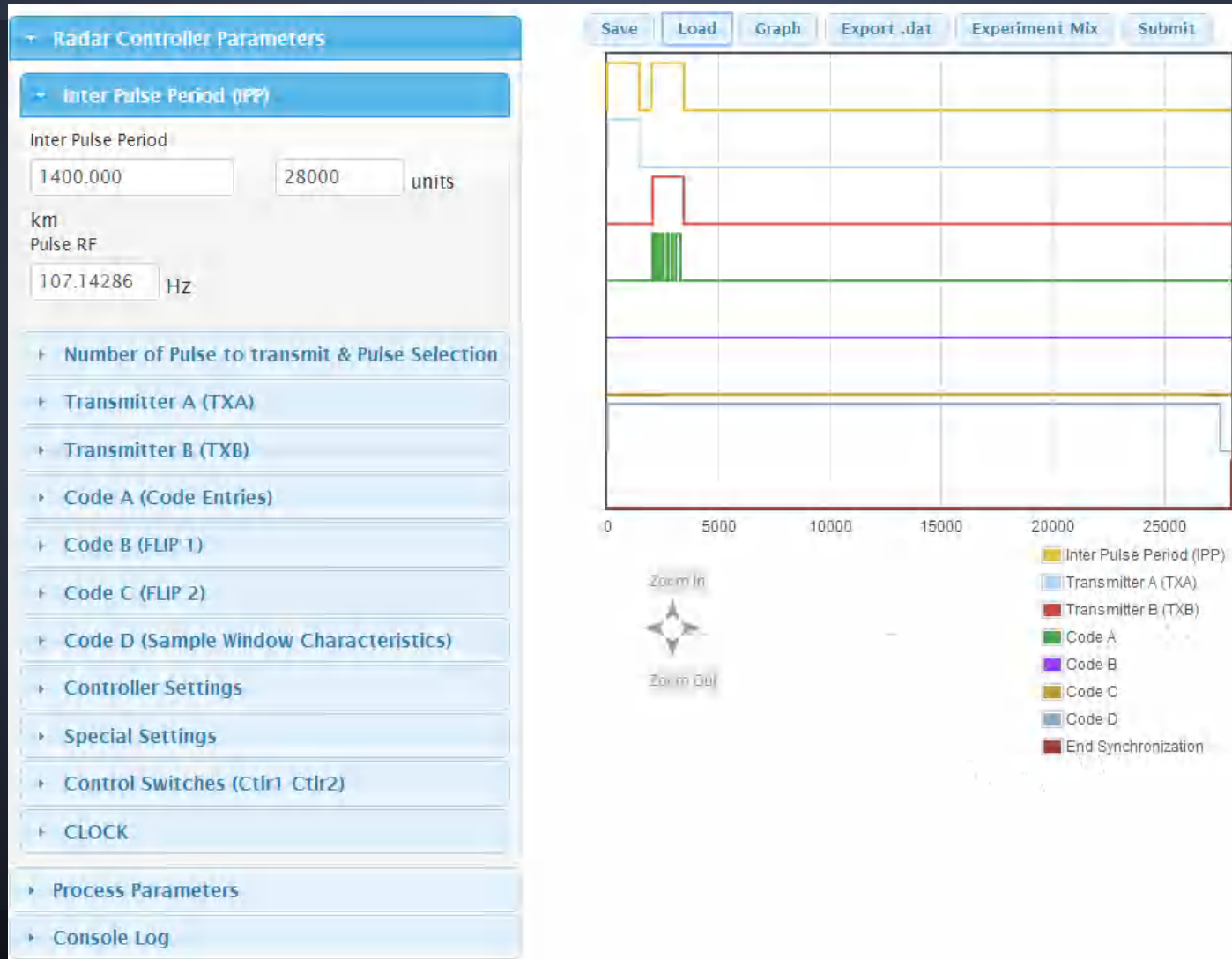


Diagrama de Bloques del Sistema



1. Controlador de Radar (CR)

Controlador de Radar - Pulse Design



Controlador de Radar - V 1.0 USB



- CPLD
- 8 Canales
- Programado por USB

Controlador de Radar - V 1.1 USB



- CPLD
- 8 Canales
- Programado por USB
- Resistencia a interferencias electromagnéticas del circuito y reloj mejorada

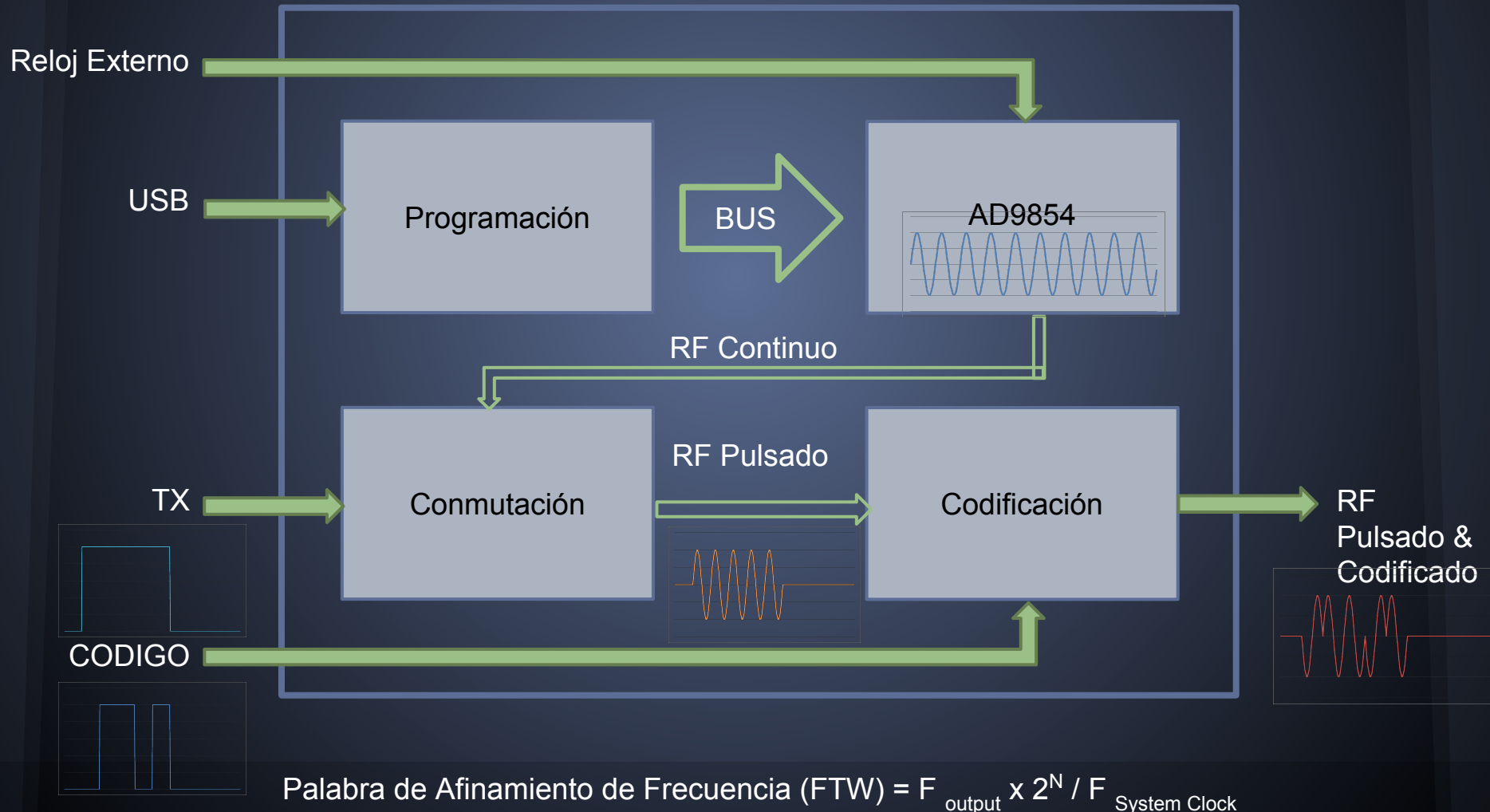
Controlador de Radar - v2.0 Ethernet



- FPGA Spartan 6
- 16 canales programables
- Memoria Adicional
- Programado por Ethernet
- Compatibilidad hacia atrás
- Monitoreo de señales en tiempo real

2. Sintetizador Digital Directo (DDS)

Sintetizador Digital Directo (DDS)



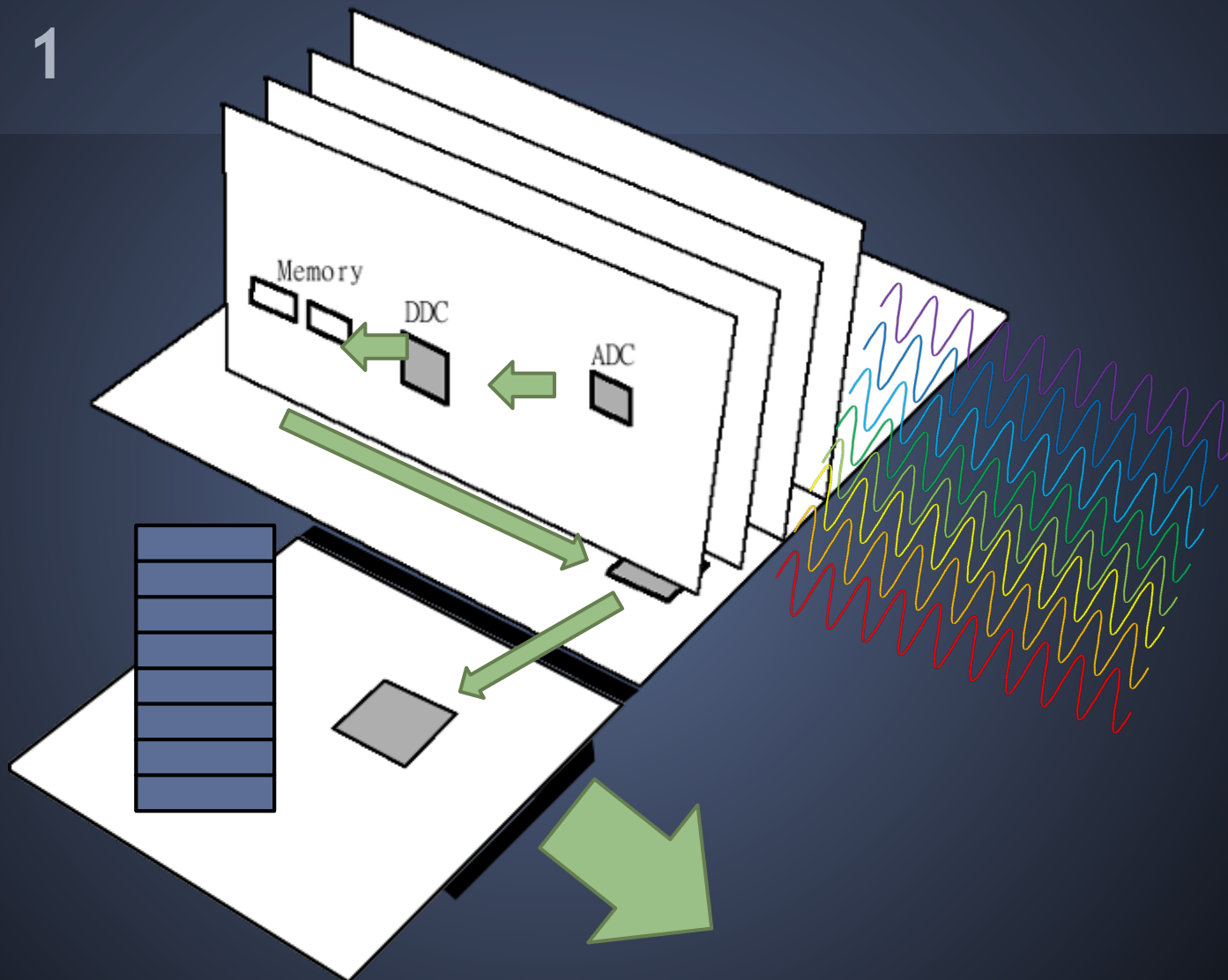
Sintetizador Digital Directo (DDS)



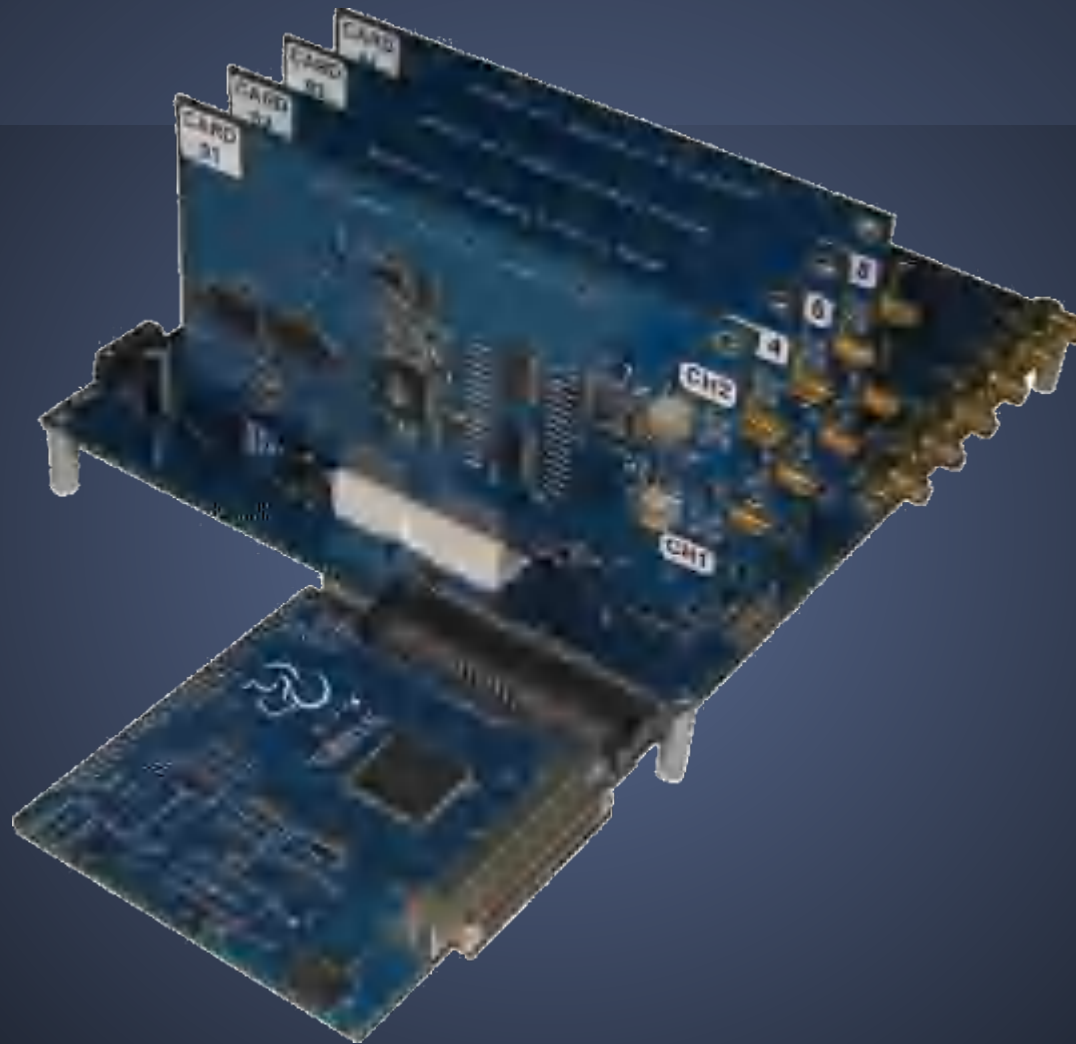
- Resolución de 48-bits
- Multiplicador 4x
- 2 Canales
- 60dB de crosstalk
- Programado por USB

3. JARS (JRO Acquisition Radar System)

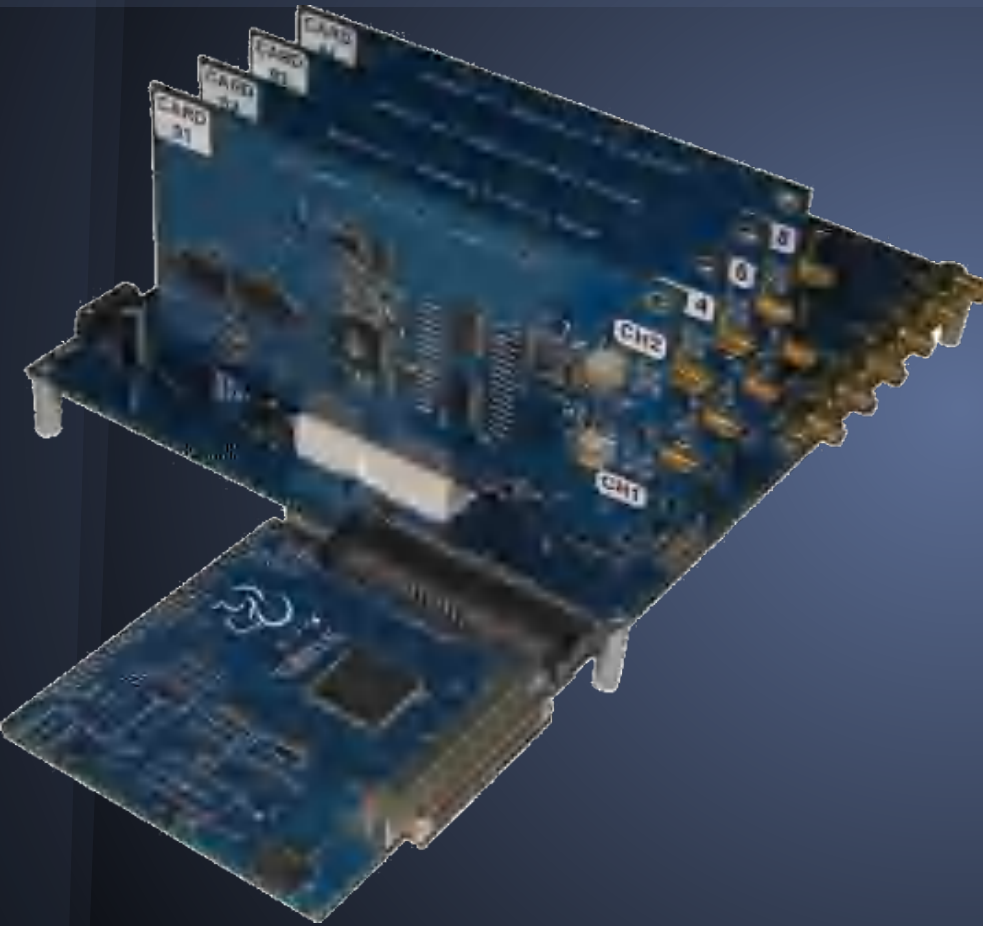
JARS 1



JARS 1

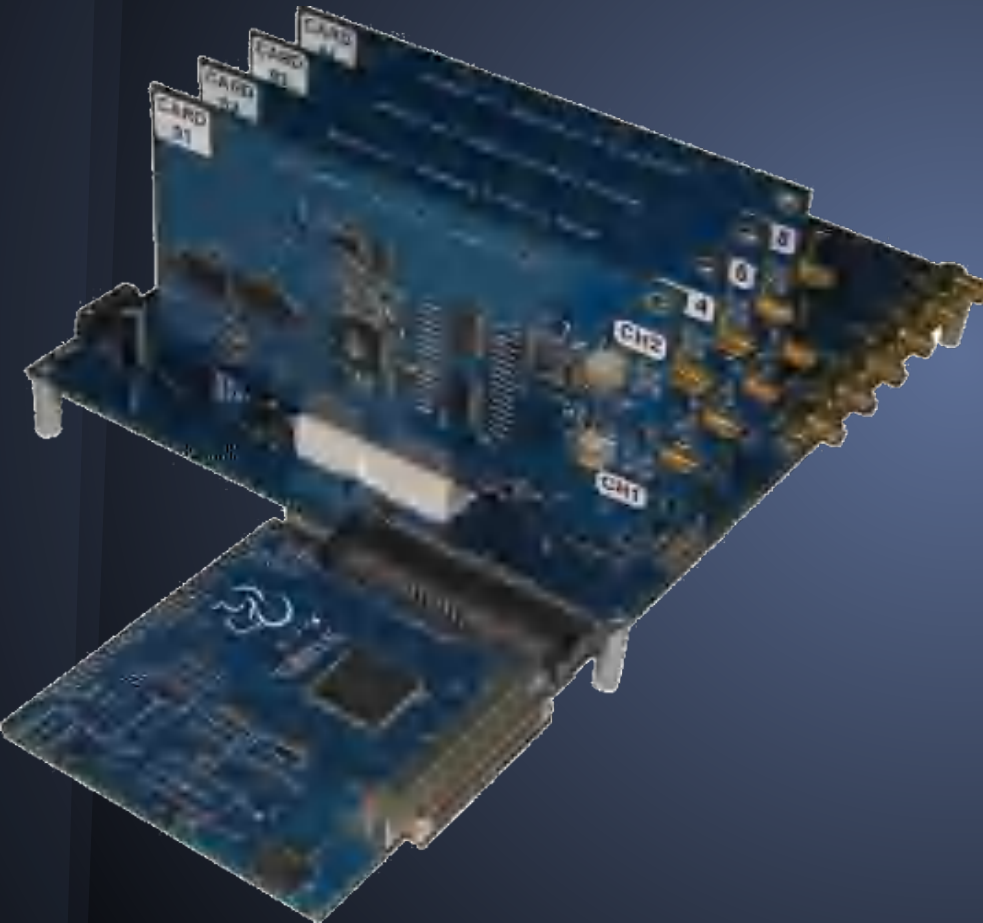


JARS 1



- 8 Canales
- Reloj 60 MHZ
- CPLD
- Conexión NiDAQ a PCI Express

JARS 1



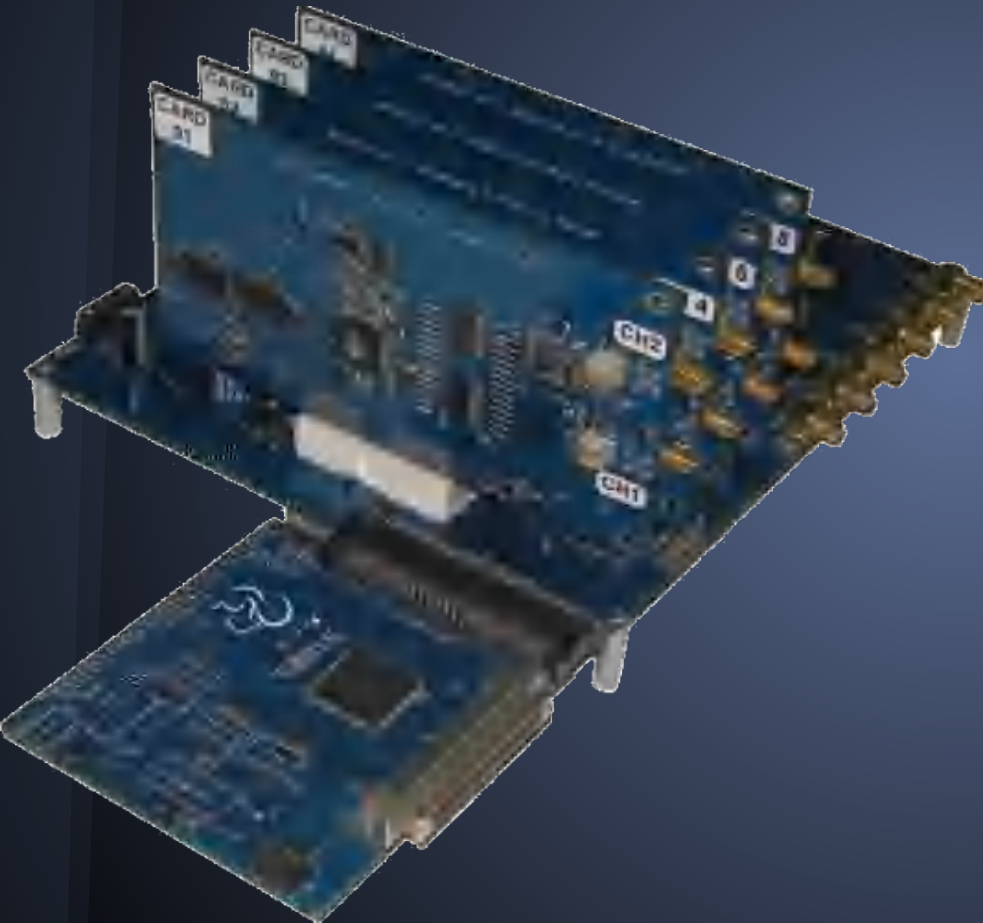
ADC (Convertidor Análogo a Digital)

- 14 bits
- 500ps retraso de apertura

DDC (Digital Down Converter)

- 32 bits NCO (Oscilador Controlado Numéricamente)
- 2 CIC (Cascaded Integrator-Comb) y 1 filtro FIR (Finite Impulse Response)

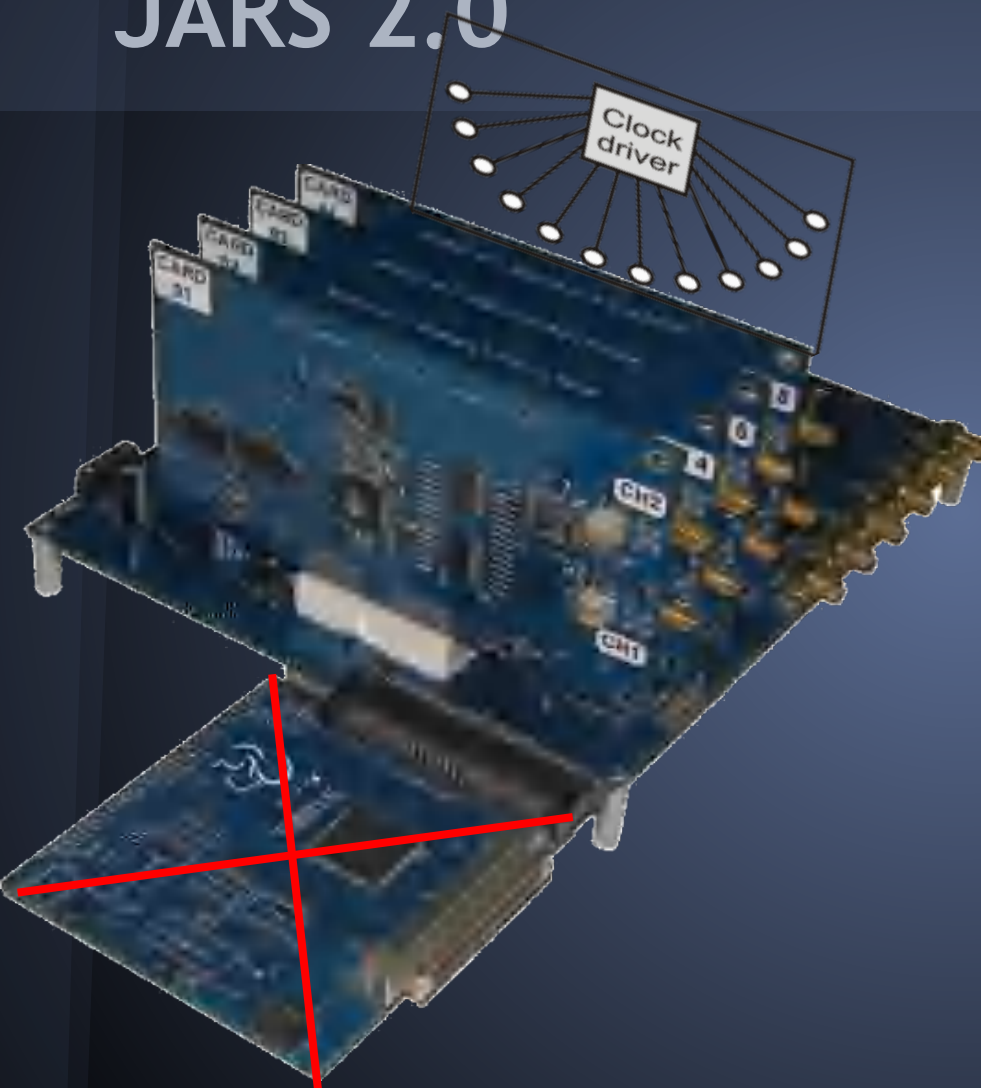
JARS 1



- Rango Dinámico: 80dB
- Transferencia Máxima por canal: 1 MHz
- Rango de Decimación: 4 to 16384
- Nivel máximo de señal: 1.41 Vpp @ 50 ohm

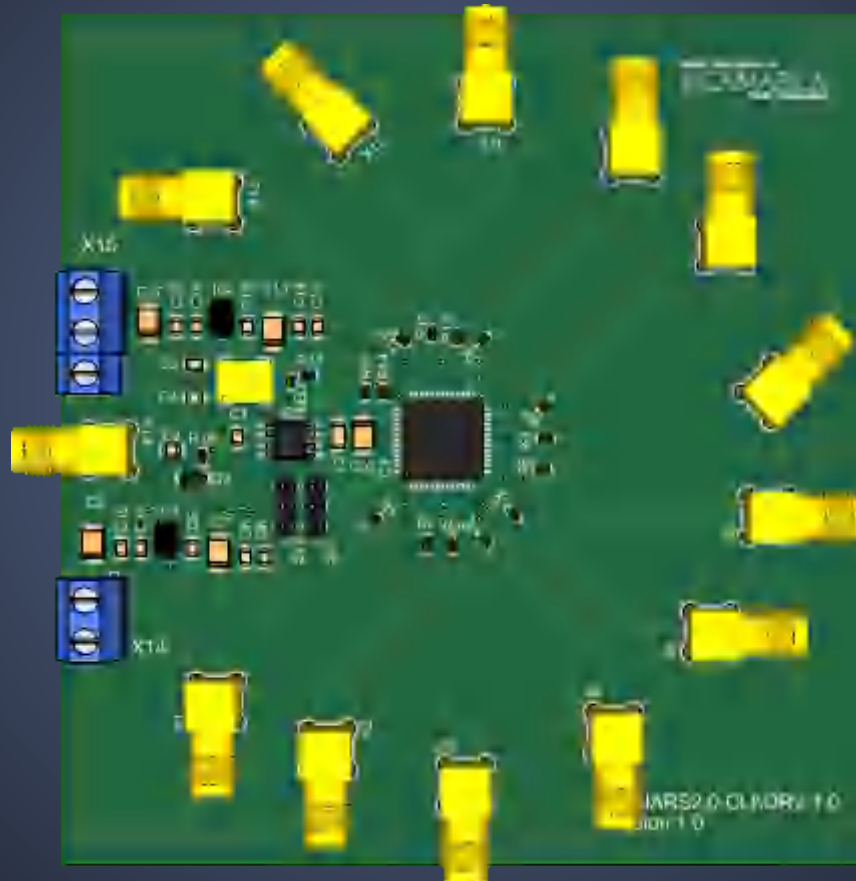
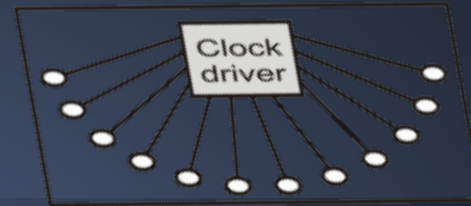
JARS 2.0

JARS 2.0

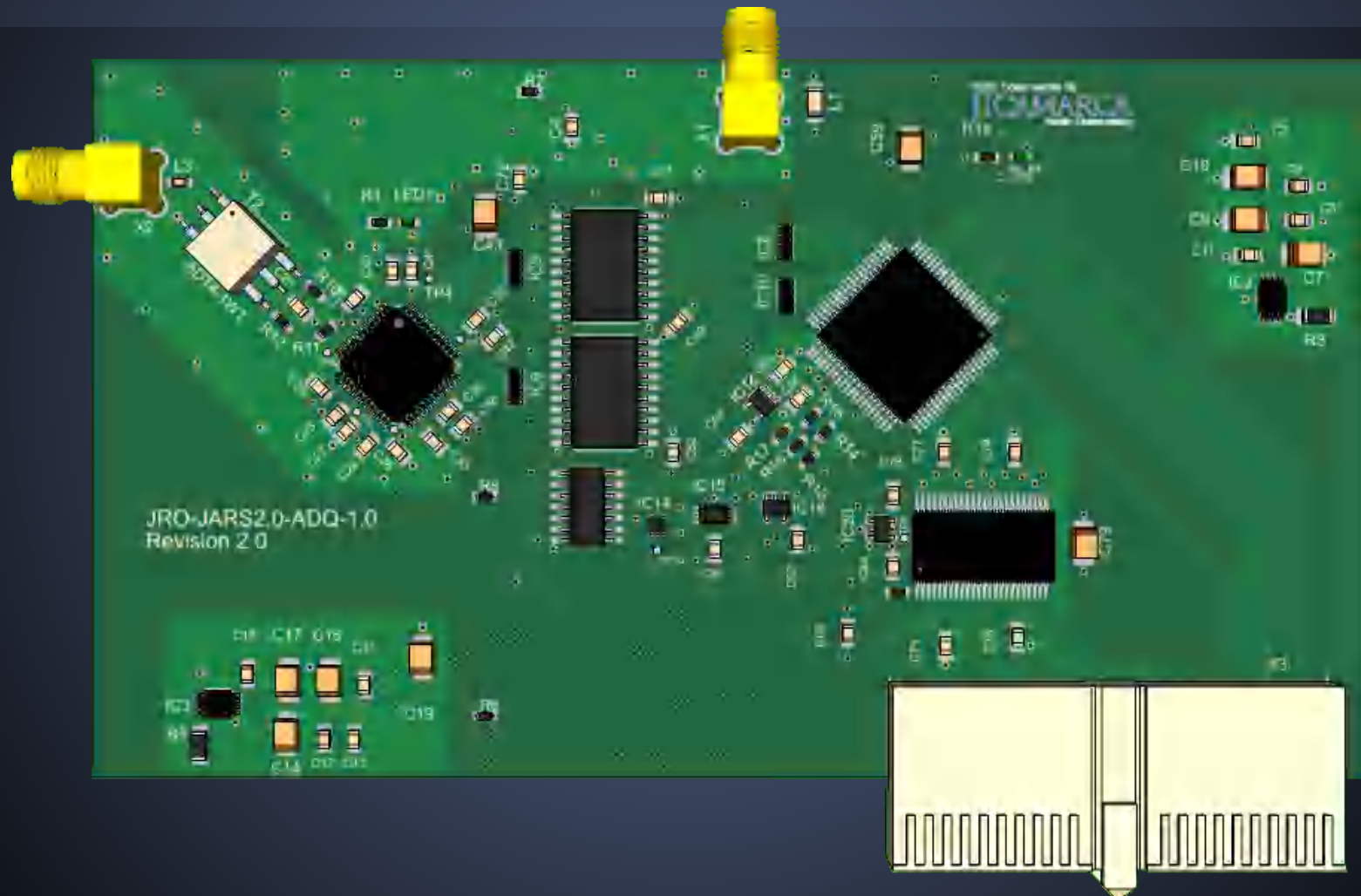


- Evitar tecnología propietaria (NiDAQ)
- SO agnóstico
- Reloj distribuido a las tarjetas de adquisición
- Mejor ruteo de señales para evitar interferencia electromagnéticas
- Velocidad de transferencia más alta (Gigabit Ethernet)

JARS 2.0 - Clock Driver

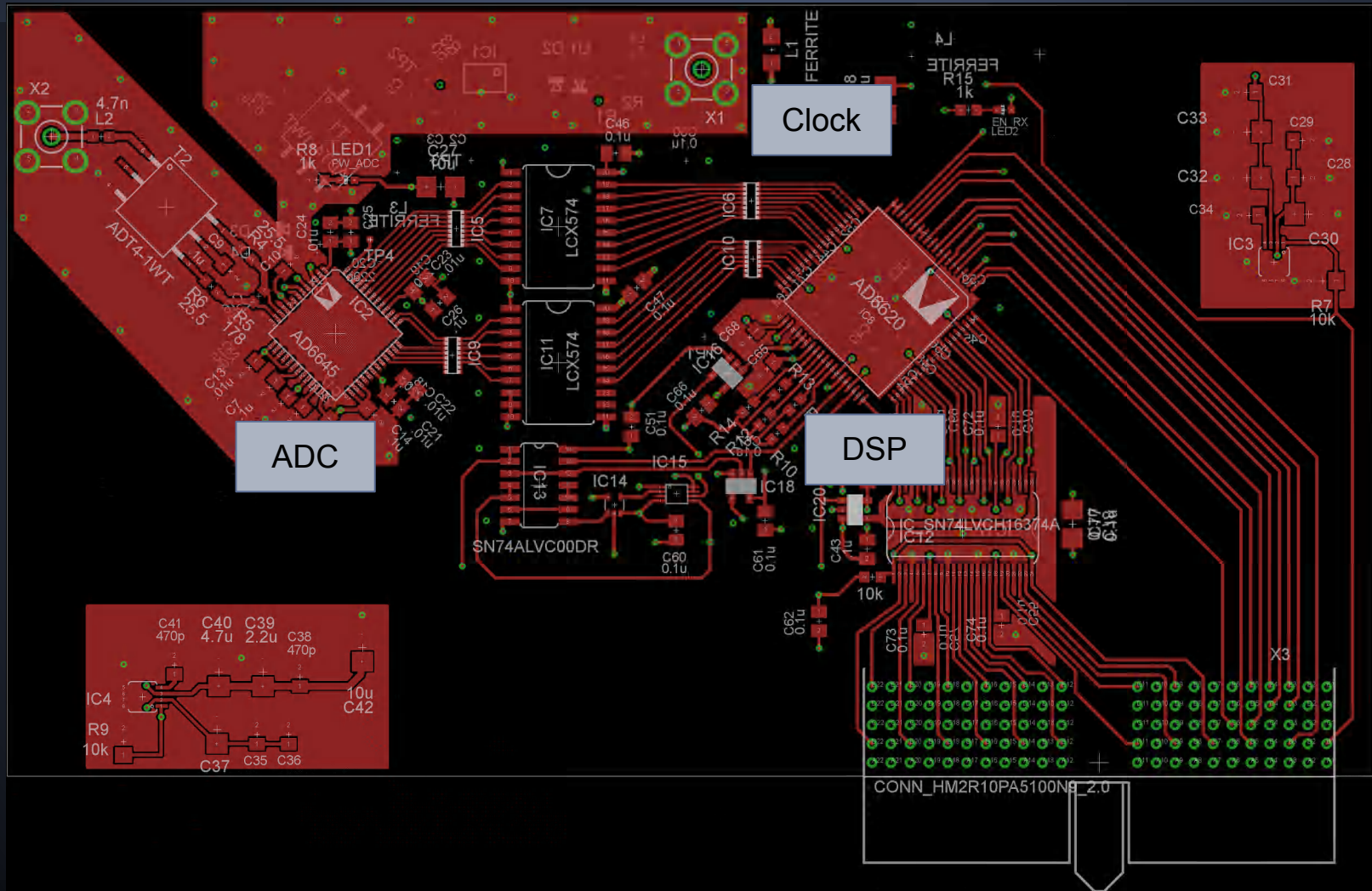


JARS 2.0 - Acquisition Board



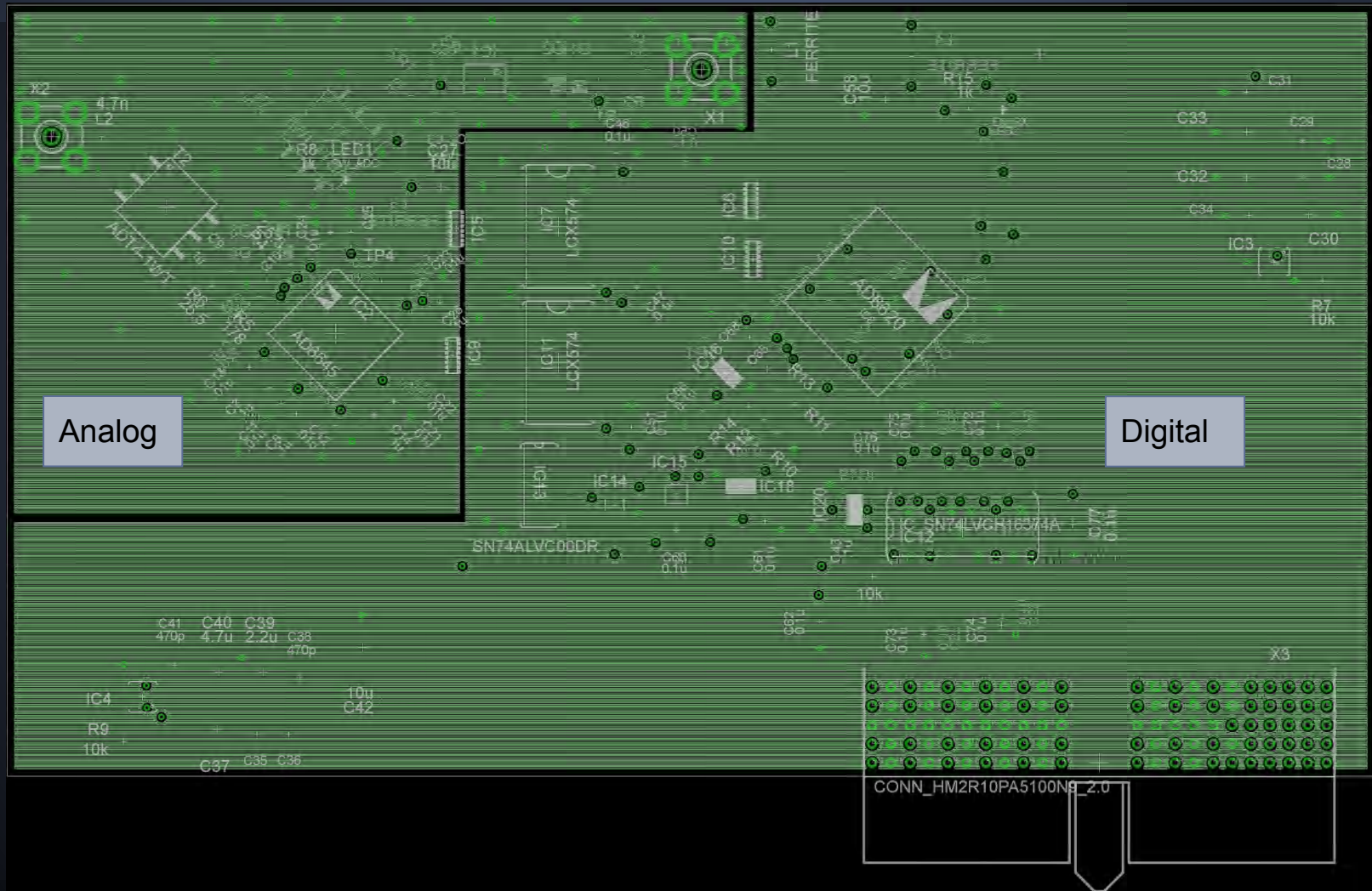
JARS 2.0 - Acquisition Board

Layer 1 - Signal



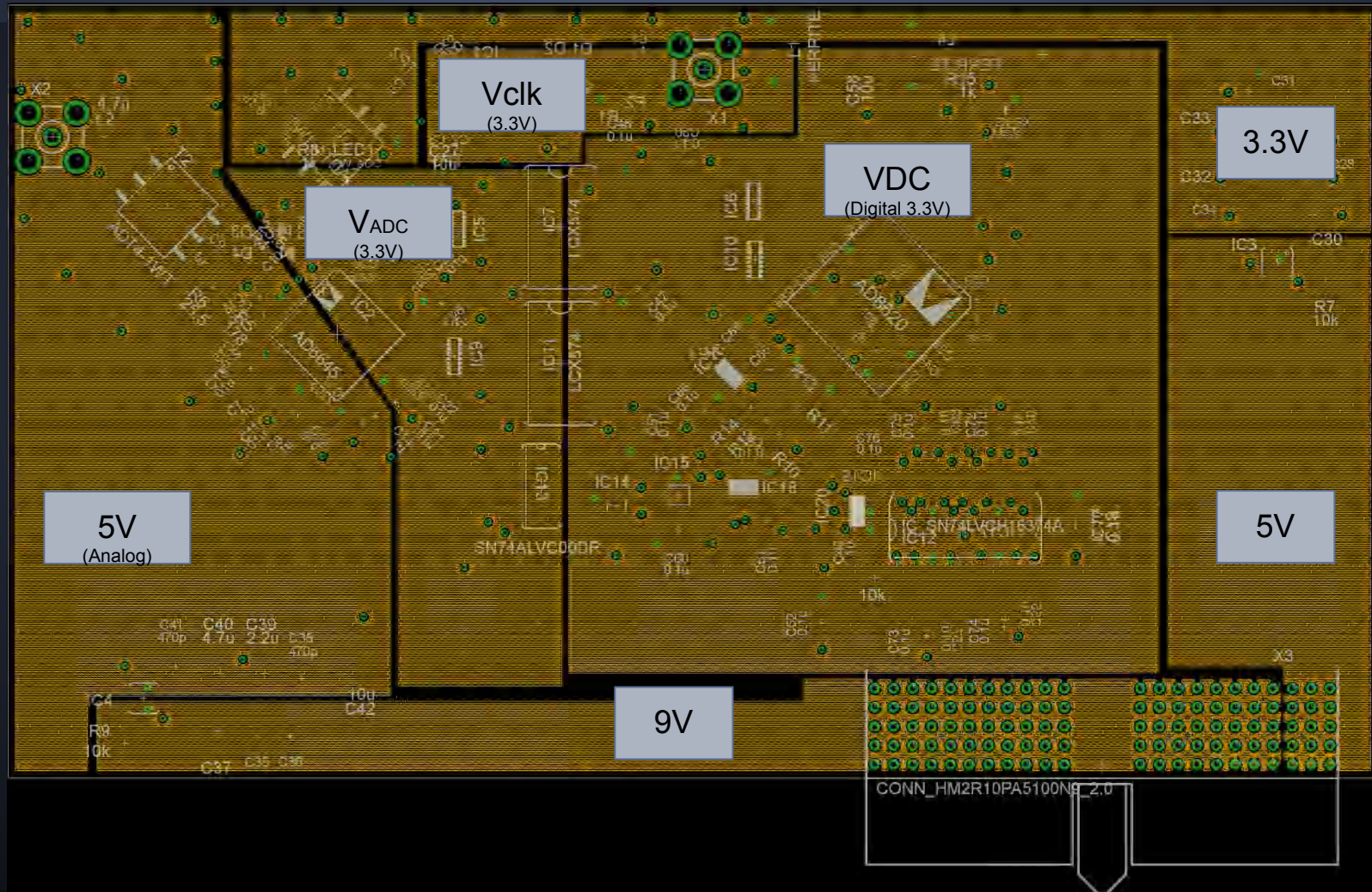
JARS 2.0 - Acquisition Board

Layer 2 - Grounds



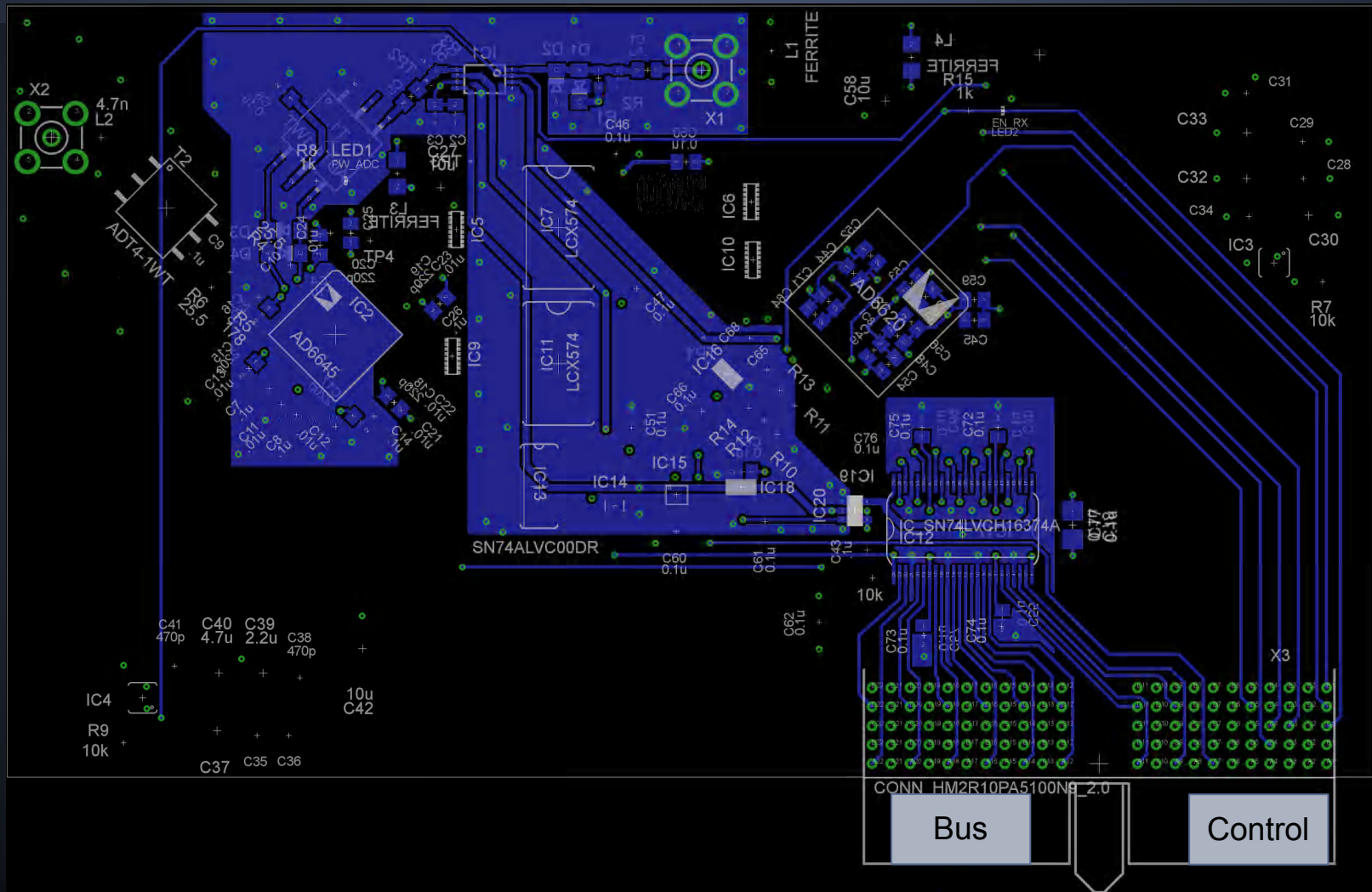
JARS 2.0 - Acquisition Board

Layer 3 - VCC

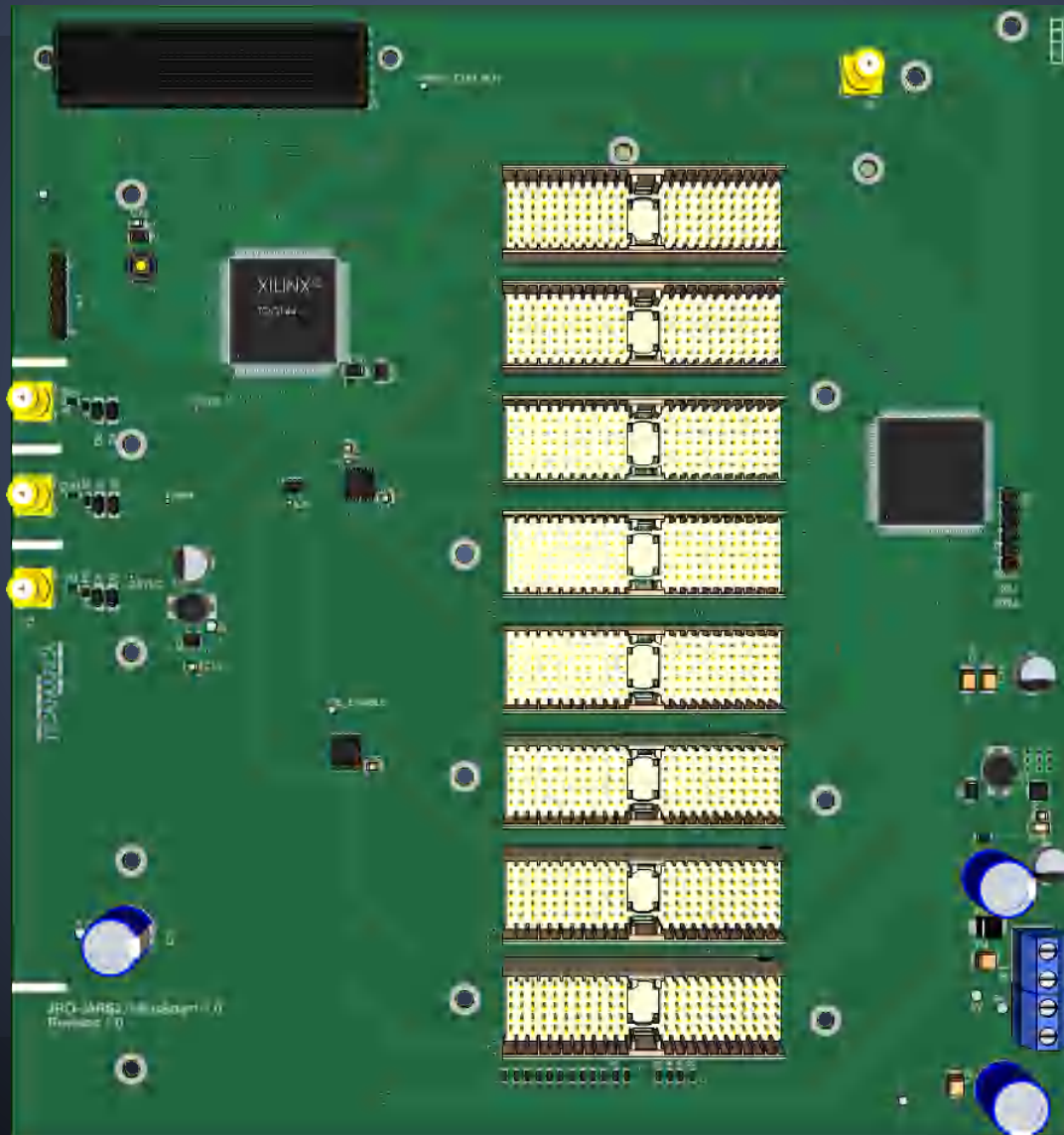


JARS 2.0 - Acquisition Board

Layer 4 - Signal

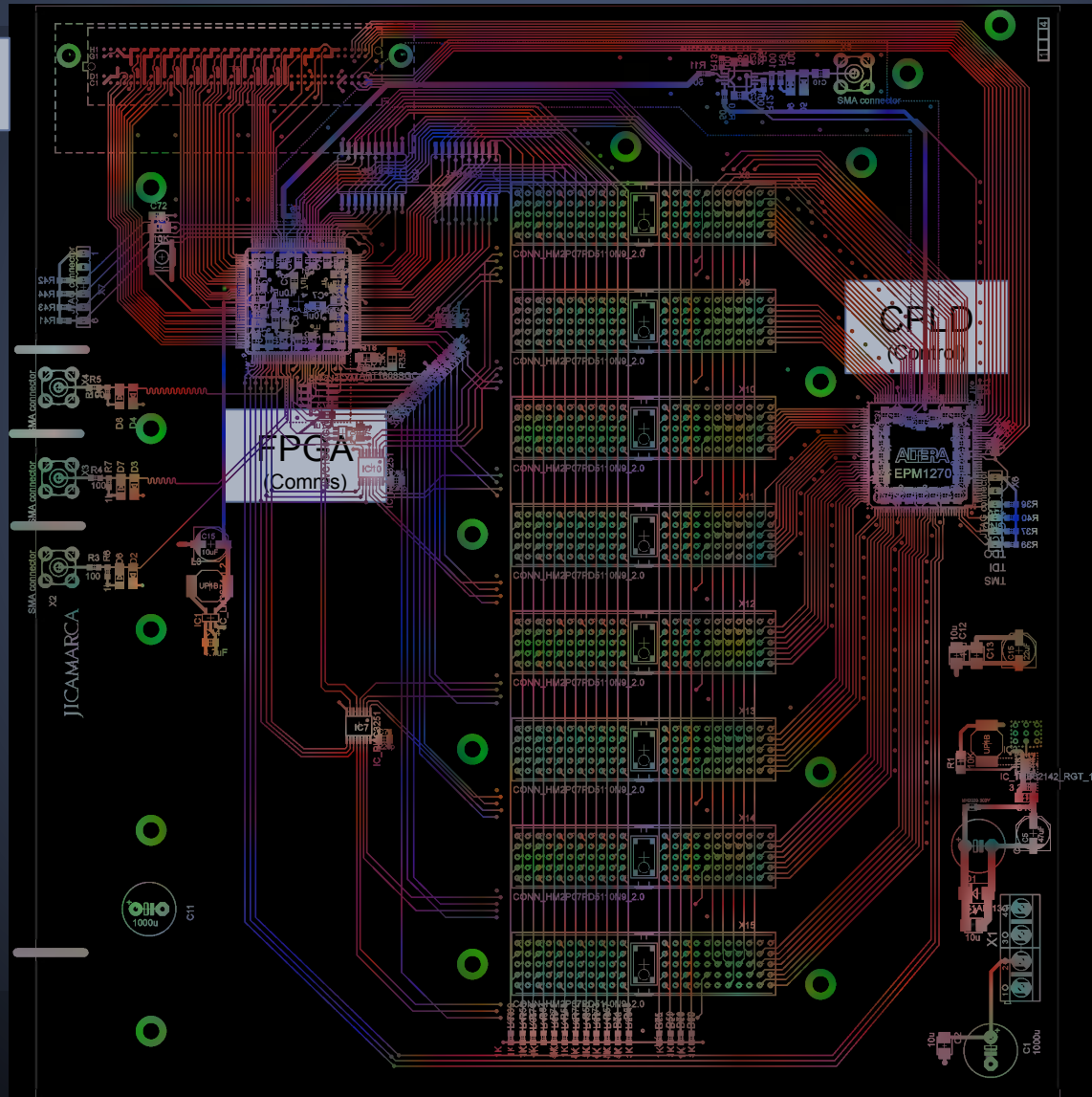


JARS 2.0 - Bus Board

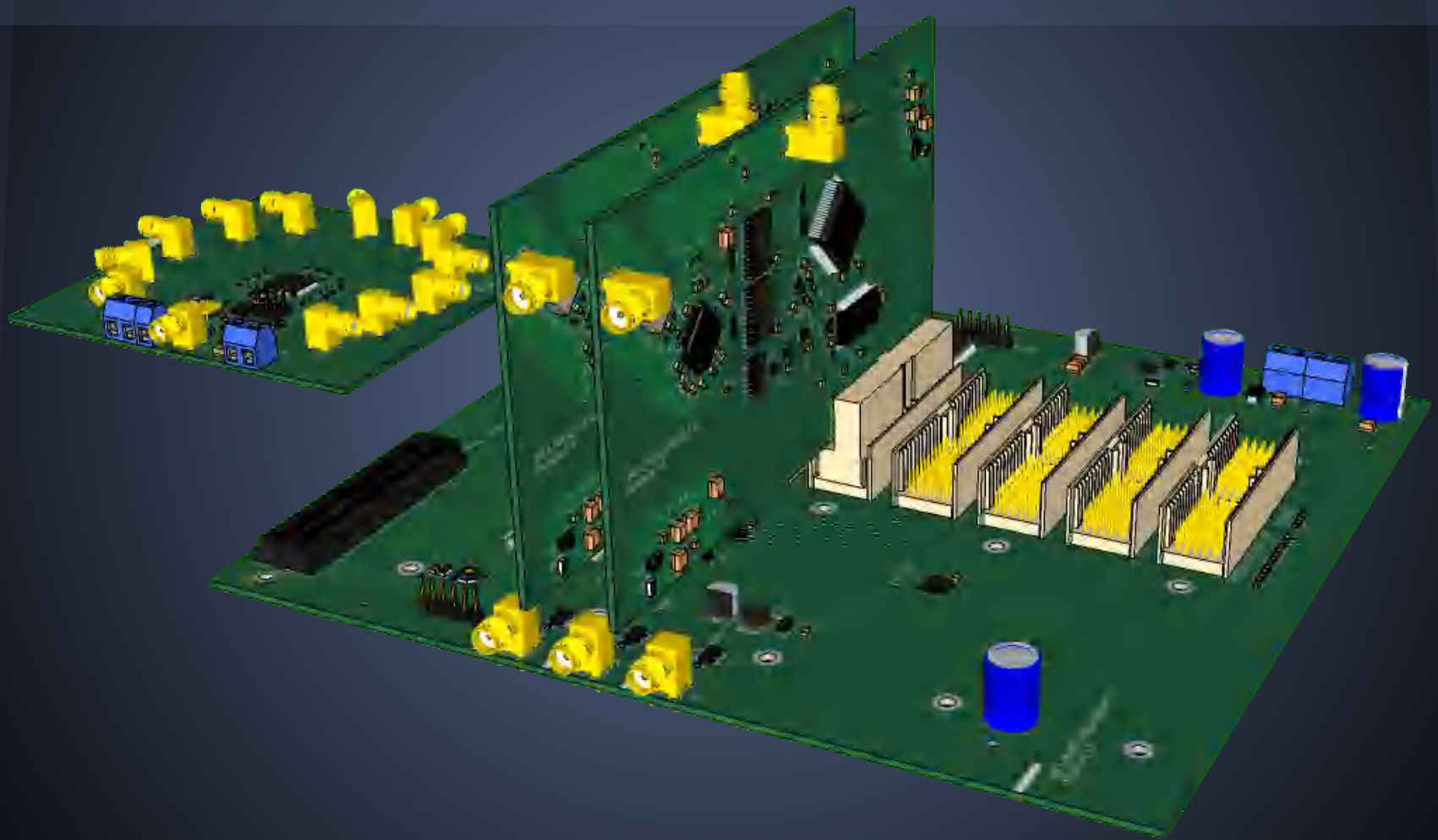


JARS 2.0 - Bus Board

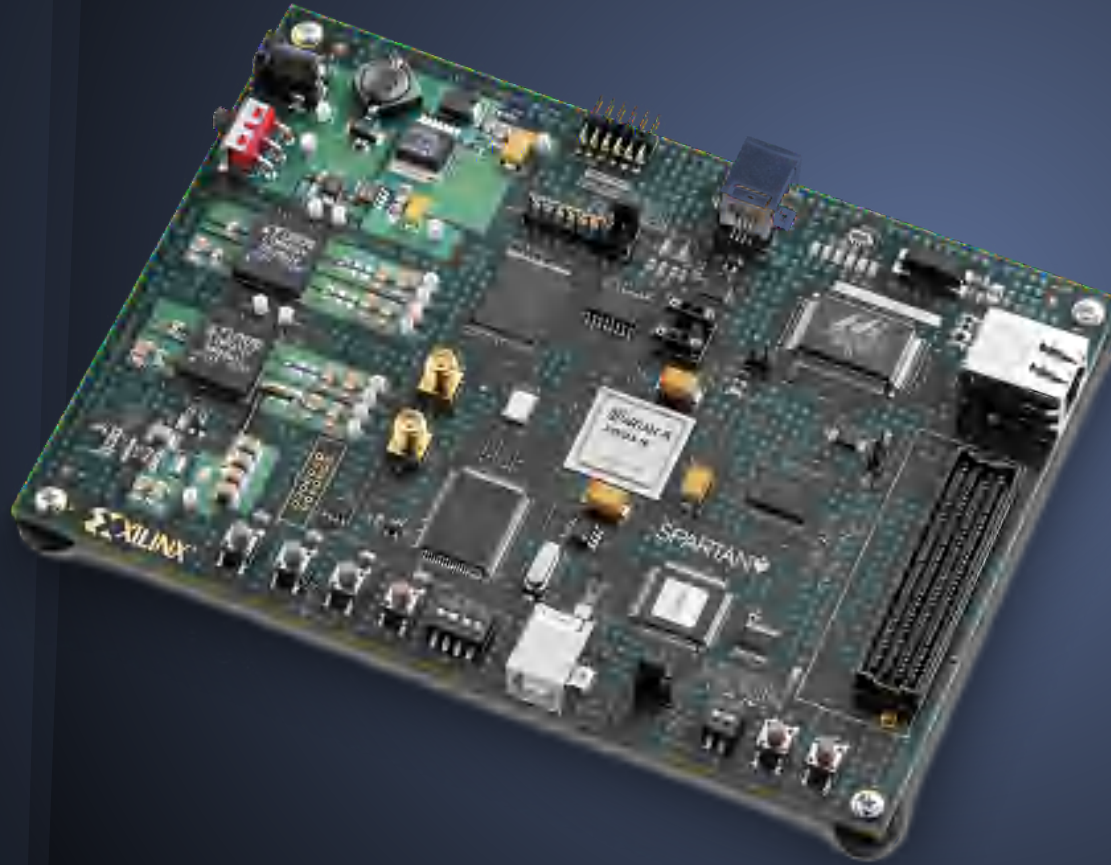
To SP601



JARS 2.0 - System



JARS 2.0 - Control Board SP601



- Spartan 6
- SP601 Board
- Gigabit Ethernet

Futuro: Sistema Integrado de Radar

- Interfáz Web para usuarios
- Datos en tiempo real
- Comunicación Gigabit Ethernet
- Topología de Red flexible
- Implementación independiente de comerciantes
- Independencia de Sistemas Operativos
- Uso de tecnologías estándar para ayudar al desarrollo (Arduino, Raspberry Pi)

Futuro: Sistema Integrado de Radar

