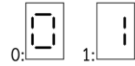
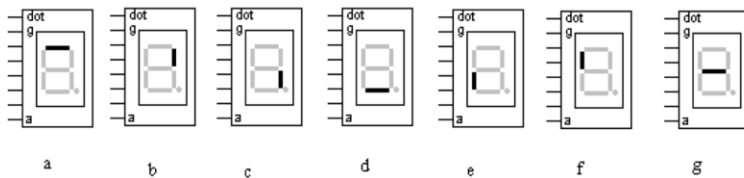


ข้อสอบปี 64

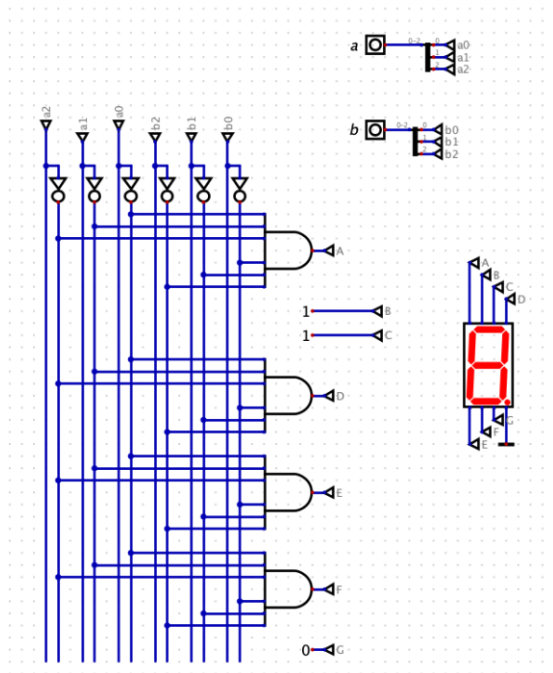
- สร้างวงจรรวมเลข 3 บิต 2 ตัวโดยให้แสดงผลด้วย 7-Seg Disp เป็น 1 เมื่อ อินพุตของทั้งสองอันรวมกันแล้วมากกว่าตัวเลขตัวที่ 8 ของรหัสสิบติดของคุณ (เช่น 6XXXXX521, คือเป็น 1 เมื่อผลบวกมากกว่า 5) และเป็น 0 ในกรณีอื่นๆ ระบุให้รับเลข Input 3 บิต ด้วย Binary Switch 6 ตัว และให้แสดงผลด้วย 7-Seg Disp มีลักษณะดังนี้



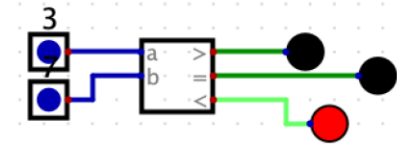
*** อนุญาตให้ใช้อุปกรณ์อะไรก็ได้ (PLA, Espresso, etc.) รวมถึง BinaryTo7Segment ****



ตรวจไปแล้ว □□□ครั้ง

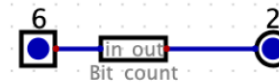


Useful Function



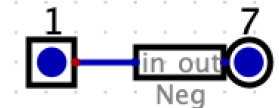
Comparator

เพื่อเปรียบเทียบจำนวนสองจำนวน (กี่บิตก็ได้)



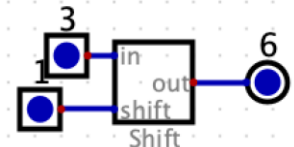
Bit Counter

นับเลข 1 ของแต่ละบิต



Negation

ส่งออกคำตอบเป็น $2^{bits} - input$



Barrel Shifter

เลื่อนบิตไปทางซ้าย และบิตที่เพิ่มมาทางขวาเป็น 0

Ex 011 -> 110 , 101 -> 010, 110 -> 100

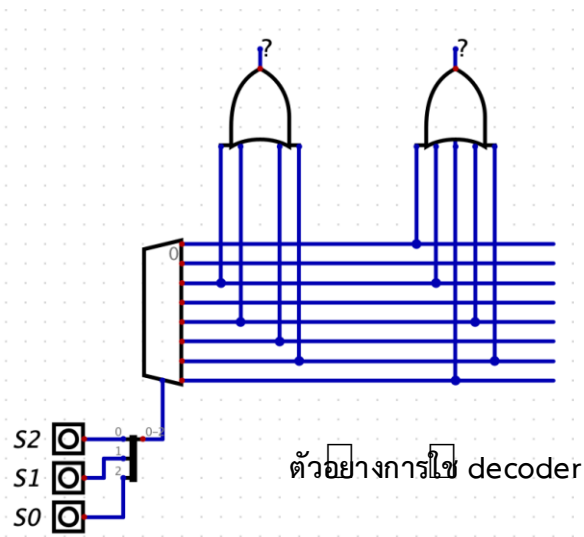
ข้อสอบ 64

2. จงสร้างวงจรที่รับ Input จาก Binary Switch 3 อัน (S0, S1, S2) และ แสดงผลลัพธ์ O1 O2 ด้วย Binary Probe สองอัน ดังตารางต่อไปนี้ โดยใช้ 3:8 Decoder (Decoder-8 Non Inv)

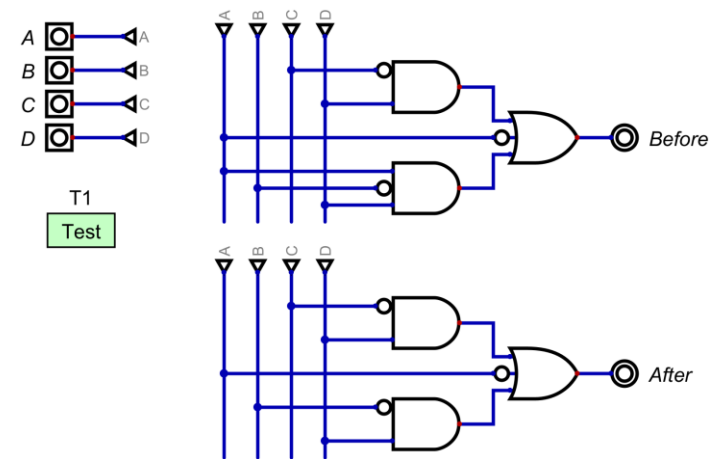
S0 S1 S2	O1 O2
0 0 0	0 1
0 0 1	0 0
0 1 0	1 1
0 1 1	0 0
1 0 0	1 1
1 0 1	1 0
1 1 0	1 1
1 1 1	0 1

*** อนุญาตให้ใช้ Binary Switch, Binary Probe, Decoder-8 Non Inv และ Or gates เท่านั้นจะใช้ก็ทำได้****

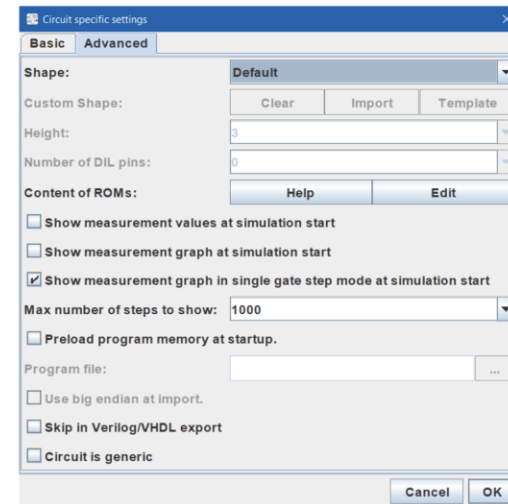
ตรวจไปแล้ว □□□ครั้ง



แลป 5.1 (จริง ๆ ง่าย แต่เผื่อเค้าให้สร้าง testcase)



ก่อนอื่นให้ไปตั้งค่าที่ Edit > Circuit specific settings > Advanced > Show measurement graph in single gate step mode at simulation start



ตอนเปิด glitch ก็เปิดพร้อม double click ที่ input

จากนั้นสร้าง Testcases โดยการกด Components > Misc. > Test case แล้วก๊าวที่ไหนก็ได้ของวงจรของเรา

เมื่อวางเสร็จแล้วให้ทำการกดคลิกขวาที่ Test case แล้วกด Edit จากนั้นก็กรอก testcases ที่เราต้องการจะตรวจสอบลงไป ดังนี้

```
A B C D Before
0 0 1 1 1
1 0 1 1 1
1 0 1 1 1
```

ข้อสอบปี 65

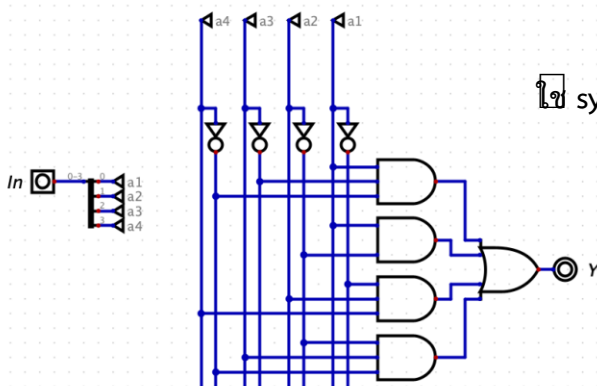
- จงสร้างวงจรที่รับข้อมูลจาก Input (in) 4 Bit และ แสดงผลลัพธ์ด้วย Output (out) 1 Bit ดังตารางต่อไปนี้

in	out
0000	0
0001	1
0010	0
0011	1
0100	1
0101	1
0110	0
0111	0
1000	0
1001	1
1010	1
1011	0
1100	0
1101	1
1110	1
1111	0

กรุณาเริ่มจาก template_01.dig: ใน Template จะมี input ชื่อ in เป็นเลข 4 bit, และ output ชื่อ out เป็นเลข 1 bit. ในตัวอย่างหาก in มีค่าเป็น 1110 => out = 1

คะแนน

คะแนนเต็ม 100 คะแนน โดยมีจาก Grader 90 คะแนน และ ถ้าถูกต้องทุก Case ภายใน 1 ชม. จะได้อีก 10 คะแนน

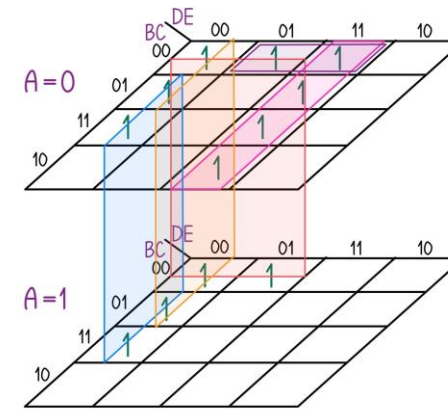


ใช้ synthesis แบบเดียวจบ

$$\text{Before}(A, B, C, D, E) = \sum m(0, 1, 3, 4, 7, 11, 12, 15, 16, 17, 20, 28)$$

แลป 5.2 (จริง ๆ ง่าย แต่เพื่อเอาใจสร้าง testcase)

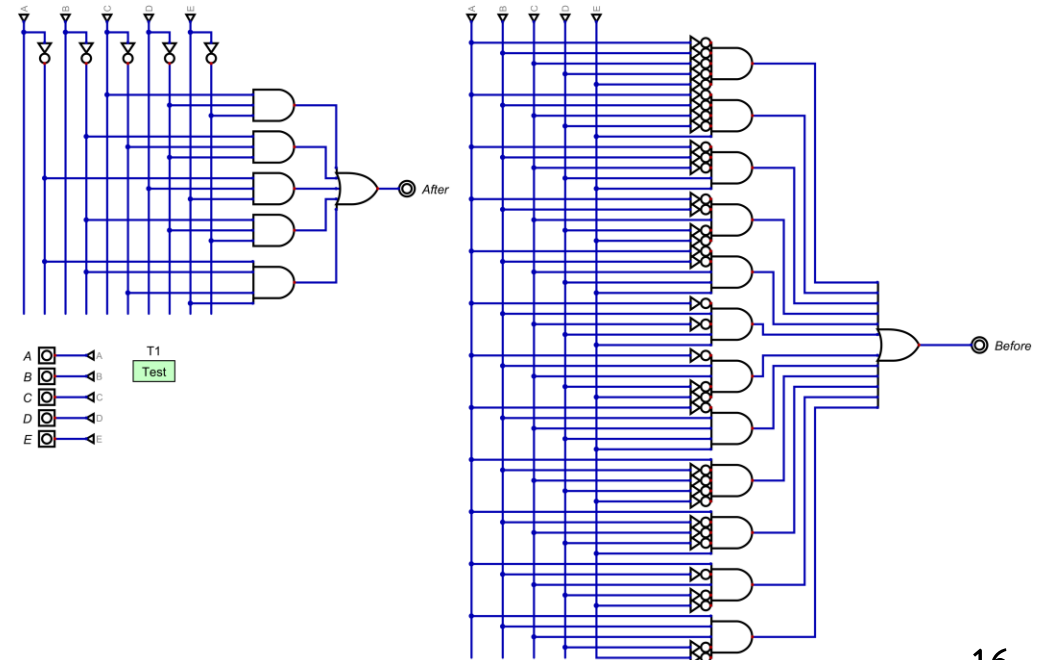
5- variables K-map Example



After

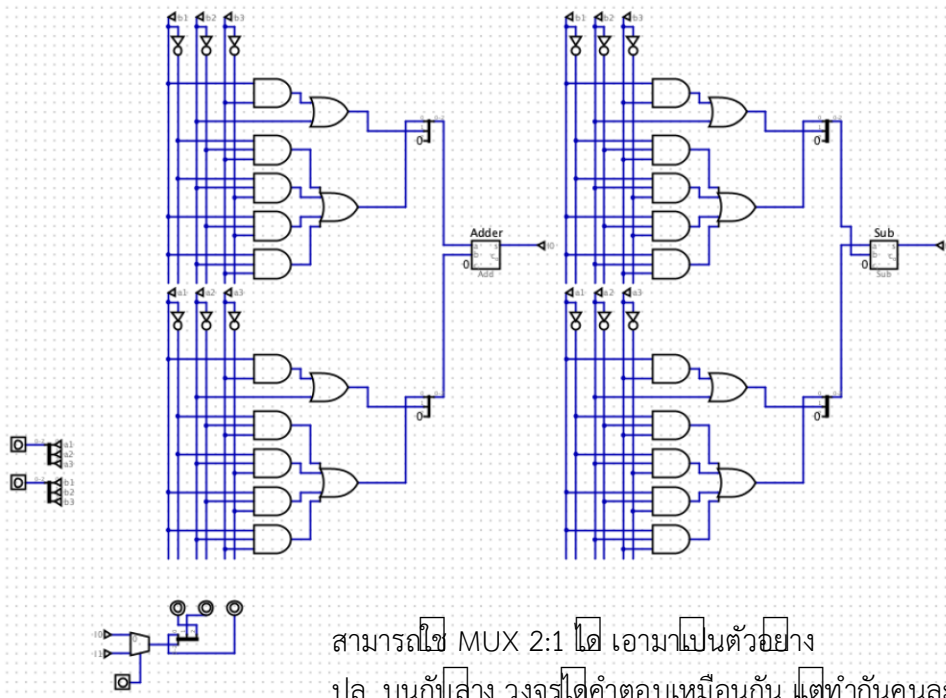
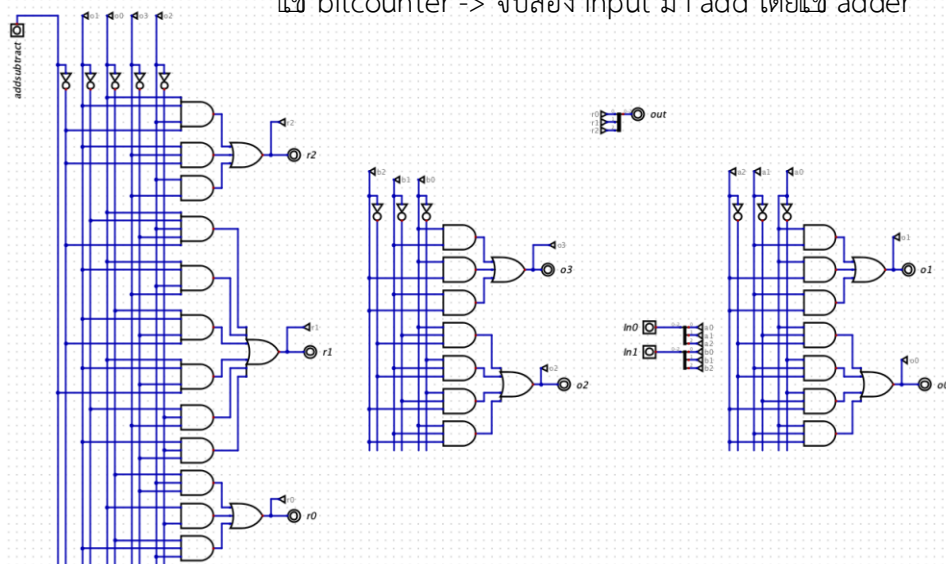
$$\text{After} = \overline{C}\overline{D}\overline{E}' + \overline{B}'\overline{C}'\overline{D}' + \overline{A}'\overline{D}\overline{E} + \overline{B}'\overline{D}'\overline{E}' + \overline{A}'\overline{B}'\overline{C}'\overline{E}$$

A	B	C	D	E	Before	After
1	1	1	0	0	1	1
1	0	1	0	0	1	1
1	0	0	0	0	1	1
1	0	0	0	1	1	1
0	1	1	0	0	1	1
0	0	1	0	0	1	1
0	0	0	0	0	1	1
0	0	0	0	1	1	1
0	0	0	1	1	1	1
0	0	1	1	1	1	1
0	1	1	1	1	1	1
0	1	0	1	1	1	1



ข้อสอบปี 65 (ข้อสอง) นับ bit count แต่จริง ๆ ใช้ features
Bitcounter จะง่ายกว่ามาก

ใช้ bitcounter -> จับสอง input มา add โดยใช้ adder



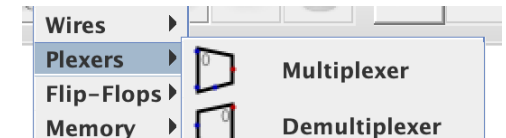
สามารถใช้ MUX 2:1 ได้ เอามาเป็นตัวอย่าง
ปล. บนกับล่าง วงจรได้คำตอบเหมือนกัน แต่ทำกันคนละแบบ

4

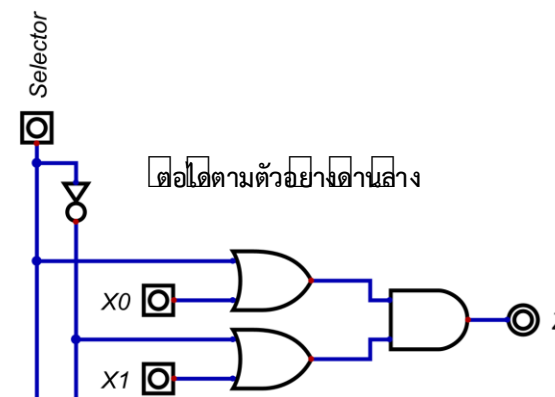
แลป 2.8 (สร้าง multiplexer แบบ POS)

INPUT			OUTPUT
X0	X1	Selection	Z
0	0	0	0
0	1		0
1	0		1
1	1		1
0	0	1	0
0	1		1
1	0		0
1	1		1

จริง ๆ ใช้ multiplexer ในโปรแกรมมันจะง่ายกว่าและซับซ้อนน้อยกว่า



สร้าง K-map ออกมาจาก truth-table ด้านบน จะได้ $Z = (S + X0)(S' + X1)$



ต่อไปนี้ตามตัวอย่างด้านล่าง

15

LAB3.4 Hamming Code

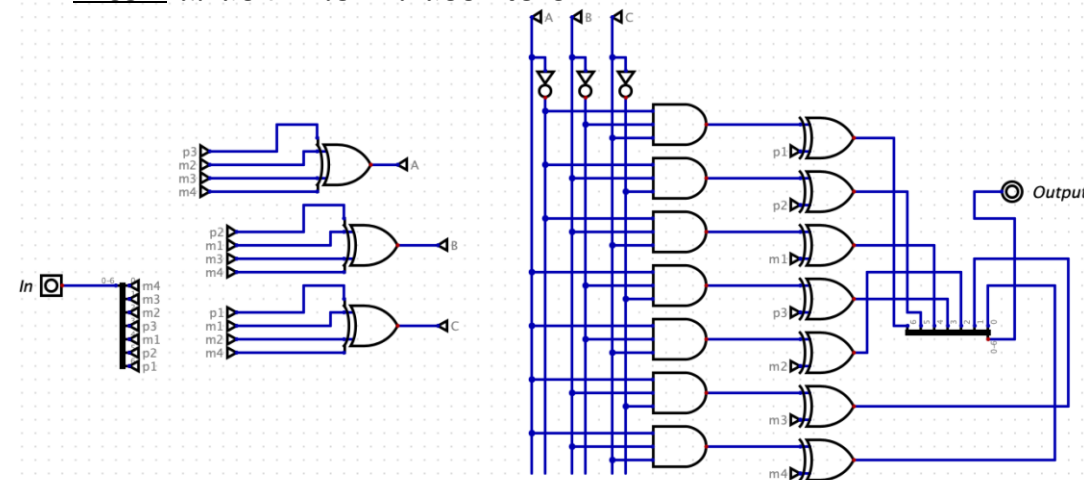
Hamming Code							
Bits	1	2	3	4	5	6	7
Variable	P1	P2	M1	P3	M2	M3	M4

Circuit A	
OUTPUT	EQUATION
C1	$XOR(P3, M2, M3, M4)$
C2	$XOR(P2, M1, M3, M4)$
C3	$XOR(P1, M1, M2, M4)$

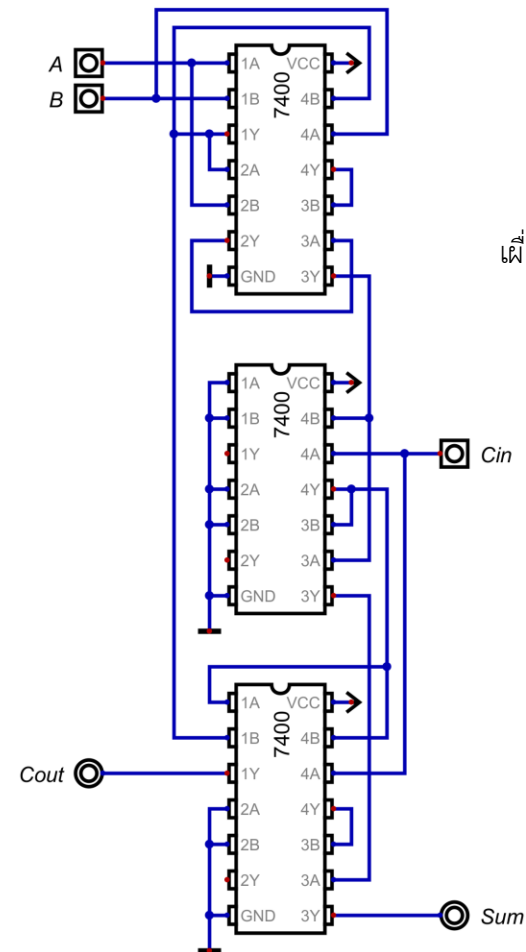
Circuit B										
INPUT				OUTPUT						
C	C1	C2	C3	B1	B2	B3	B4	B5	B6	B7
0	0	0	0	0	0	0	0	0	0	0
1	0	0	1	1	0	0	0	0	0	0
2	0	1	0	0	1	0	0	0	0	0
3	0	1	1	0	0	1	0	0	0	0
4	1	0	0	0	0	0	1	0	0	0
5	1	0	1	0	0	0	0	1	0	0
6	1	1	0	0	0	0	0	0	1	0
7	1	1	1	0	0	0	0	0	0	1

C1C2C3 ใช้บอกตำแหน่งบิต
ที่ผิด และต้องทำการกลับบิตนั้น
สามารถกลับโดยเอาบิตที่ผิด
ไป XOR ด้วย 1

ตัวอย่าง ในแลป 3.4 เรื่องการกลับบิต ของบิตที่ผิด



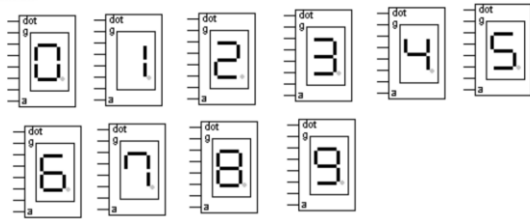
LAB 4.2 ต่อ full adder (ต่อจากหน้า 9)



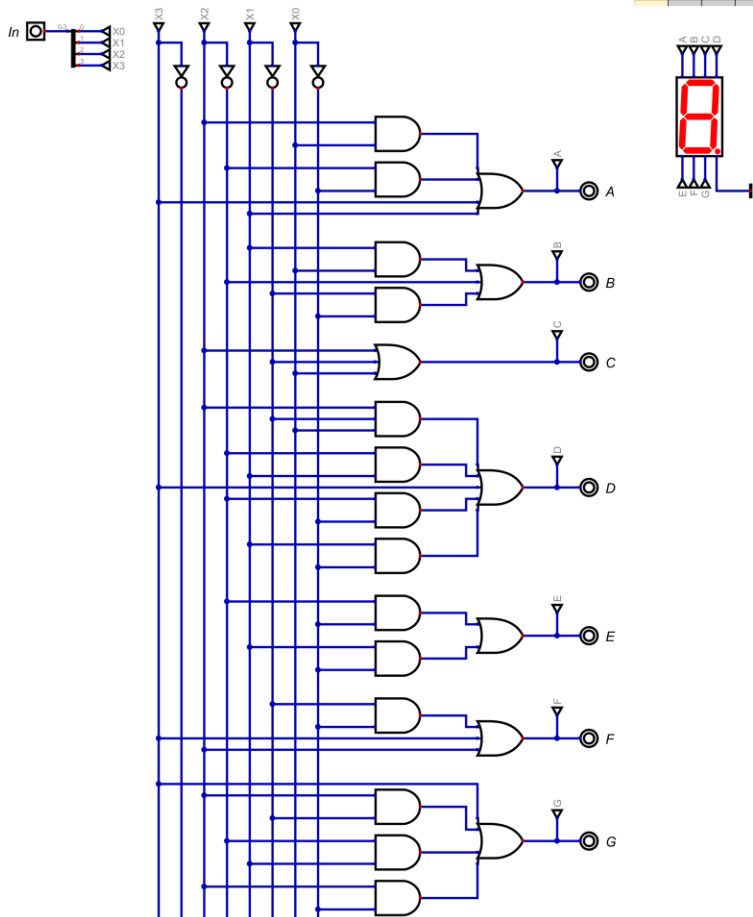
เพื่อได้ใช้ค่า :)

LAB 3.1 Seven Segment Display

รูปที่ 1 : Segment ต่างๆบนอุปกรณ์ Seven Segment

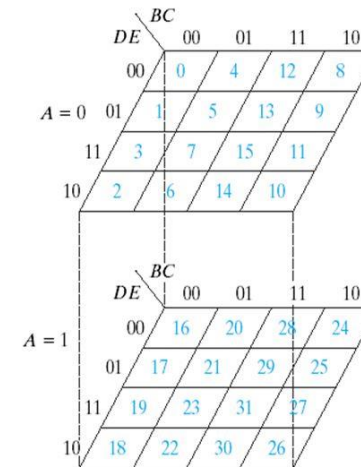


รูปที่ 2 : การแสดงผลของอุปกรณ์ Seven Segment

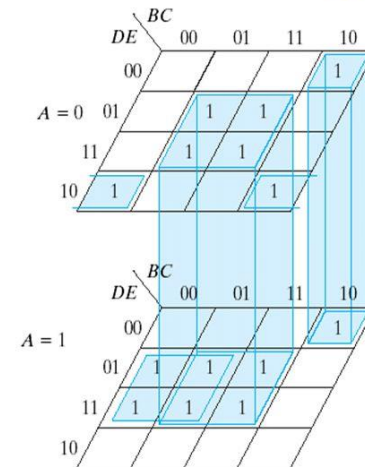


INPUT					OUTPUT						
In	X3	X2	X1	X0	A	B	C	D	E	F	G
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	1	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
10	1	0	1	0	DON'T CARE						
11	1	0	1	1							
12	1	1	0	0							
13	1	1	0	1							
					0						
					1						

ตัวอย่าง 5 Variables K-map เพื่อได้

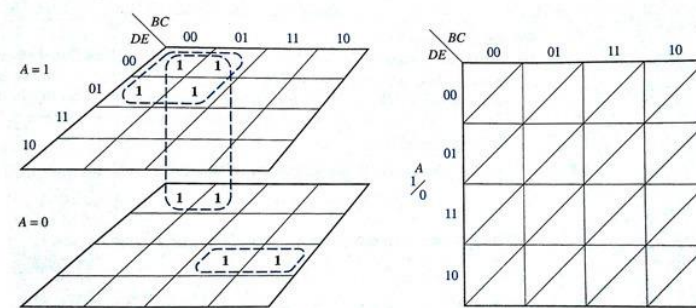


(a) Five-variable K-map



(b) Example

Five-variable K-map and example.

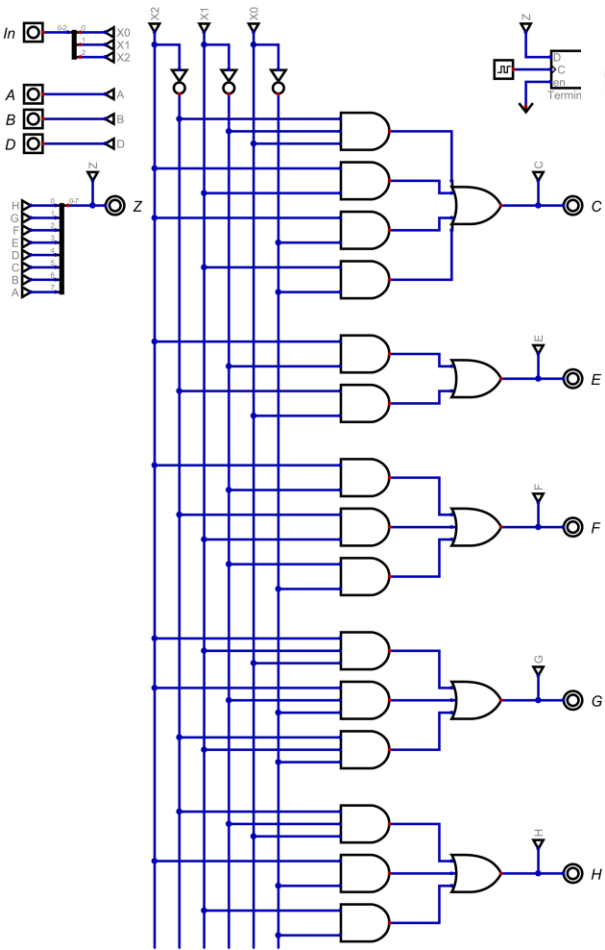


LAB 3.2 ASCII

INPUT				OUTPUT									
In	X2	X1	X0	Char	Hex	A	B	C	D	E	F	G	H
0	0	0	0	D	44	0	1	0	0	0	1	0	0
1	0	0	1	i	69	0	1	1	0	1	0	0	1
2	0	1	0	g	67	0	1	1	0	0	1	1	1
3	0	1	1	L	4C	0	1	0	0	1	1	0	0
4	1	0	0	o	6F	0	1	1	0	1	1	1	1
5	1	0	1	L	4C	0	1	0	0	1	1	0	0
6	1	1	0	a	61	0	1	1	0	0	0	0	1
7	1	1	1	b	62	0	1	1	0	0	0	1	0

ASCII Code - Character to Binary

0	0011 0000	I	0100 1001	b	0110 0010	v	0111 0110
1	0011 0001	J	0100 1010	c	0110 0011	w	0111 0111
2	0011 0010	K	0100 1011	d	0110 0100	x	0111 1000
3	0011 0011	L	0100 1100	e	0110 0101	y	0111 1001
4	0011 0100	M	0100 1101	f	0110 0110	z	0111 1010
5	0011 0101	N	0100 1110	g	0110 0111		
6	0011 0110	O	0100 1111	h	0110 1000	:	0011 1010
7	0011 0111	P	0101 0000	i	0110 1001	:	0011 1011
8	0011 1000	Q	0101 0001	j	0110 1010	;	0011 1111
9	0011 1001	R	0101 0010	k	0110 1011	'	0010 1110
		S	0101 0011	l	0110 1100	'	0010 1111
		T	0101 0100	m	0110 1101	!	0010 0001
A	0100 0001	U	0101 0101	n	0110 1110	'	0010 1100
B	0100 0010	V	0101 0110	o	0110 1111	'	0010 0010
C	0100 0011	W	0101 0111	p	0111 0000	(0010 1000
D	0100 0100	X	0101 1000	q	0111 0001)	0010 1001
E	0100 0101	Y	0101 1001	r	0111 0010	space	0010 0000
F	0100 0110	Z	0101 1010	s	0111 0011		
G	0100 0111			t	0111 0100		
H	0100 1000	a	0110 0001	u	0111 0101		

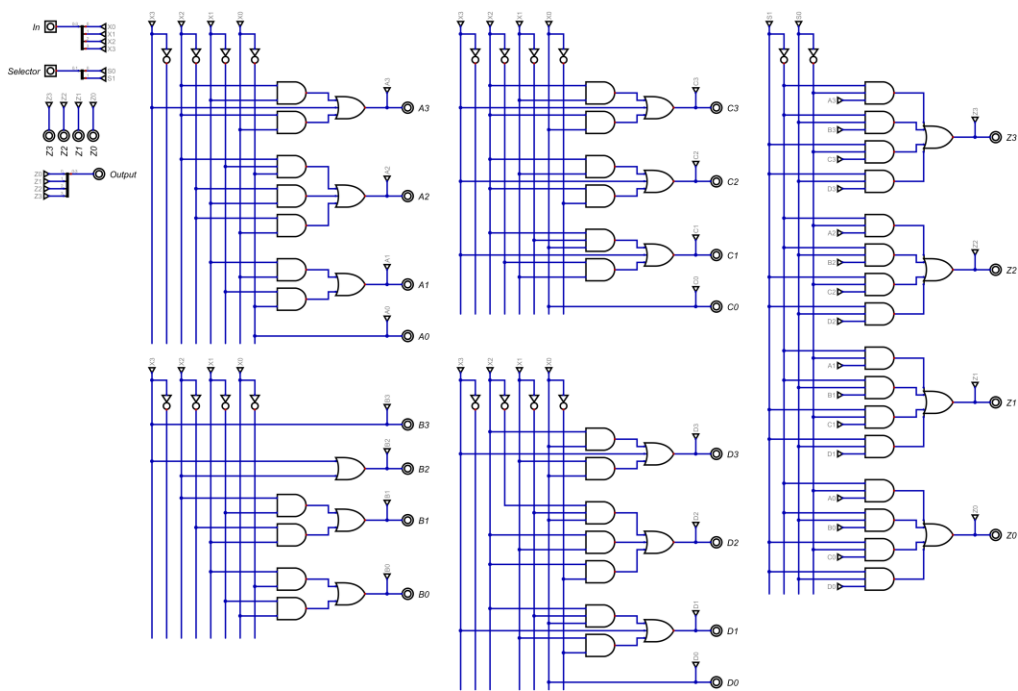


LAB 3.3 Encoder

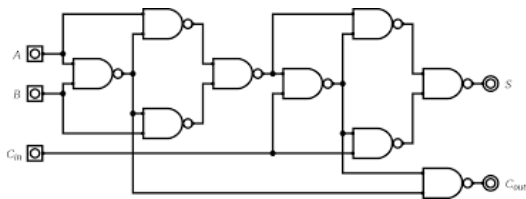
Binary Encoder																				
INPUT					Excess-3				Cyclic				2 4 2 1 Code				6 4 2 -3 Code			
In	X3	X2	X1	X0	A3	A2	A1	A0	B3	B2	B1	B0	C3	C2	C1	C0	D3	D2	D1	D0
0	0	0	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	0	1	0	0	0	0	0	1	0	0	0	1	0	1	0	1
2	0	0	1	0	0	1	0	1	0	0	1	1	0	0	1	0	0	0	1	0
3	0	0	1	1	0	1	1	0	0	0	1	0	0	0	1	1	1	0	0	1
4	0	1	0	0	0	1	1	1	0	1	1	0	0	1	0	0	0	1	0	0
5	0	1	0	1	1	0	0	0	0	1	1	1	1	0	1	1	1	0	1	1
6	0	1	1	0	1	0	0	1	0	1	0	1	1	1	0	0	0	1	1	0
7	0	1	1	1	1	0	1	0	0	1	0	0	1	1	0	1	1	1	0	1
8	1	0	0	0	1	0	1	1	1	1	0	0	1	1	1	0	1	0	1	0
9	1	0	0	1	1	1	0	0	1	1	0	1	1	1	1	1	1	1	1	1
10	1	0	1	0	DON'T CARE				DON'T CARE				DON'T CARE				DON'T CARE			
11	1	0	1	1																
12	1	1	0	0																
13	1	1	0	1																
14	1	1	1	0																
15	1	1	1	1																

MUX-4-to-1 (A0 - D0)				MUX-4-to-1 (A1 - D1)			
INPUT		OUTPUT	EQUATION	INPUT		OUTPUT	EQUATION
S1	S0	Z0		S1	S0	Z1	
0	0	A0	$S1'S0'A0$	0	0	A1	$S1'S0'A1$
0	1	B0	$S1'S0B0$	0	1	B1	$S1'S0B1$
1	0	C0	$S1S0'C0$	1	0	C1	$S1S0'C1$
1	1	D0	$S1S0D0$	1	1	D1	$S1S0D1$
MUX-4-to-1 (A2 - D2)				MUX-4-to-1 (A3 - D3)			
INPUT		OUTPUT	EQUATION	INPUT		OUTPUT	EQUATION
S1	S0	Z2		S1	S0	Z3	
0	0	A2	$S1'S0'A2$	0	0	A3	$S1'S0'A3$
0	1	B2	$S1'S0B2$	0	1	B3	$S1'S0B3$
1	0	C2	$S1S0'C2$	1	0	C3	$S1S0'C3$
1	1	D2	$S1S0D2$	1	1	D3	$S1S0D3$

LAB 3.3 Encoder (ต่อ)



LAB 4.2 full adder



Full Adder มี Input สามตัว A, B, Cin และ Output 2 ตัวคือ Sum (ผลรวม) และ Cout (ผลรวม)

Input			Output	
A	B	Cin	Sum	Cout
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

