

## TEST 03 （选择与判断题，中上难度）

### 一、单项选择题(每题 2 分,共 32 分)

- 1、发送信息的部件向总线送入信息，现在采用的典型方式是\_\_\_\_\_。
  - A、将信息源输出端直接接到总线上
  - B、将信息源输出端经与或门接到总线上
  - C、将信息源输出端经与门接到总线上
  - D、将信息源输出端经三态门驱动器接到总线上
- 2、计算机系统软件的核心是\_\_\_\_\_。
  - A、操作系统
  - B、语言处理程序
  - C、数据库管理系统
  - D、各种服务性支撑软件
- 3、某机字长 32 位，其中 1 位符号位，31 位尾数。若用定点整数补码表示，则最小正整数为\_\_\_\_\_。
  - A、+1
  - B、 $+2^{(31)}$
  - C、 $-2^{(32)}$
  - D、-1
- 4、能发现两位错误并能纠正一位错误的编码为\_\_\_\_\_。
  - A、CRC 码
  - B、海明码
  - C、偶校验码
  - D、奇校验码
- 5、某指令系统指令长为 8 位，每一地址码长 3 位，用扩展操作码技术。若指令系统具有 2 条二地址指令、10 条零地址指令，则最多可有\_\_\_\_\_条一地址指令。
  - A、20
  - B、14
  - C、10
  - D、12
- 6、下列指令中，\_\_\_\_\_是用户不能使用的。
  - A、堆栈操作指令
  - B、特权指令
  - C、移位操作指令

D、字符串处理指令

7、常将传递进位信号的逻辑线路连接起来构成的进位网络称为\_\_\_\_\_。

- A、进位标志
- B、进位符号位
- C、进位链
- D、进位信号

8、当采用变形补码（双符号位）运算时，发生正溢的特征是双符号位为\_\_\_\_\_。

- A、00
- B、01
- C、10
- D、11

9、补码加减交替除法运算在求商及新余数时，若运算的新 $[r_{i+1}]$ 补 与 除数 $[Y]$ 补 同号，则\_\_\_\_\_。

- A、上商 1、下一步作左移、加 $[-Y]$ 补
- B、上商 1，下一步作左移、加 $[Y]$ 补
- C、上商 0、下一步作左移、加 $[-Y]$ 补
- D、上商 0，下一步作左移、加 $[Y]$ 补

10、在多级存储体系中，“cache——主存”结构的作用是解决\_\_\_\_\_的问题。

- A、主存容量不足
- B、主存与辅存速度不匹配
- C、辅存与 CPU 速度不匹配
- D、主存与 CPU 速度不匹配

11、地址总线 A15（高位）～ A0（低位），用 4K × 24 存储器芯片组成 16K × 28 存储器，则应由\_\_\_\_\_译码产生片选信号。

- A、A15A14
- B、A13A1
- C、A15～A10
- D、A0～A3

12、在计算机系统中，表征系统运行状态的部件是\_\_\_\_\_。

- A、程序计数器
- B、累加寄存器
- C、中断寄存器
- D、程序状态字

13、指令译码器是对\_\_\_\_\_进行译码。

- A、整条指令
- B、指令的操作码字段

- C、指令的地址
- D、指令的操作数字段

14、微指令执行的顺序控制问题，实际上是如何确定下一条微指令的地址问题。通常采用的一种方法是断定方式。其基本思想是\_\_\_\_\_。

- A、用程序计数器 PC 来产生后继微指令地址
- B、用微程序计数器  $\mu PC$  来产生后继微指令地址
- C、通过微指令顺序控制字段由设计者指定或者由设计者指定的判断字段控制产生后继微指令地址。
- D、通过指令中指定一个专门字段来控制产生后继微指令地址。

15、当有中断源发出请求时，CPU 可执行响应的中断服务程序。提出中断请求的可以是\_\_\_\_\_。

- A、通用寄存器
  - B、专用寄存器
  - C、外部事件
  - D、Cache
- 16、在集中式总线控制中，\_\_\_\_\_方式响应时间最快。
- A、链式查询
  - B、计数器定时查询
  - C、独立请求
  - D、不能确定哪一种

## 二、多项选择题(每题 2 分,共 34 分)

1、在用户见到的如下机器中，属于虚拟机的有\_\_\_\_\_。

- A、执行 Java 语言的计算机
- B、执行 CAD 语言的计算机
- C、执行机器语言的计算机
- D、执行面向对象程序设计语言的计算机

2、计算机的控制器执行指令的步骤有\_\_\_\_\_。

- A、取指令
- B、取操作数
- C、执行运算过程
- D、存运算结果

3、关于 ASCII 编码所包含的字符有\_\_\_\_\_。

- A、0~9 十个数字字符
- B、26 个小写英文字符

- C、26 个大写英文字符  
D、部分通用符号和控制符
- 4、下列关于十进制数串的表达方法的说法中正确的有\_\_\_\_\_。
- A、十进制数的字符串形式即一个字节存放一个十进制的数位或符号位  
B、压缩的十进制数串形式即一个字节存放两个十进制的数位  
C、要指明一个十进制数串，两种方法都必须给出数串在主存中的首地址  
D、要指明一个十进制数串，两种方法都必须给出数串在主存中的数字位个数
- 5、先计算后再访问内存的寻址方式是\_\_\_\_\_。
- A、相对寻址  
B、基址寻址  
C、变址寻址  
D、寄存器间接寻址
- 6、下列指令中使用到堆栈有\_\_\_\_\_。
- A、跳转指令  
B、子程序调用指令  
C、子程序返回指令  
D、中断返回指令
- 7、I/O 地址与内存统一编址的计算机中，\_\_\_\_\_。
- A、将 I/O 看作是存储器的一部分  
B、对 I/O 访问必须有专门的 I/O 指令  
C、可用访存指令实现 CPU 对设备的访问  
D、I/O 设备会使内存可用的地址空间变小
- 8、下列关于原码加法运算的说法正确的是\_\_\_\_\_。
- A、首先判断参加运算的两个操作数的符号  
B、根据两个操作数的符号是否相同决定尾数相加还是相减  
C、异号相加结果的符号根据两个操作数绝对值的大小决定  
D、两个数的原码相加等于两个数相加的原码
- 9、下列关于采用进位位判断溢出的说法正确的是\_\_\_\_\_。
- A、若两负数相加，当最高有效位不产生进位而符号位产生进位时，发生负溢。  
B、若两负数相加，当最高有效位不产生进位，符号位也不产生进位时，发生负溢。  
C、若两正数相加，当最高有效位不产生进位而符号位产生进位时，发生正溢。  
D、若两正数相加，当最高有效位产生进位而符号位不产生进位时，发生正溢。
- 10、下面浮点运算器的描述中正确的是\_\_\_\_\_。
- A、浮点运算器可用阶码部件和尾数部件实现  
B、阶码部件可实现加、减、乘、除四种运算  
C、阶码部件只进行阶码相加、相减和比较操作

- D、尾数部件只进行乘法和减法运算
- 11、计算机的存储器采用分级存储体系的主要目的是\_\_\_\_\_。
- A、便于读写数据
  - B、减小机箱的体积
  - C、便于系统升级
  - D、解决存储容量、价格和存取速度的矛盾
- 12、与 DRAM 相比，SRAM 的特点是\_\_\_\_\_。
- A、集成度低
  - B、常用于大容量存储系统
  - C、存取速度高
  - D、功耗大
- 13、CPU 与主存之间的接口是\_\_\_\_\_。
- A、内存地址寄存器 MAR
  - B、内存数据寄存器 MDR
  - C、数据总线
  - D、控制总线
- 14、组合逻辑控制器与微程序控制器相比\_\_\_\_\_。
- A、运行速度快
  - B、便于设计
  - C、不易扩充
  - D、电路不规整
- 15、如果两个微命令是互斥的，则它们\_\_\_\_\_。
- A、不可以同时发出
  - B、不能为同一条机器指令所使用
  - C、应尽量编排在微指令的相同编码字段里
  - D、不能编排在微指令的相同编码字段里
- 16、主机与外部设备之间的信息交换控制方式包括\_\_\_\_\_。
- A、中断方式
  - B、DMA 方式
  - C、组合逻辑控制方式
  - D、微程序控制方式
- 17、程序查询接口一般应包含\_\_\_\_\_。
- A、数据缓冲寄存器
  - B、中断控制器
  - C、状态寄存器
  - D、地址译码器

### 三、判断题(每题 2 分,共 34 分)

- 1、传统的诺依曼机从本质上讲是采取串行顺序处理的工作机制,顺序执行指令序列。  
( 对      错 )
- 2、习惯上,存储容量的计量单位 MB 在表示硬盘容量时为  $10^6$  字节,而表示内存容量时为  $2^{20}$  字节。  
( 对      错 )
- 3、设有两个正规格化数:  $N_1=2^m \times M_1, N_2=2^n \times M_2$ ,若  $m > n$ ,不一定有  $N_1 > N_2$ 。  
( 对      错 )
- 4、生成多项式  $G(X) = X^4 + X^1 + X^0$  对应的二进制数为 10011,以此多项式编码,其校验位数是 4 位。  
( 对      错 )
- 5、变址寻址方式在指令码不变时而指令所在内存的位置改变的情况下,操作数的位置不变。  
( 对      错 )
- 6、对于自底向上生成的软堆栈,进栈时应先修改栈指针,再将数据存入堆栈。  
( 对      错 )
- 7、程序控制类指令在执行时可能会改变程序计数器的值。  
( 对      错 )
- 8、并行加法器不仅每一位是并行相加的,而且其进位链也是并行的。  
( 对      错 )
- 9、采用进位位判断时,若两正数相加,当最高有效位产生进位而符号位不产生进位时,发生正溢。  
( 对      错 )
- 10、规格化浮点数的乘法运算不会产生上溢。  
( 对      错 )
- 11、微程序存放在主存储器的 ROM 中。  
( 对      错 )
- 12、将外围设备接口中的有关寄存器与主存单元统一编址,称为端口地址。  
( 对      错 )
- 13、Cache 是内存的一部分,它可由指令直接访问。  
( 对      错 )
- 14、微指令是指控制存储器中的一个单元的内容。  
( 对      错 )
- 15、流水 CPU 是以空间并行性为原理构造的处理器。

( 对      错 )

16、在允许多重中断的计算机系统中，只要外部有新的中断请求，就要打断正在处理的中断服务程序。

( 对      错 )

17、外部设备与主存统一编址是指：将外部设备码存在主存之中。

( 对      错 )

参考答案：

一、 DAABB   BCBAD   BDBCC   C

二、 ABD   ABCD   ABCD   ABCD   ABC  
BCD   CD   ABC   AD   AC  
D   ACD   AB   ACD   AC  
AB   ACD

三、 TTFTT   TTFTF   FFFTF   FF