universidade estadual de campinas

faculdade de tecnologia

TRABALHO DE CONCLUSÃO DE CURSO

Implementação de sistema para contagem múltipla de pulsos utilizando FPGA

LIMEIRA

2019

PEDRO HENRIQUE SILVA E OLIVEIRA

Implementação de sistema para contagem múltipla de pulsos utilizando FPGA

Trabalho de Conclusão de Curso apresentado à Faculdade de Tecnologia da Universidade de Campinas, como requisito parcial para obtenção do título de Engenheiro de Telecomunicações.

ORIENTADOR: LUÍS FERNANDO DE ÁVILA

CO-ORIENTADOR:

LIMEIRA

2019

RESUMO

Graças aos avanços tecnológicos da eletrônica, computação e fotônica, a biofotônica (ciência que trata das interações entre os organismos vivos e a luz) se tornou objeto de estudo para diversas aplicações, como biomedicina, espectroscopia, biotecnologia, medicina nuclear, construção das gama câmaras.

As Válvulas fotomultiplicadoras são dispositivos mais viáveis em sua relação custo/benefício para detecção de luz de intensidade ultra fraca, sendo em geral muito utilizada na construção de câmaras escuras para pesquisas e testes com micro-organismos diversos. No Laboratório de Fotônica Aplicada - LaFA (Faculdade de Tecnologia - UNICAMP), a detecção de emissão de luz ultra-fraca em sementes tem sido explorada em estudos toxicológicos e cronobiológicos, utilizando as PMT’s para detecção de luz.

Através deste projeto, foi implementado um sistema digital com suporte para contagem de pulsos de até 8 canais independentes, utilizando para isso o FPGA Cyclone IV. Trabalhar utilizando FPGA’s apresentou-se como uma alternativa economicamente viável e de desempenho confiável, entregando boa precisão de contagem em taxas de até 100 MS/s.

O resultado deste projeto é uma unidade de contagem de pulsos batizada de “LaFA Multichannel Counting Unit (MCU)” implementada em uma placa de desenvolvimento educacional ALTERA DE2. A MCU toma como entrada 8 válvulas fotomultiplicadoras (PMTs), fotodetectores que enviam pulsos elétricos ao FPGA, onde são contados ao longo do tempo utilizando 8 contadores de 32 bits.

Os dados são enviados da MCU para um computador hospedeiro via interface serial utilizando um conversor RS232-USB. Um script escrito em MatLab é responsável por ler e armazenar os valores de contagem enviados ao PC.

ABTRACT

**LISTA DE FIGURAS**

**LISTA DE TABELAS**

**LISTA DE ABREVIATURAS**

HDL

FPGA

VHDL

RS232

CLB

IOB

SM

PMT

**SUMÁRIO**

# INTRODUÇÃO

O que é um Sistema digital?

Um sistema digital é composto por dispositivos interconectados que são projetados para

manipular, armazenar, processar e transmitir dados em forma de sinais digitais. Essencialmente, estes dispositivos são eletrônicos, mas dispositivos mecânicos, pneumáticos ou magnéticos também podem compor um sistema digital. [1]

conectar sistemas eletrônicos <-> circuitos eletronicos

Com o avanço da tecnologia, engenheiros foram capazes de criar circuitos eletrônicos contendo dispositivos cada vez menores e agrupá-los em um único chip, com quantidades que passam a ordem de milhões de unidades. Esta tecnologia é nomeada de circuito integrado, e graças ao constante desenvolvimento e aprimoramento dos recursos que são empregados, a indústria eletrônica deu saltos gigantescos com relação às demais. Inicialmente declarada como uma observação, em meados dos anos 60, Gordon E. Moore previu que o número de transistores dos circuitos integrados teria um aumento de 100% pelo mesmo custo, a cada 18 meses. Essa observação tornou-se realidade e ficou conhecida como *Lei de Moore*, sendo estabelecida como uma premissa para a indústria de semicondutores do século XX, que investiram fortemente em pesquisa e desenvolvimento, proporcionando evolução contínua do desempenho e produção em larga escala com custos cada vez mais acessíveis [2].

O que é FPGA

Um FPGA (*Field Programmable Gate Array*, em português “Arranjo de Portas Programáveis em Campo”) é um dispositivo semicondutor que executar uma função que pode ser programada pelo designer ou consumidor após a sua fabricação.

é uma tecnologia de ponta quando falamos de implementação de circuitos digitais. A principal vantagem destes dispositivos advém da possibilidade de serem reprogramados pelo projetista ou consumidor para a aplicação desejada após a sua fabricação.  
Sua arquitetura interna é composta por circuitos de dispositivos semicondutores que se dividem em três componentes principais: Blocos lógicos configuráveis (CLB), Blocos de entrada e saída (IOB), e Chaves de interconexão (SM). Assim, cada chip é fabricado com um número finito de recursos pré-definidos

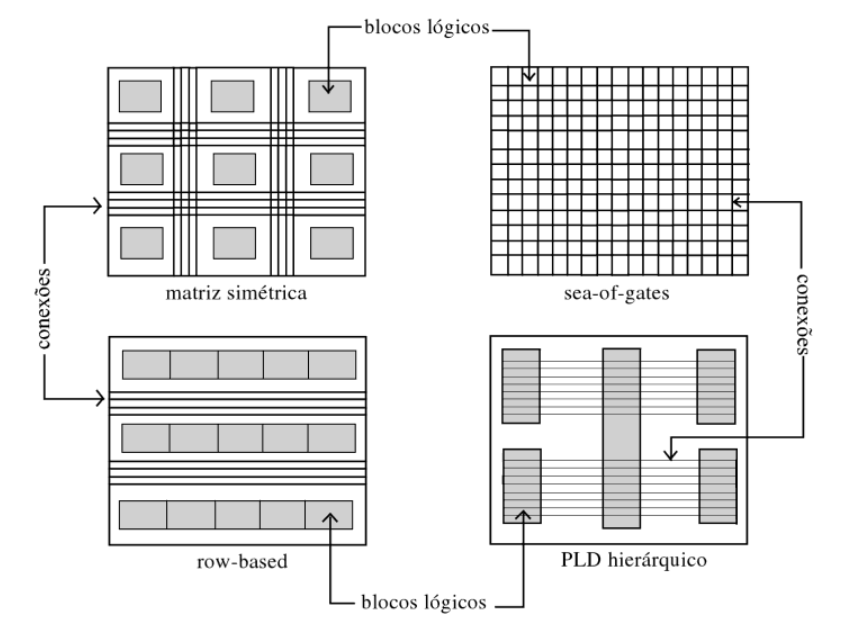


Figura 1. Arquitetura Interna de Circuitos Lógicos Programáveis

[1] ORDONEZ, Edward David Moreno. Pereira, Fábio Dacêncio. Penteado, Cesar Giacomini. Pericino, Rodrigo de Almeida. **Projeto, Desempenho e Aplicações de Sistemas Digitais em Circuitos Programáveis (FPGAs)** – Pompéia: Bless, 2003, 300p. ISBN: 85-87244-13-2

Através do uso de ferramentas de síntese, como o software Quartus Prime da Intel ®, é possível que o projetista descreva seu design utilizando uma HDL (*Hardware Description Language)*,

- FPGAs

- Contadores de pulsos

- biofotônica / aplicações

- válvulas fotomultiplicadoras(?)

# OBJETIVO GERAL

O objetivo deste trabalho é implementar um sistema digital de aquisição e contagem de pulsos de até 8 canais independentes utilizando uma placa de prototipagem e desenvolvimento Altera DE-2.

OBJETIVOS ESPECÍFICOS

- Descrição do Hardware em VHDL;

- Síntese e implementação da lógica descrita utilizando o software Quartus Prime;

- Interface Adaptadora GPIO

- Gravação do bistream na memória FLASH

- Desenvolvimento de um programa em matlab;

# REVISÃO BIBLIOGRÁFICA

# METODOLOGIA

Definição

O primeiro passo em qualquer projeto é a definição de sua abrangência. Nessa etapa, as seguintes questões devem

ser decididas:

. Quantos bits de dados são necessários?

. Quantos dispositivos são controlados pelas saídas?

. Quais são os nomes de cada entrada e saída?

. As entradas e saídas estão em nível ativo ALTO ou ativo BAIXO?

. Quais são os requisitos de velocidade?

. Como esse dispositivo deve funcionar?

. O que determinará a finalização bem-sucedida desse projeto?

Esse passo deve levar a uma descrição completa e detalhada do funcionamento geral do projeto, uma definição de

suas entradas e saídas e especificações numéricas completas para suas capacidades e limitações.

Planejamento estratégico/decomposição do problema

O segundo passo envolve o desenvolvimento de uma estratégia para dividir esse projeto em partes administráveis. Esse

processo é referido como decomposição do problema, pois a função geral está em termos de diversos blocos funcionais

mais simples. Os requisitos para as partes são:

. Desenvolver um modo de testar cada parte.

. Cada parte precisa se encaixar bem no sistema todo.

. Conhecer a natureza de todos os sinais que conectam as partes.

. O funcionamento exato de cada bloco precisa ser definido e entendido.

. Precisamos ter uma visão clara de como fazer cada bloco funcionar.

O último requisito pode parecer óbvio, mas é impressionante o número de projetos em torno de um bloco central que envolve um milagre técnico ainda não descoberto ou que viola leis muito básicas como a da conservação da energia. Nesse estágio, cada subsistema (bloco de seção) se torna, de certa maneira, um projeto em si, com a possibilidade de subsistemas adicionais definidos dentro de seus limites. Esse é o conceito de projeto hierárquico.

# RESULTADOS E DISCUSSÕES

# REFERÊNCIAS BIBLIOGRÁFICAS

[1] TOCCI

[2] MOORE, Gordon E. **Cramming more componentes onto integrated circuits Electronics.** Electronics Magazine, Volume 38, Number 8. April 19, 1965. Retirado de:

<<https://web.archive.org/web/20090126170054/http://download.intel.com/museum/Moores_Law/Articles-Press_Releases/Gordon_Moore_1965_Article.pdf>>

Acesso em 25/08/2019;