

UNIVERSIDAD MILITAR NUEVA GRANADA



NIVELES LÓGICOS

Guías de Prácticas de Laboratorio	Codificación: DG-001	
	Número de Páginas: 9	Revisión No.: 1
	Fecha Emisión: 2018/07/01	
Laboratorio de: DIGITALES Y LABORATORIO		
Título de la Práctica de Laboratorio: NIVELES LÓGICOS		

Elaborado por: Msc. Olguer Morales V. Msc. Juan Ricardo Clavijo	Revisado por: Phd. Dario Amaya Hurtado	Aprobado por:
--	--	----------------------

UNIVERSIDAD MILITAR NUEVA GRANADA



NIVELES LÓGICOS

Control de Cambios

Razones del Cambio	Cambio a la Revisión #	Fecha de emisión



NIVELES LÓGICOS

1. FACULTAD O UNIDAD ACADÉMICA:
INGENIERÍA

2. PROGRAMA:
MECATRÓNICA

3. ASIGNATURA:
DIGITALES Y LABORATORIO

4. SEMESTRE:
CUARTO

5. OBJETIVOS:
Identificar la activación de los niveles lógicos, para su aplicación en circuitos lógicos, por medio de un circuito electrónico digital aplicado a compuertas lógicas NOT, AND, OR, XOR, y sus complementos.

6. COMPETENCIAS A DESARROLLAR:
Diseño, análisis y creatividad para implementar circuitos con óptimos resultados, pocos elementos y costos razonables. Escribir informes, escritos según formatos establecidos. Consultar la bibliografía recomendada, Proponer alternativas en la bibliografía, solución de ejercicios, temas de clase. Adelantar su saber con base en estudio autónomo. Identificar y analizar las compuertas lógicas y los sistemas numéricos.

7. MARCO TEORICO:
Dígitos binarios

Cada uno de los dos dígitos del sistema binario, 1 y 0, se denomina bit, que es la contracción de las palabras binary digit (dígito binario). En los circuitos digitales se emplean dos niveles de tensión diferentes para representar los dos bits. Por lo general, el 1 se representa mediante el nivel de tensión más elevado, que se denomina nivel ALTO (HIGH) y 0 se representa mediante el nivel de tensión más bajo, que se denomina nivel BAJO (LOW). Este convenio recibe el nombre de lógica positiva.

ALTO (HIGH) = 1 y BAJO (LOW) = 0



NIVELES LÓGICOS

Un sistema en el que un 1 se representa por un nivel BAJO y un 0 mediante un nivel ALTO se dice que emplea lógica negativa. Los grupos de bits (combinaciones de 1s y 0s), llamados códigos, se utilizan para representar números, letras, símbolos, instrucciones y cualquier otra cosa que se requiera en una determinada aplicación.

Niveles lógicos

Las tensiones empleadas para representar un 1 y un 0 se denominan niveles lógicos. En el caso ideal, un nivel de tensión representa un nivel ALTO y otro nivel de tensión representa un nivel BAJO. Sin embargo, en un circuito digital real, un nivel ALTO puede ser cualquier tensión entre un valor mínimo y un valor máximo especificados. Del mismo modo, un nivel BAJO puede ser cualquier tensión comprendida entre un mínimo y máximo especificados. No puede existir solapamiento entre el rango aceptado de niveles ALTO y el rango aceptado de niveles BAJO.

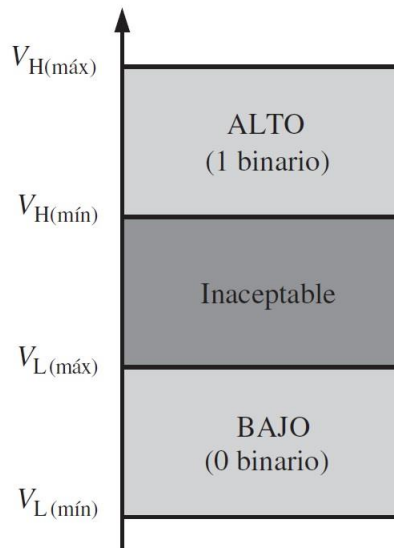


Ilustración 1 Rango de niveles lógicos (Floyd, 2006)

La Ilustración 1 muestra el rango general de los niveles BAJO y ALTO aceptables para un circuito digital. La variable $V_H(\text{máx})$ representa el valor máximo de tensión para el nivel ALTO y $V_H(\text{mín})$ representa el valor de tensión mínimo para el nivel ALTO. El valor máximo de tensión para el nivel BAJO se representa mediante $V_L(\text{máx})$ y el valor mínimo de tensión para el nivel BAJO mediante $V_L(\text{mín})$. Los valores de tensión comprendidos entre $V_L(\text{máx})$ y $V_H(\text{mín})$ no son aceptables para un funcionamiento correcto. Una tensión en el rango no permitido puede ser



NIVELES LÓGICOS

interpretada por un determinado circuito tanto como un nivel ALTO cuanto como un nivel BAJO, por lo que no puede tomarse como un valor aceptable. Por ejemplo, los valores para el nivel ALTO en un determinado tipo de circuito digital denominado CMOS pueden variar en el rango de 2 V a 3,3 V y los valores para el nivel BAJO en el rango de 0 V a 0,8 V. De esta manera, si por ejemplo se aplica una tensión de 2,5 V, el circuito lo aceptará como un nivel ALTO, es decir, un 1 binario. Si se aplica una tensión de 0,5 V, el circuito lo aceptará como un nivel BAJO, es decir, un 0 binario. En este tipo de circuito, las tensiones comprendidas entre 0,8 V y 2 V no son aceptables. (Floyd, 2006)

La ilustración 2, permite ver la forma de hacer un arreglo para la activación en alto,

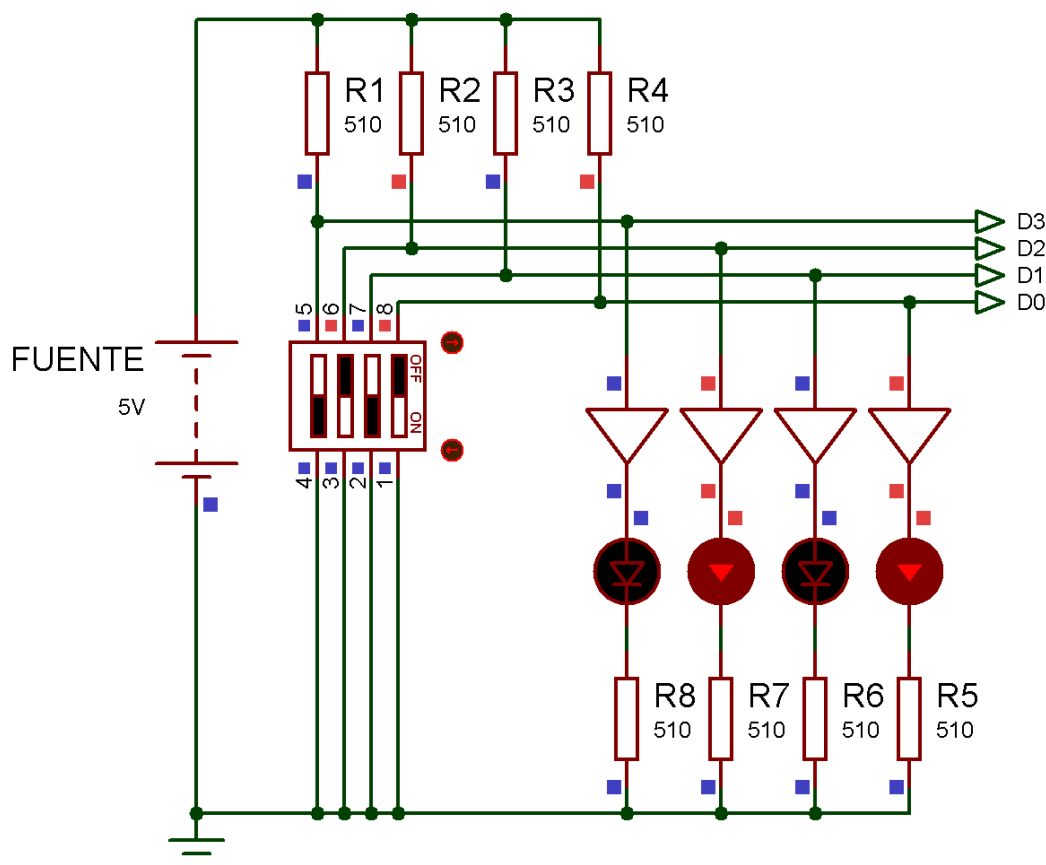


Ilustración 2 Activación en alto

En la ilustración 3, se puede ver la forma de hacer una activación de bits en bajo.

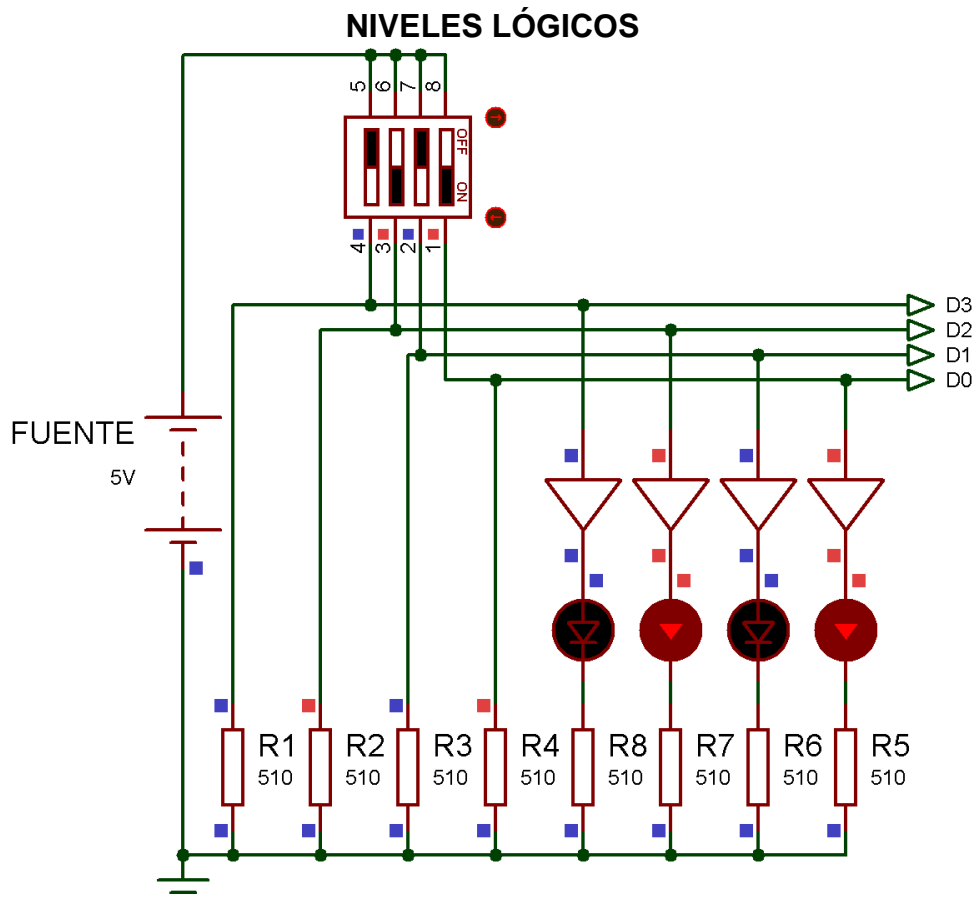


Ilustración 3 Activación en bajo

Las activaciones en alto o en bajo, son tomadas en las terminales D0, D1, D2, D3. De todos modos, para ilustrar gráficamente el estado de los niveles se usa un buffer para prender un LED.

8. MATERIALES, REACTIVOS, INSTRUMENTOS, SOFTWARE, HARDWARE O EQUIPOS:

- Protoboard.
- Osciloscopio.
- LEDs rojos.
- Circuito Integrado 74LSXX (compuertas de diferentes referencias, AND, OR, NOT, XOR, XNOR, NAND y NOR).
- Resistencias de $\frac{1}{4}$ W (510Ω).
- Dip Switch 4 pines.



NIVELES LÓGICOS

9. PRECAUCIONES CON LOS MATERIALES, REACTIVOS, INSTRUMENTOS Y EQUIPOS A UTILIZAR:

Determinar el rango de medición de las señales teniendo en cuenta las especificaciones técnicas de cada uno de los equipos a utilizar (ON Semiconductor, 2000). Seleccionar el circuito integrado con las especificaciones requeridas para el diseño del ejercicio. Realizar los cálculos pertinentes de disipación de potencia y umbrales de voltaje y corriente para seleccionar los componentes adecuados al diseño. Polarice siempre todo LED con una resistencia en serie.

10. CAMPO DE APLICACIÓN:

La presente práctica, fortalece competencias aplicables en; electrónica de consumo, electrónica de potencia, tratamiento de señales, robótica, control, Inteligencia artificial.

11. PROCEDIMIENTO, METODO O ACTIVIDADES:

- Simular los circuitos mostrados en las ilustraciones 2 y 3, utilizando una aplicación ECAD por ejemplo, Proteus (Labcenter Electronics Ltd, 2017).
- Implementar el circuito de las Ilustraciones 2 o 3 en un Protoboard según el criterio de diseño **A** ver tabla 1, y comprobar los niveles VL y VH de voltaje para la tecnología TTL.

Criterio A	Circuito
0,1,2,3,4	Ilustración 2 Activación en alto
5,6,7,8,9	Ilustración 3 Activación en bajo

Tabla 1 Criterio A

- Simular e implementar los circuitos de la ilustración 4 en las compuertas relacionadas en la tabla 2, según el criterio de diseño **B** y compruebe las respectivas tablas de verdad.

Criterio B	Compuertas
0 y 1	AND, NAND, OR
2 y 3	NOR, XOR, XNOR
4 y 5	NOT, NOR, AND
6 y 7	NAND, NOR, XNOR
8 y 9	AND, OR, NOT

Tabla 2 Criterio B



NIVELES LÓGICOS

- d. Verifique y estudie las características de los circuitos integrados que usara en su actividad por medio del respectivo manual (ON Semiconductor, 2000).

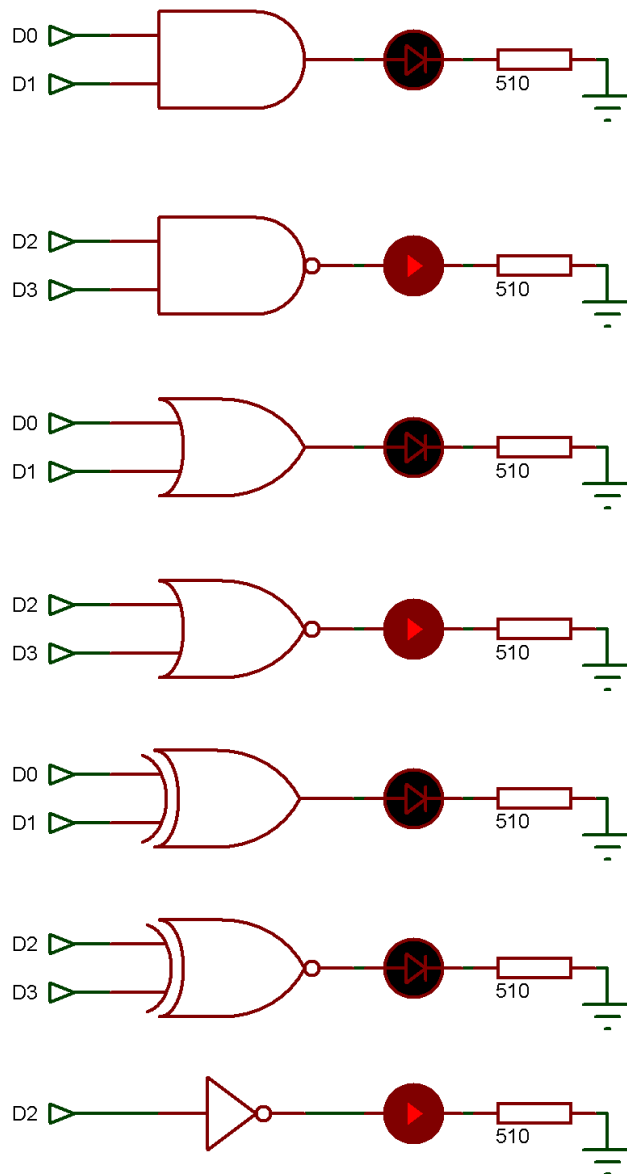


Ilustración 4 Compuertas lógicas



NIVELES LÓGICOS

Se recomienda que implemente un circuito impreso, para adaptar el Dip Switch con la Protoboard. Generalmente estos dispositivos cuentan con pines muy cortos y no encajan correctamente en la Protoboard, provocando errores de conexión y continuidad eléctrica.

12. RESULTADOS ESPERADOS:

Un circuito electrónico funcionando correctamente en función de lo expuesto en los numerales, 7 y 11.

13. CRITERIO DE EVALUACIÓN A LA PRESENTE PRÁCTICA:

- Conformación de grupos de trabajo máximo de 3 estudiantes.
- Informe de laboratorio en formato de artículo IEEE.
- Cumplimiento de los resultados esperados según el numeral 12.
- Tamaño e implementación optima de los diseños.
- Cumplimiento de las fechas y cronogramas de entrega de las actividades de laboratorio.

Para definir los criterios de diseño **A**, **B**, **C**, **D**, use las siguientes reglas;

Ordene los códigos estudiantiles de los integrantes del grupo de menor a mayor, y use los últimos dígitos del código como criterios, observe los siguientes ejemplos para 1, 2, y 3 estudiantes,

Un estudiante:

18X**DCBA**

Dos estudiantes:

18XXX**CA**

18XXX**DB**

Tres estudiantes:

18XXX**DA** 1802512 **D=1** , **A=2**

18XXXX**B** 1801234 **B=4**

18XXXX**C** 1804567 **C=7**

14. BIBLIOGRAFIA:

Floyd, T. (2006). *Fundamentos de sistemas digitales*. Madrid: Prentice-Hall.

Labcenter Electronics Ltd. (15 de Enero de 2017). Proteus Professional. North Yorkshire, Grassington, England.

ON Semiconductor. (2000). *LS TTL Data*. Denver: ON Semiconductor.

El uso no autorizado de su contenido así como reproducción total o parcial por cualquier persona o entidad, estará en contra de los derechos de autor