

PWM

Guías de Prácticas de Laboratorio

DG-005

Número de Revisión
Páginas: No.:
7 1

Codificación:

Fecha Emisión: 2018/07/1

Laboratorio de: DIGITALES Y LABORATORIO

Título de la Práctica de Laboratorio: PWM

Elaborado por:

Msc. Juan Ricardo Clavijo

Revisado por:

Phd. Dario Amaya Hurtado

Aprobado por:



PWM

Control de Cambios

| Razones del Cambio | Cambio a la Revisión # | Fecha de emisión |
|--------------------|------------------------|------------------|
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |
| | | |



PWM

1. FACULTAD O UNIDAD ACADÉMICA:

INGENIFRÍA

2. PROGRAMA:

MECATRÓNICA

3. ASIGNATURA:

DIGITALES Y LABORATORIO

4. SEMESTRE:

CUARTO

5. OBJETIVOS:

Variar la velocidad angular y dirección de giro de un motor DC, por medio de una señal PWM, para aplicaciones macatrónicas.

6. COMPETENCIAS A DESARROLLAR:

Diseño, análisis y creatividad para implementar circuitos con óptimos resultados, pocos elementos y costos razonables. Escribir informes, escritos según formatos establecidos. Consultar la bibliografía recomendada, Proponer alternativas en la bibliografía, solución de ejercicios, temas de clase. Adelantar su saber con base en estudio autónomo. Entender el funcionamiento de los Flip Flops, registros y contadores.

7. MARCO TEORICO:

Comparadores

La función básica de un comparador consiste en comparar las magnitudes de dos cantidades binarias para determinar su relación. En su forma más sencilla, un circuito comparador determina si dos números son iguales, menores o mayores (Floyd, 2006).

Lógica secuencial

Hay dos tipos principales de circuitos secuenciales, y su clasificación depende de los tiempos de sus señales. Un circuito secuencial sincrónico es un sistema cuyo comportamiento se define conociendo sus señales en instantes discretos. El comportamiento de un circuito secuencial asincrónico depende de las señales de entrada en cualquier instante dado y del orden en que cambian las entradas. Los



PWM

elementos de almacenamiento que suelen usarse en los circuitos secuenciales asincrónicos son dispositivos de retardo de tiempo.

Un circuito secuencial sincrónico utiliza señales que afectan a los elementos de almacenamiento únicamente en instantes discretos. La sincronización se logra con un dispositivo de temporización llamado generador de reloj, el cual produce un tren periódico de pulsos de reloj. Los pulsos de reloj se distribuyen por todo el sistema de modo que los elementos de almacenamiento sólo se vean afectados al llegar cada pulso (Mano, 2003).

PWM

La modulación PWM, es un método electrónico para alterar el periodo útil de una señal cuadrada, este periodo se manipula en función de una resolución de bits, que son comparados con un conteo binario ascendente o descendente. Los ciclos útiles se expresan porcentualmente de 0% al 100%, las siguientes ilustraciones muestran este concepto,

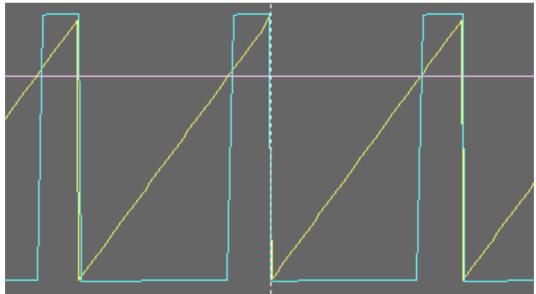


Ilustración 1, ciclo útil del 10%

La grafica amarilla representa el valor del conteo rampa ascendente, que es comparado con un valor fijo representado por la gráfica roja, y finalmente la gráfica azul muestra la señal PWM.



PWM

8. MATERIALES, REACTIVOS, INSTRUMENTOS, SOFTWARE, HARDWARE O EQUIPOS:

- a. Flip Flops JK o D (según su diseño).
- b. Compuertas lógicas. (según su diseño)
- c. Motor DC con Encoder y moto reducción.
- d. Puente H.
- e. Osciloscopio.
- f. Oscilador LM555.
- g. Resistencias (según su diseño).
- h. Capacitores (según su diseño).

9. PRECAUCIONES CON LOS MATERIALES, REACTIVOS, INSTRUMENTOS Y EQUIPOS A UTILIZAR:

No exceder los valores máximos permitidos de voltajes y corrientes indicados para los dispositivos utilizados. Consultar en los manuales correspondientes. (ON Semiconductor, 2000) No sobrepasar el máximo de potencia disipada por las resistencias.

10. CAMPO DE APLICACIÓN:

La presente práctica, fortalece competencias aplicables en; electrónica de consumo, electrónica de potencia, tratamiento de señales, robótica, control, Inteligencia artificial.

11. PROCEDIMIENTO, METODO O ACTIVIDADES:

Diseñe un modular de ancho de pulso PWM, por medio de contadores síncronos o asíncronos, ascendente o descendente, desarrollados con Flip Flops JK o D, según los criterios A, B, y C, presentados en la tabla 1.

| Criterio | Α | В | С |
|------------|---------------|-----------|-------------------|
| 0,1,2,3,4 | Flip Flops JK | Síncrono | Rampa ascendente |
| 5,6,7,8,9, | Flip Flops D | Asíncrono | Rampa descendente |

Tabla 1, criterios de diseño

Como única fuente de reloj, implemente un oscilador LM555 (Brown & Vranesic, 2000), a una frecuencia según el criterio **D**, relacionado en la tabla 2,

| Criterio D | Frecuencia |
|------------|------------|
| 0,1 | 150K Hz |
| 2,3,4 | 200K Hz |



| PWM | | |
|-------|---------|--|
| 5,6 | 250K Hz | |
| 7,8,9 | 300K Hz | |

Tabla 2, criterios de diseño oscilador

Para mover el motor implemente 4 pulsadores,

- 1. Pulsador V+, para aumentar la velocidad mayor ancho de pulso.
- 2. Pulsador V-, para disminuir la velocidad menor ancho de pulso.
- 3. Pulsador G+, para girar en sentido horario.
- 4. Pulsador G-, para girar en sentido anti horario.

El motor solo se debe mover cuando G+ o G- están pulsados.

Use los estados de G+ y G- para controlar los pines de dirección del puente H, y use la señal PWM para controlar el habilitador del puente H. Puede usar un puente integrado como el L293, o L298, observe un ejemplo en la siguiente ilustración,

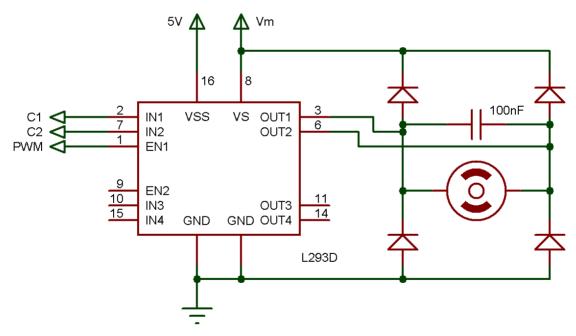


Ilustración 2, Uso del puente H

Los pines de control C1, C2, mostrados en la ilustración 2, deben ser funciones combinacionales de los estados de los pulsadores G+ y G-. El valor de la tensión



PWM

Vm, dependerá del valor nominal de voltaje del motor. Para los contadores que diseñe, use un mínimo de conteos binario de 6 bits.

12. RESULTADOS ESPERADOS:

Un controlador PWM para motor DC, funcionando correctamente según lo expuesto en los numerales 7 y 11.

13. CRITERO DE EVALUACIÓN A LA PRESENTE PRÁCTICA:

- a. Conformación de grupos de trabajo máximo de 3 estudiantes.
- b. Informe de laboratorio en formato de artículo IEEE.
- c. Cumplimiento de los resultados esperados según el numeral 12.
- d. Tamaño e implementación optima de los diseños.
- f. Cumplimiento de las fechas y cronogramas de entrega de las actividades de laboratorio.

Para definir los criterios de diseño A, B, C, D, use las siguientes reglas;

Ordene los códigos estudiantiles de los integrantes del grupo de menor a mayor, y use los últimos dígitos del código como criterios, observe los siguientes ejemplos para 1, 2, y 3 estudiantes,

Un estudiante:

18XDCBA

Dos estudiantes:

18XXXCA

18XXXDB

Tres estudiantes:

18XXXDA

18XXXXB

18XXXXC

14. BIBLIOGRAFIA:

Brown, S., & Vranesic, Z. (2000). Fundamentos de lógica digital con diseño VHDL (2 ed.). México: McGraw-Hill.

Floyd, T. (2006). Fundamentos de sistemas digitales. Madrid: Prentice-Hall.

Mano, M. (2003). Diseño Digital. New Jersey: Prentice Hall.

ON Semiconductor. (2000). LS TTL Data. Denver: ON Semiconductor.