

G3
Maskinarkitektur
Efterår 2011

Jens Fredskov
Naja Mottelson
Søren Pilgård

26. oktober 2011

Indhold

1	Indledning	3
2	Fremsendingsenhed	3
3	Fareafsløringsenhed	3
4	Jump-instruktioner	4
4.1	Jump	4
4.2	Jump and link	4
4.3	Jump register og Branch on equal	4
5	Hopforudsigelse	4
5.1	Hopudførselsenheden	5

1 Indledning

Denne rapport dokumenterer gruppens arbejde med tredje godkendelsesopgave i kurset Maskinarkitektur. Det udleverede afprøvningsprogram kører på vores arkitektur.

NB! Mere om afprøvning!

I nærværende rapport har vi valgt at fokusere på at beskrive de punkter på hvilke vores implementering adskiller sig fra det man kan finde i lærebogen - de steder hvor vi har valgt at følge bogens tilgang er derfor som udgangspunkt ikke beskrevet her. Dette omfatter implementeringen af de aritmetisk-logiske instruktioner samt implementeringen af selve pipeline-registrene.

Af overordnede afvigelser fra lærebogen kan nævnes vores valg mht. indeksering: Imellem hver pipeline videresender vi $PC + 4$ i stedet for PC . Dette sparer os for at trække 4 fra PC 'en ved hopforudsigelsestabellen.

2 Fremsendingsenhed

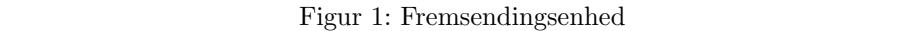
Vores implementering af kredsløbets fremsendingsenhed (se Figur 1) er en direkte oversættelse af den pseudokode der er at finde i lærebogen (s. 369) - dog med de rettelser der er at finde i opgaveformuleringen.

Ved undersøgelse for datafarer i MEM-stadiet undersøges der først for hvorvidt $MEM/WB.RegWrite$ er sat, og at destinationsregistret ikke er $\$0$. Hvis dette er tilfældet sammenlignes destinationsregistret med hhv. rs - og rt -registrene i ID/EX (hvis en lighed findes har vi en datafare). Logikken for undersøgelse for EX -datafarer er implementeret på samme vis, og ført igennem en NOT -gate for at lede til det endegyldige udtryk.

3 Fareafsløringsenhed

Ligesom fremsendingsenheden er vores fareafsløringsenhed (se Figur 2) implementeret fra pseudokoden i COD (s. 372). Det er vigtigt at bemærke at den eneste enheden foretager sig er at stalle - informationen om hvorvidt de enkelte jump-instruktioner flusher pipeline-registre eller ej har vi flyttet ud i hver enkelt pipeline, som så modtager en flush-bit fra instruktionen.

Fareafsløringsenheden sammenligner rs - og rt -registrene i IF/ID og ID/EX . Hvis to af dem er ens og $ID/EX.MemRead$ -bitten er høj, sender fareafsløringsenheden en stall-bit ud i systemet. Stall-bitten sendes til programtælleren, hvor den benyttes til at (disable) skrivning. Den sendes også til en or -gate hvis funktion er at flushe ID/EX -pipelinen.



4 Jump-instruktioner

4.1 Jump

Når jump-bitten i kontrollen er sat (enten i IF/ID eller ID/EX) flusher vi instruktionerne i IF/ID, og sender jump-bitten til en mux som vælger imellem at sende JumpAddr og den sædvanlige inkrementerede værdi til programtælleren. Denne mux tager også højde for input fra hopforudsigelsesenheden.

4.2 Jump and link

Vi har ændret kontrollogikken for jal-instruktionen så vi, såfremt jal-bitten er sat, allerede vælger register \$31 i afkodningsstadiet - vi sender \$31 med som instruktionens rd-felt i resten af kredsløbet, hvor det bruges som signal til fremsendingsenheden. Såfremt jal-bitten er sat flusher vi også IF/ID.

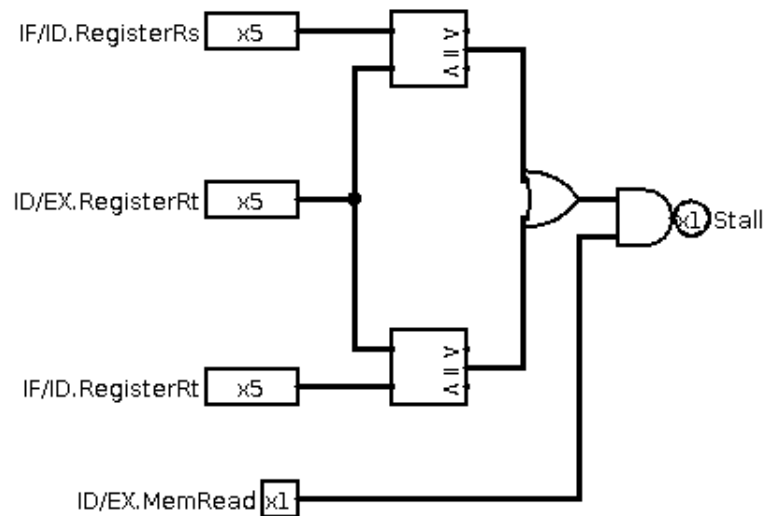
4.3 Jump register og Branch on equal

Logikken til håndtering af både jr- og beq-instruktionerne har vi placeret i en separat enhed ved navn Jump and Branch. Disse to instruktioners implementering er nærmere beskrevet under afsnittet om hopforudsigelse.

5 Hopforudsigelse

Vi har ikke foretaget nogen ændringer af selve den hopforudsigelsestabel der er blevet udleveret til opgaven. Vi sender dens tre output (Tag, Target, P) til hopgætteenheden - (se Figur 3) det er en enhed vi har implementeret ud fra

4



Figur 2: Fareafsløringsenhed

den udleverede C-kode i opgaveformuleringen. Hopgætteenheden sammenligner således Tag-signalet med bits 7-31 af programtælleren (i vores tilfælde PC + 4) og forudsigelsen (P) med hhv. Weakly og Strongly taken-værdierne. Hvis forudsigelsen matcher en af disse, og Tag-signalet matcher PC'en, bliver outputtet fra hopgætteenheden sat.

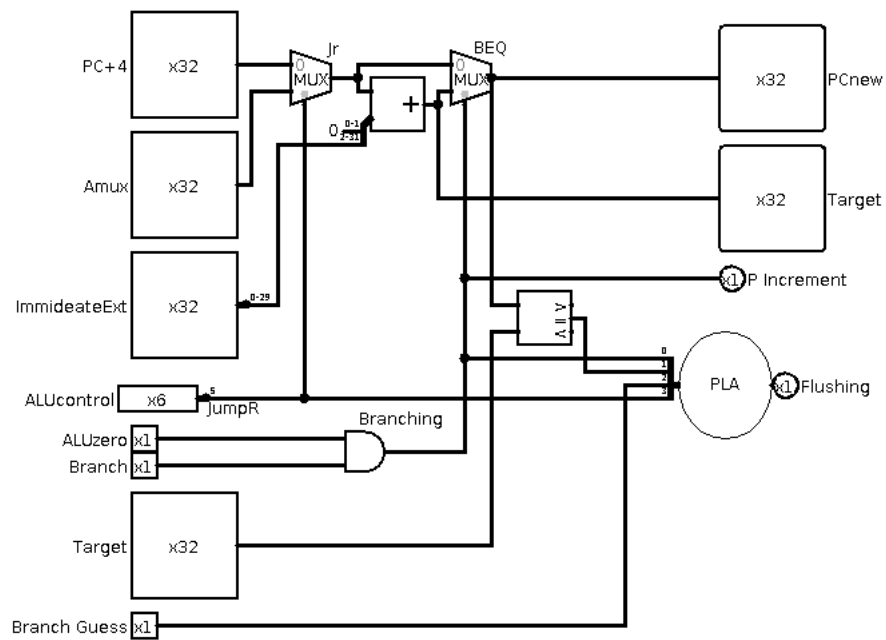
I modsætning til den udleverede kode indeholder vores hopgætteenhed ikke signalet `changePc`. Vi har kunnet fjerne dette signal grundet den mux vi har sat til at vælge imellem de forskellige hop-adresser der sendes til programtælleren. Skulle en beq forekomme umiddelbart efter en jump-instruktion vil muxen vælge jump-adressen som den værdi der sendes til PC. Dette gælder også for jal-instruktionen.

5.1 Hopudførselsenheden

I hopudførselsenhedens (se Figur 4) øverste segment af to mucer ¹ undersøges ALUcontrol-outputtet (i tilfælde af jr) og hhv. Branch og ALUzero (i tilfælde af beq) og den værdi der sendes som opdatering til PC'en besluttet på baggrund af resultatet. Når der udføres en beq-instruktion skrives den nye programtæller også videre i Target-outputtet (der kan også skrives til Target i tilfælde af en jr-instruktion, men eftersom Branch-bitten i så fald ikke vil være sat vil dette ikke blive registreret).

Hopudførselsenheden tager også hånd om flushing i tilfælde af kontrolfarer ved udførelse af hop. Her sammenlignes den nuværende Target-værdi med den der bliver udregnet i tilfælde af beq-instruktioner, og resultatet sendes til en PLA sammen med ALUkontrollen, ALUzero- og Branch-bitten og det hop-gæt der

¹Nominativ pluralis af ordet 'mux'



Figur 4: Hopudførelsesenhed