

ГУАП

КАФЕДРА № 44

ОТЧЕТ  
ЗАЩИЩЕН С ОЦЕНКОЙ  
ПРЕПОДАВАТЕЛЬ

доц., канд. техн. наук, доц.

должность, уч. степень, звание

подпись, дата

О.О. Жаринов

инициалы, фамилия

ОТЧЕТ О ЛАБОРАТОРНОЙ РАБОТЕ №3

РАЗРАБОТКА СЧЁТЧИКА С ЗАДАНЫМ ОСНОВАНИЕМ СЧЁТА НА Т-  
ТРИГТЕРАХ В СРЕДЕ QUARTUS

по курсу: СХЕМОТЕХНИКА

РАБОТУ ВЫПОЛНИЛ

СТУДЕНТ ГР. №

4143

подпись, дата

Е.Д.Тегай

инициалы, фамилия

Санкт-Петербург 2023

## Цель работы

Разработать проект счетчика с заданным основанием счета на Т-триггерах в среде программирования Quartus.

## Вариант задания

Соответствующий вариант задания выделен для удобства жёлтым цветом на рисунке 1.

Таблица вариантов заданий															
Вар.	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
М	15	17	18	19	20	21	22	23	24	14	3	5	6	7	9
Вар.	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30
М	10	11	12	13	25	26	27	28	29	30	31	33	34	35	36

Рисунок 1 – Индивидуальный вариант

## Описание концепции разработки схемы

Схема разрабатывается с помощью таблицы истинности и получившимся по ней логическим выражениям (минимизированным).

Рассмотрим подробнее процесс составления схемы. Опираясь на индивидуальное задание, выясняется, что  $M = 34$ . Это значит, что счётчик, досчитав до числа 33, следующим импульсом, то бишь 34-ым, должен быть сброшен обратно в 0.

Представим в двоичной системе счисления:

$$33_{10} = 100001_2, 34_{10} = 100010_2$$

Нужно сделать так, чтобы из  $100001_2$  получилось  $000000_2$ . Для начала, основываясь на количестве разрядов, выясняется, что количество Т-триггеров должно быть равно 6.

Рассмотрим рисунок 2. Первой строкой является двоичная запись числа 33. Соответственно, вторая – числа 34. Зеленым написано желаемый результат. Сверху прописаны выходы соответствующих Т-триггеров.

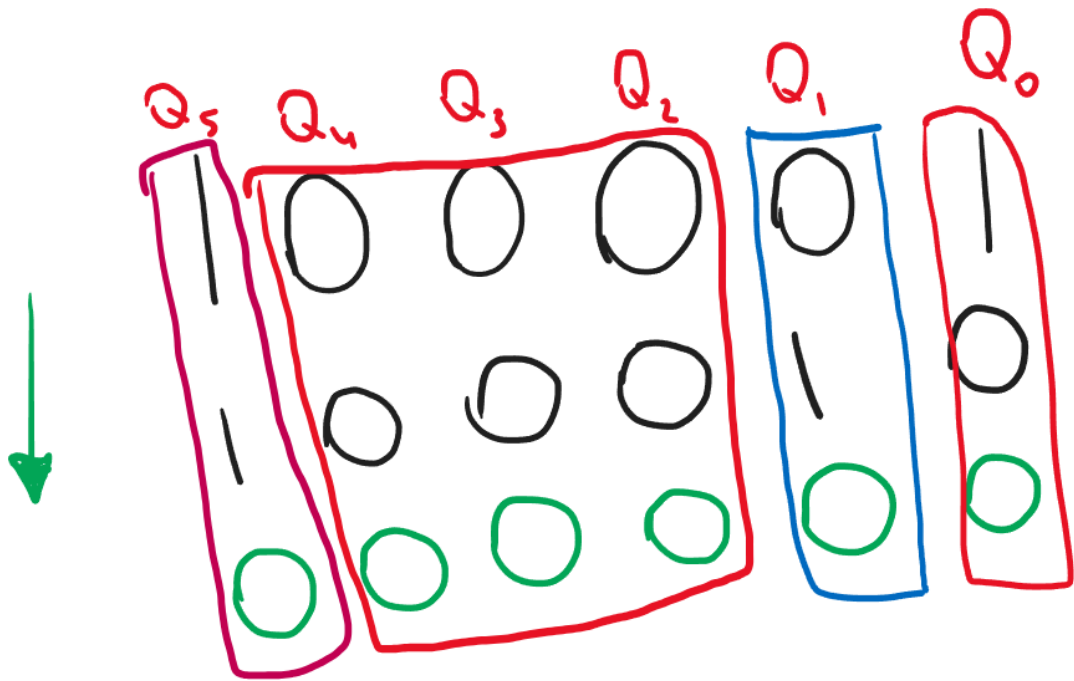


Рисунок 2 – Вспомогательный рисунок

Красным квадратом выделена та область (те разряды), которые так и так приведут к желаемому виду.

Больше всего интересуют области, выделенные синим и сиреневым цветами. Рассмотрим разряд  $Q_5$ . Триггер этого разряда нужно «заставить» переключиться, так как он и «хочет» остаться в состоянии 1. Рассмотрим и разряд  $Q_1$ . Триггеру этого разряда нужно, наоборот, «запретить» переключаться на 1.

### Таблица истинности

Искомая таблица истинности, необходимая для реализации счётчика, изображена на рисунке 3.

№	Q5	Q4	Q3	Q2	Q1	Q0	T5	T4	T3	T2	T1	T0
0	0	0	0	0	0	0	0	0	0	0	0	1
1	0	0	0	0	0	1	0	0	0	0	1	1
2	0	0	0	0	1	0	0	0	0	0	0	1
3	0	0	0	0	1	1	0	0	0	1	1	1
4	0	0	0	1	0	0	0	0	0	0	0	1
5	0	0	0	1	0	1	0	0	0	0	1	1
6	0	0	0	1	1	0	0	0	0	0	0	1
7	0	0	0	1	1	1	0	0	1	1	1	1
8	0	0	1	0	0	0	0	0	0	0	0	1
9	0	0	1	0	0	1	0	0	0	0	1	1
10	0	0	1	0	1	0	0	0	0	0	0	1
11	0	0	1	0	1	1	0	0	0	1	1	1
12	0	0	1	1	0	0	0	0	0	0	0	1
13	0	0	1	1	0	1	0	0	0	0	1	1
14	0	0	1	1	1	0	0	0	0	0	0	1
15	0	0	1	1	1	1	0	1	1	1	1	1
16	0	1	0	0	0	0	0	0	0	0	0	1
17	0	1	0	0	0	1	0	0	0	0	1	1
18	0	1	0	0	1	0	0	0	0	0	0	1
19	0	1	0	0	1	1	0	0	0	1	1	1
20	0	1	0	1	0	0	0	0	0	0	0	1
21	0	1	0	1	0	1	0	0	0	0	1	1
22	0	1	0	1	1	0	0	0	0	0	0	1
23	0	1	0	1	1	1	0	0	1	1	1	1
24	0	1	1	0	0	0	0	0	0	0	0	1
25	0	1	1	0	0	1	0	0	0	0	1	1
26	0	1	1	0	1	0	0	0	0	0	0	1
27	0	1	1	0	1	1	0	0	0	1	1	1
28	0	1	1	1	0	0	0	0	0	0	0	1
29	0	1	1	1	0	1	0	0	0	0	1	1
30	0	1	1	1	1	0	0	0	0	0	0	1
31	0	1	1	1	1	1	1	1	1	1	1	1
32	1	0	0	0	0	0	0	0	0	0	0	1
33	1	0	0	0	0	1	1	0	0	0	0	1
34	0	0	0	0	0	0	-	-	-	-	-	-

Рисунок 3 – Таблица истинности

## Логические выражения

Получаем логические выражения:

$$T_5: \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee Q_5\overline{Q_4}Q_3Q_2Q_1Q_0$$

$$T_4: \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 = \overline{Q_5}Q_3Q_2Q_1Q_0$$

$$T_3: \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \\ = \overline{Q_5}Q_2Q_1Q_0$$

$$T_2: \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \\ \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 \\ \vee \overline{Q_5}Q_4Q_3Q_2Q_1Q_0 = \overline{Q_5}Q_1Q_0$$

$$\begin{aligned}
T_1: & \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} Q_1 Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} Q_1 Q_0 \\
& \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} Q_1 Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 \\
& \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} Q_1 Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} Q_1 Q_0 \\
& \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} Q_1 Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 \\
& \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} Q_1 Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} \overline{Q_1} Q_0 \vee \overline{Q_5} \overline{Q_4} \overline{Q_3} \overline{Q_2} Q_1 Q_0 = \overline{Q_5} Q_0 \\
T_0: & 1
\end{aligned}$$

## Схема устройства

Искомая схема изображена на рисунке 4.

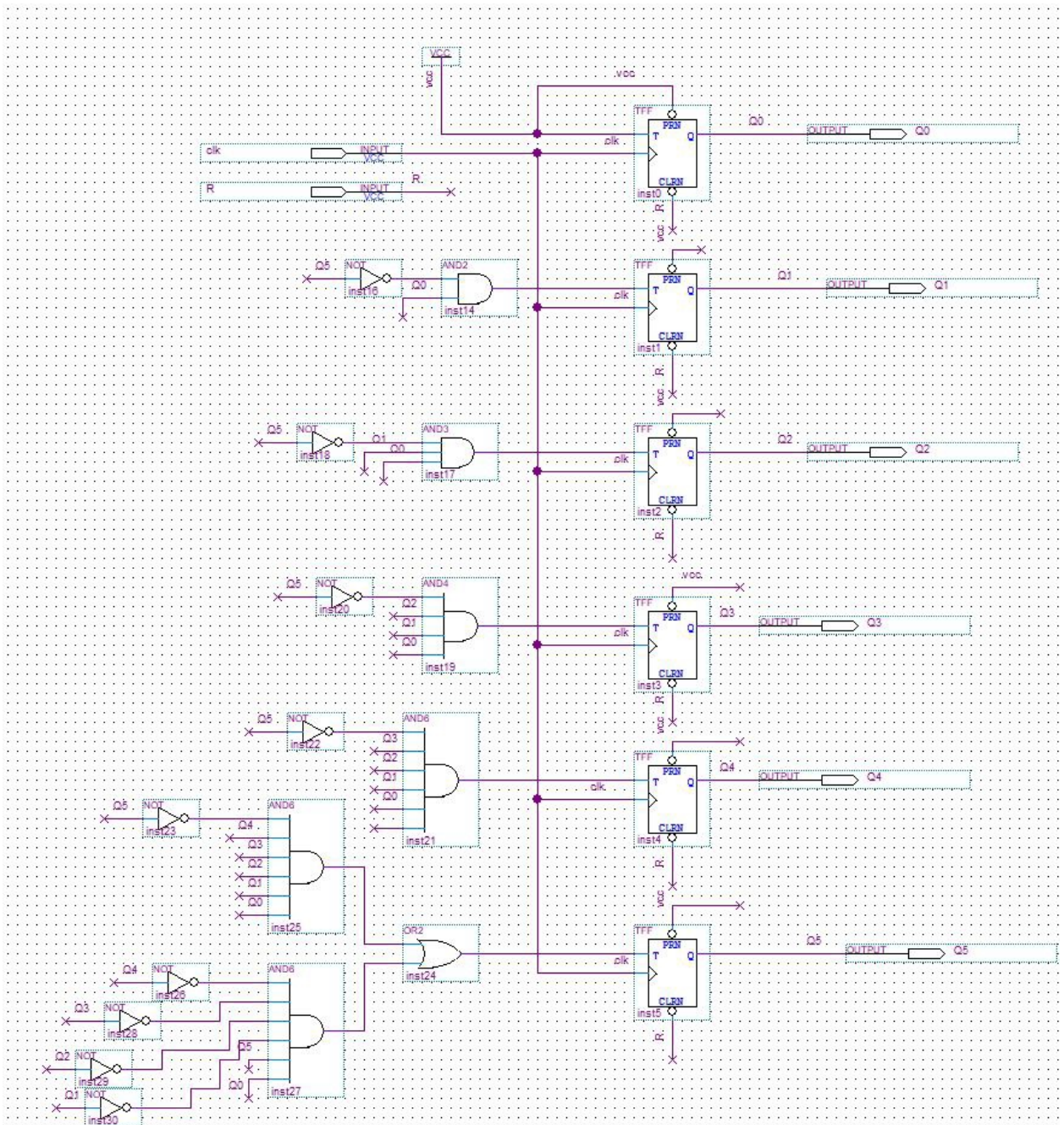


Рисунок 4 – Созданная схема

# Временная диаграмма

Искомая диаграмма изображена на рисунке 5.

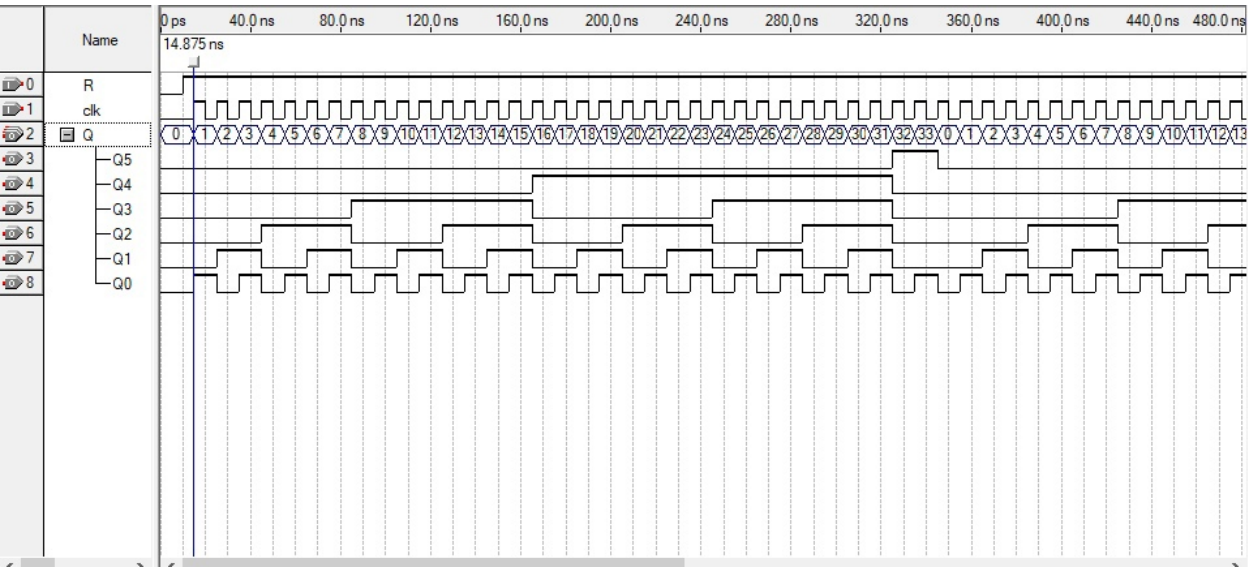


Рисунок 5 – Временная диаграмма

# ПЛИС

Соответствующая ПЛИС изображена на рисунке 6.

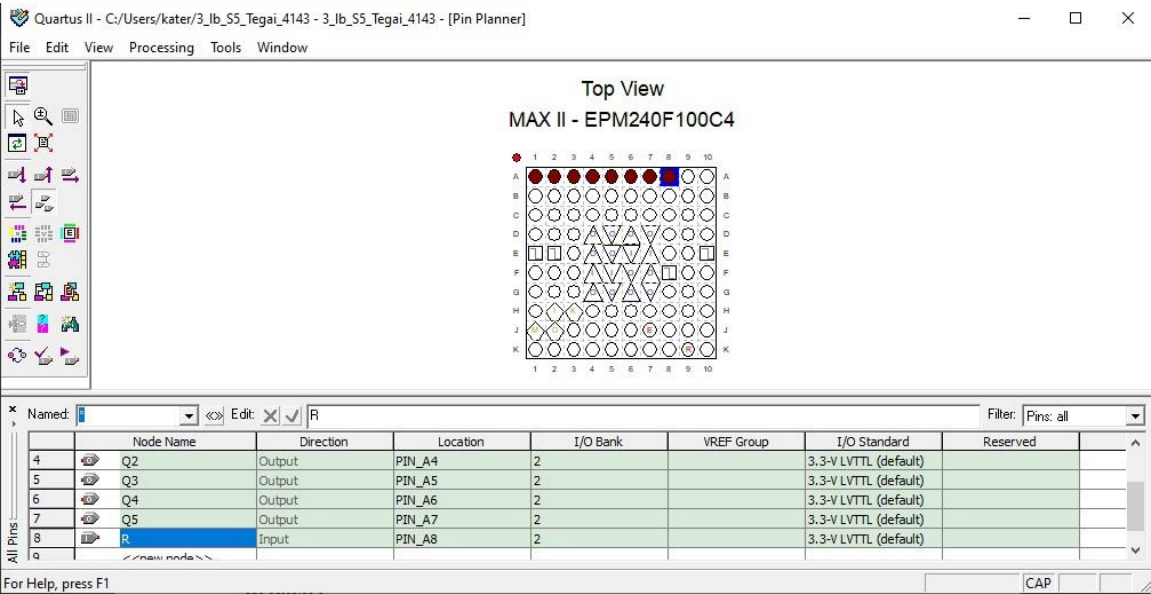


Рисунок 6 – ПЛИС

# Выводы

В данной лабораторной работе был разработан проект счетчика с заданным основанием счета на Т-триггерах в среде программирования Quartus.

## **Список используемых источников**

1. Проектирование встраиваемых систем на ПЛИС. / З.Наваби; перев. с англ. В.В. Соловьева. – М.: ДМК Пресс, 2016. - 464 с.
2. Проектирование цифровых устройств на ПЛИС: учеб. пособие / И.В. Ушенина. - СПб: Лань, 2022. - 408 с.
3. Цифровая схемотехника и архитектура компьютера / Д.М. Харрис, С.Л. Харрис; пер. с англ. ImaginationTechnologies. – М.: ДМК Пресс, 2018. - 792 с.
4. Логическое проектирование цифровых систем на основе программируемых логических интегральных схем / В. В. Соловьев, А. Климович. - М. : Горячая линия - Телеком, 2008. - 376 с. [Библиотечный шифр 681.3 С 60].
5. Проектирование на ПЛИС. Архитектура, средства и методы: Курс молодого бойца = The design warrior's guide to FPGA's: пер. с англ. / К. Максфилд. - М.: ДОДЭКА-XXI, 2007. - 408 с. [Библиотечный шифр 004.4 М 17].
6. Разработка систем цифровой обработки сигналов на базе ПЛИС / Д. С. Потехин, И. Е. Тарасов. - М.: Горячая линия - Телеком, 2007. - 248 с. [Библиотечный шифр 004 П 64]