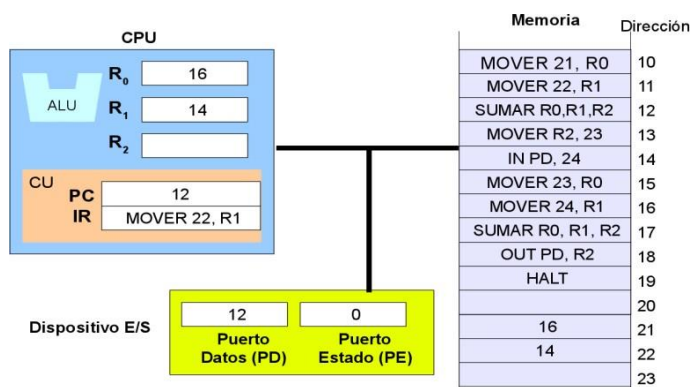


Fundamentos del Software

Relación de Problemas 1. Sistema de Cómputo

- El método de comunicación de E/S en el que la CPU está esperando hasta que la operación de E/S ha finalizado se conoce como:
 - E/S Programada.
 - E/S Dirigida por Interrupciones.
 - DMA.
 - E/S a Distancia.
- El método de comunicación de E/S en el que el dispositivo de E/S informa a la CPU en qué momento está preparado el dispositivo para la transferencia de datos se conoce como:
 - E/S Programada.
 - E/S Dirigida por Interrupciones.
 - DMA.
 - E/S a Distancia.
- Cuál de las siguientes afirmaciones es correcta:
 - En algunas computadoras un programa puede ejecutarse sin necesidad de cargarlo en la memoria principal.
 - Un programa, para que se ejecute, debe estar cargado en la memoria principal.
 - Un programa, para que se ejecute, basta con que esté en el disco duro.
 - Un programa, para que se ejecute, si está en lenguaje máquina, puede estar en cualquier unidad.
- Dado el esquema de un computador elemental según se ha descrito en el tema, el puntero de pila (SP) indica:
 - La dirección de memoria donde debe saltar el programa después de ejecutarse la instrucción de retorno correspondiente.
 - La dirección de memoria donde se encuentra la dirección donde debe saltar el programa después de ejecutarse la instrucción de retorno correspondiente.
 - La dirección de memoria a donde se ha producido el último salto.
 - La dirección de memoria donde se encuentra la dirección a donde se ha producido la última llamada a una subrutina.
- Sea un ordenador elemental con una arquitectura tal y como se muestra en la figura, es decir, tres registros de propósito general, registro contador de programa (PC) y registro de instrucción (IR). El registro SP (Puntero de pila) contiene la dirección 35 y la pila crece hacia posiciones menores de memoria. La memoria principal dispone de 256 palabras donde cada palabra tiene la longitud necesaria para albergar la instrucción de mayor tamaño. Describa el estado final de ejecución del procesador a partir del estado actual de la CPU mostrado en la figura. Ponga todos los valores de los registros de cada ciclo de instrucción realizado por el procesador hasta llegar a dicho estado final.



Instrucción	Descripción
MOVER Orig, Dest	Copia el valor del origen (Orig) al destino (Dest).
SUMAR Ri, Rj, Rk	Suma el valor de Ri y Rj, depositando el resultado en Rk.
IN Pi, Dest	Lee del Puerto (Pi) y lo deposita en el destino (Dest).
OUT Pi, Orig	Escribe el contenido del origen (Orig) en el puerto Pi.
HALT	Detiene al procesador.

PC 13: IR SUMAR R0,R1,R2

- $R2 \leftarrow 30 = 16 + 14$

PC 14: IR MOVER R2, 23

- $M(23) \leftarrow 30$

PC 15: IR IN PD, 24

- $M(24) \leftarrow PD(12)$

PC 16: IR MOVER 23, R0

- $R0 \leftarrow 30$

PC 17: IR MOVER 24, R1

- $R1 \leftarrow M(24) = 12$

PC 18: IR SUMAR R0, R1, R2

- $R2 \leftarrow 42 = 12 + 30$

PC 19: IR OUT PD, R2

- $PD \leftarrow 42$

STOP

6. Suponiendo que el lenguaje máquina de la arquitectura anterior dispone de 14 instrucciones distintas, muestre cuántos bits serían necesarios para codificar las instrucciones SUMAR R₀,R₁,R₂ y MOVER 20,R₀ respectivamente.

SUMAR R0, R1, R2

- 14 instrucciones: $2^3 < 14 < 2^4 \Rightarrow 4$ bits
- 3 registros: $2^1 < 3 < 2^2 \Rightarrow 2$ bits

1 instrucción + 1 registro + 1 registro + 1 registro

$$2^4 * 2^2 * 2^2 * 2^2 = 2^{10} \Rightarrow \mathbf{10 \text{ bits}}$$

MOVER 20, R0

- 14 instrucciones: $2^3 < 14 < 2^4 \Rightarrow 4$ bits
- 3 registros: $2^1 < 3 < 2^2 \Rightarrow 2$ bits
- 256 palabras: $2^8 \Rightarrow 8$ bits

1 instrucción + 1 palabra + 1 registro

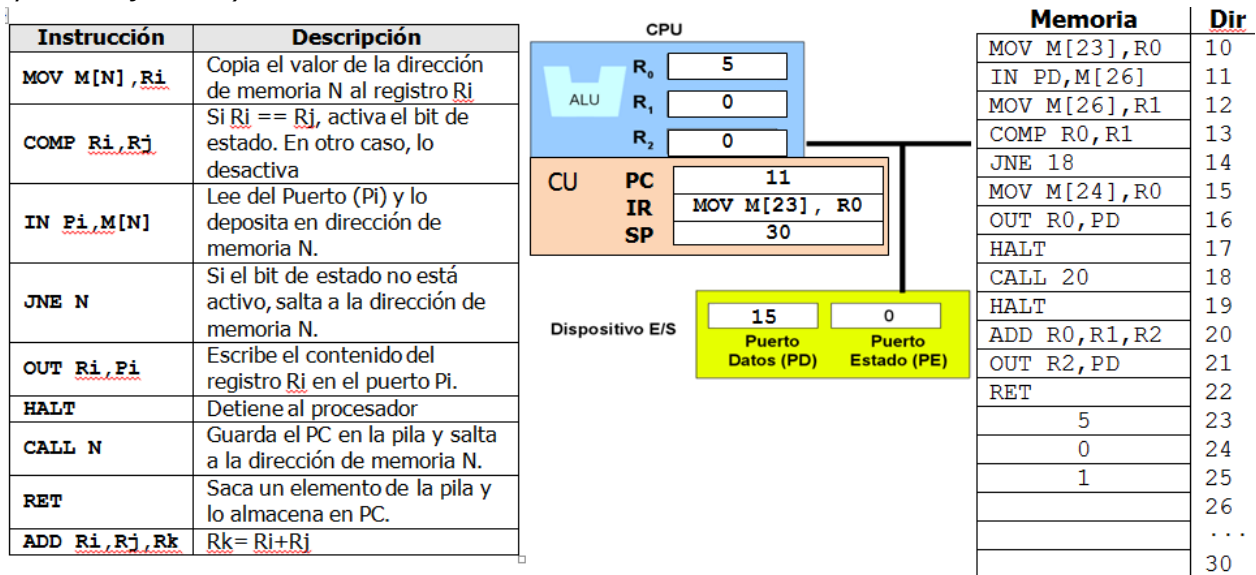
$$2^4 * 2^8 * 2^2 = 2^{14} \Rightarrow \mathbf{14 \text{ bits}}$$

7. Imagina que el procesador está ejecutando el programa de usuario del ejercicio 5 y en este momento al terminar de ejecutar la instrucción actual, el procesador se da cuenta de que hay una interrupción pendiente. Escribe los pasos que se dan en el sistema y por quién (software o hardware) hasta que se resuelve el tratamiento de la interrupción y el programa finaliza, sabiendo que la rutina de tratamiento de la interrupción comienza en la dirección de memoria principal 56 y termina en la dirección de memoria principal 70.

1. Se genera la interrupción
2. El procesador acaba la instrucción que está realizando en ese momento
3. Indica que ha reconocido la interrupción y se guardan los estados
4. Se realiza el programa de la interrupción
5. Una vez completado, se retoman los estados anteriores y se reanudan las tareas.

8. Basándonos en el ejercicio 7, ¿hay diferencias si en vez de producirse una interrupción se ha producido una excepción? Indique cuales.

9. Sea un ordenador elemental con una arquitectura tal y como se muestra en la figura, es decir, tres registros de propósito general, registro contador de programa (PC), registro de instrucción (IR) y registro de pila (SP). La memoria principal dispone de 512 palabras donde cada palabra tiene la longitud necesaria para albergar la instrucción de mayor tamaño. Describa el estado final de ejecución del procesador a partir del estado actual de la CPU mostrado en la figura y tras la ejecución del programa (nótese que la instrucción de la dirección 10 ya se ha ejecutado).



PC 12: IR: IN PD, M[26]

- $M[26] \leftarrow 15 = PD$

PC 13: IR MOV M[26], R1

- $R1 \leftarrow 15 = M[26]$

PC 14: IR COMP R0, R1

- No ocurre nada porque $R0 \neq R1$

PC 15/18: IR JNE 18

PC 19/20: IR CALL 20

- $SP \leftarrow 19$

PC 21: IR ADD R0, R1, R2

- $R2 \leftarrow 20 = 5 + 15$

PC 22: IR OUT R2, PD

- $PD \leftarrow 20$

PC 23/19: IR RET

- $SP \leftarrow 30$

PC 20: IR HALT

- STOP