

8o Experimento

FLIP-FLOPS: RS E JK

EDUARDO FURTADO SÁ CORRÊA - 09/0111575

LEANDRO RAMALHO MOTTA FERREIRA - 10/0033571

OBJETIVO: Apresentar o multivibrador biestável ou flip-flop como uma unidade de memória. Examinar nos circuitos montados com portas lógicas simples, os conceitos de latch RS e do RS gatilhado. Verificar as tabelas da verdade de ambos os flip-flops, bem como os instantes de transição nas saídas. Apresentar o conceito de SENHOR-ESCRAVO.

Introdução

Neste experimento utilizamos um tipo diferente de circuitos: os circuitos sequenciais, em que diferente dos circuitos combinacionais, a resposta neles não depende apenas das entradas, mas também do estado anterior do próprio circuito. Esse tipo de circuito nos dá a possibilidade de manter sinais “armazenados” dentro deles. Dessa forma é como se gravássemos um determinado sinal dentro de um circuito, e desse tipo de circuito, derivamos as memórias que utilizamos hoje em dia nos dispositivos modernos.

Neste experimento estruturamos os FLIP-FLOPS RS e JK. O RS tem uma resposta que não é bem definida para um determinado par de variáveis de entrada, enquanto o JK não tem essa característica. Isso será observado experimentalmente.

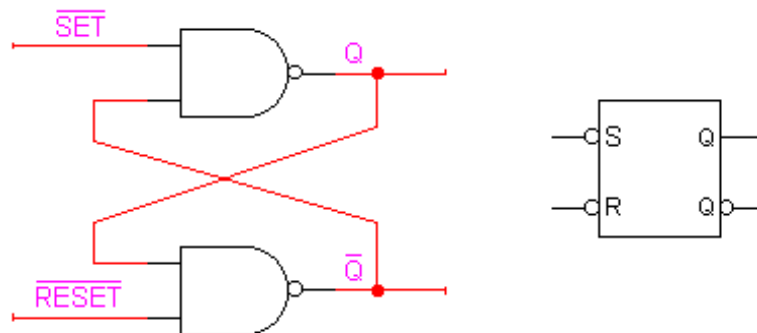
O circuito latch RS funciona da seguinte forma: com ambas as entradas em nível lógico baixo, o circuito mantém as saídas com os níveis lógicos da última combinação de “set” válida; Já com ambas as entradas em nível lógico alto, o circuito fornece saídas com níveis lógicos iguais, ou seja, inconsistentes.

O circuito RS gatilhado é um circuito síncrono, diferentemente do latch RS, que é assíncrono. Ele possui uma entrada para pulsos, que quando acionada determina o bit de saída. Enquanto ela não estiver acionada, as entradas do circuito não alteram o estado do bit.

O circuito RS SENHOR-ESCRAVO se comporta de forma semelhante ao circuito RS gatilhado, com a diferença de que o estado do bit só é mudado quando a entrada efetua um pulso (transição zero-um-zero). O circuito JK SENHOR-ESCRAVO não possui estado indeterminado. Ao se deixar todas as entradas em nível lógico alto seu estado interno muda, se for zero vira um, se for um torna-se zero.

Procedimentos e Análise de Dados

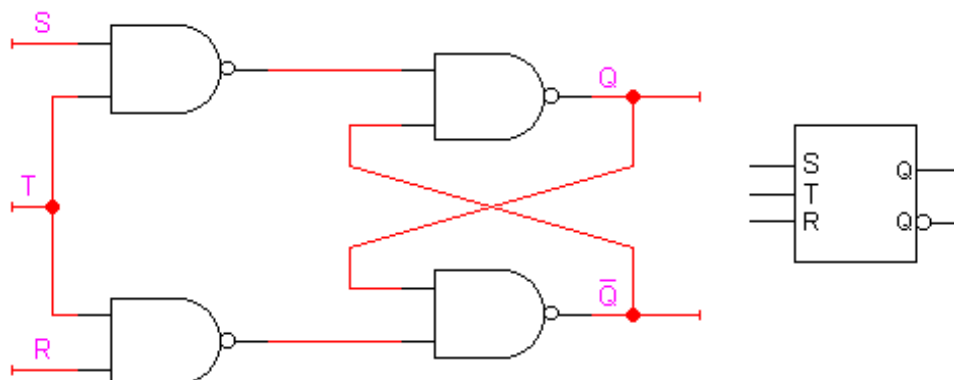
2.1/2.2) Latch RS (implementado com NAND) e seu símbolo:



Foi implementado o circuito acima e se obteve a seguinte tabela verdade:

S	R	$Q \rightarrow Q_{n+1}$	$\text{not}(Q) \rightarrow \sim Q_{n+1}$
1	0	1	0
1	1	0	0
0	1	0	1
1	1	0	0
0	0	0	1
1	1	0	0

2.3/2.4) Flip-flop RS gatilhado e seu símbolo:

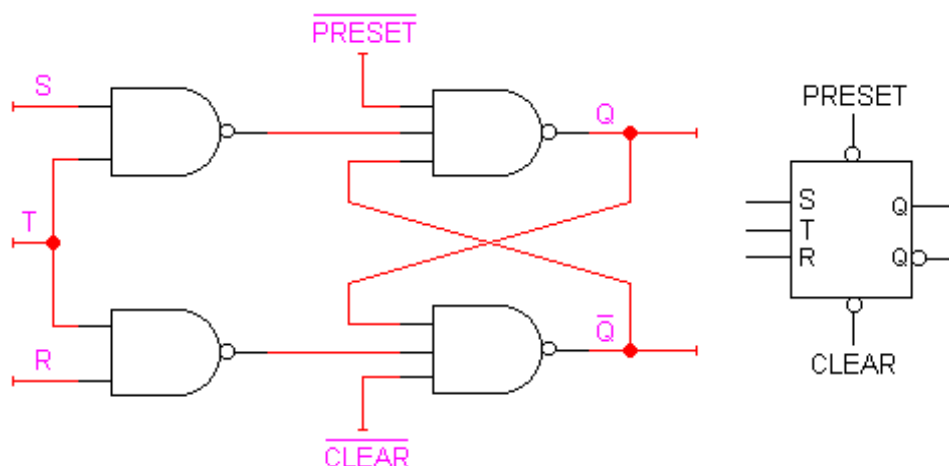


Foi implementado o circuito acima e se obteve a seguinte tabela verdade:

T	S	R	Q	not(Q)
0	X	X	X	X
1	0	0	X	X
1	0	1	0	1
1	1	0	1	0
1	1	1	1	1(depense atrado)

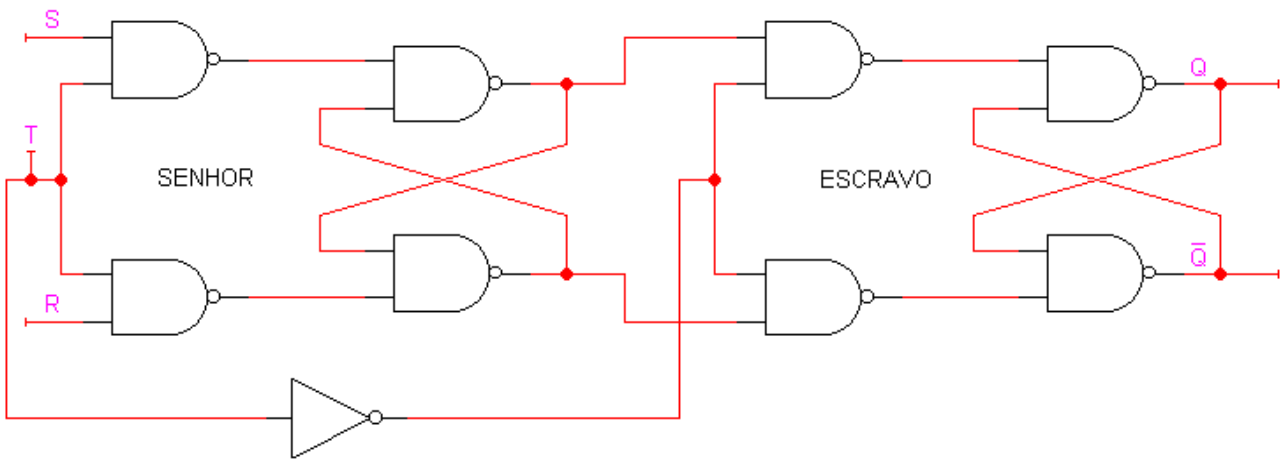
2.5) O Flip-Flop RS gatilhado retorna o valor anterior quando $T = 0$. Quanto T tem um rising-edge, S e R definem Q e not(Q);

2.6) Flip-flop RS gatilhado com \sim PRESET e \sim CLEAR



Os terminais extras devem forçar a saída com 0 (clear) ou 1 (preset) independente dos pulsos de T.

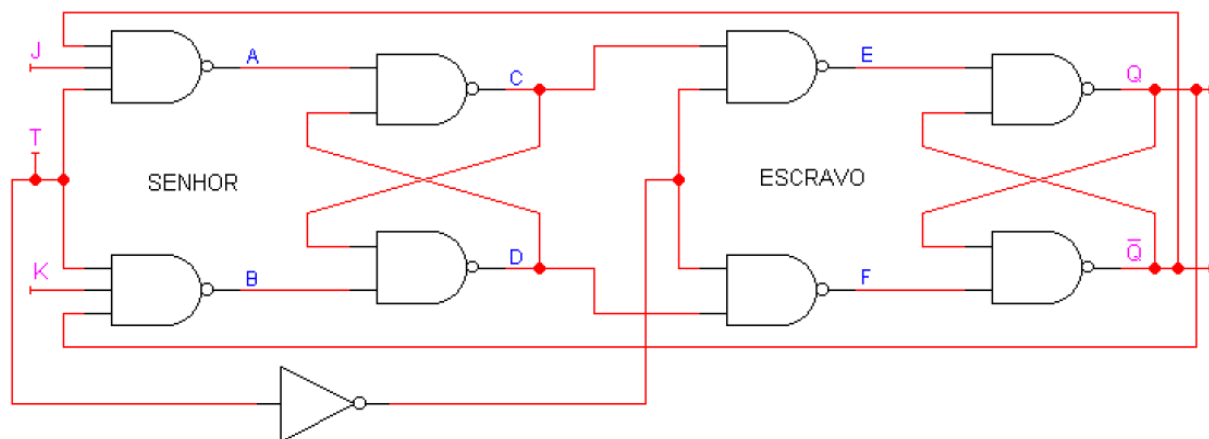
2.7/2.8) Implementação de um flip-flop RS SENHOR-ESCRAVO usando portas NAND's:



Foi implementado o circuito acima e se obteve a seguinte tabela verdade:

T	S	R	Q	not(Q)
0	X	X	X	X
1	0	X	X	P
1	0	1	0	1
1	1	0	1	0
1	1	1	1	1

2.9/2.10) Flip-flop JK SENHOR-ESCRAVO:



Analizamos a situação onde as entradas JK estão em 11. Assim, consideramos $T=0$, $J=K=1$, $Q=0$ e $\sim Q=1$. Quanto T for um rising edge teremos a seguinte situação:

$A=1$ e $B=1$, ou $C=1$ e $D=0$, ou $E=0$ e $F=1$.

Quando T for um falling edge temos:

$A=0$ e $B=1$, ou $C=1$ e $D=0$, ou $E=1$ e $F=1$, $Q=1$ e $\sim Q=0$

E conforme esperado, após um pulso completo de T, o estado final da saída passa de 01 para 10.

Foi implementado o circuito acima e se obteve a seguinte tabela verdade:

T	J	K	Q	not(Q)
0	X	X	X	X
1	0	0	X	X
1	0	1	0	1
1	1	0	1	0
1	1	1	not(Q)	0

Materiais

- Painel digital;
- *Protoboard*;
- Ponta lógica;
- Fios conectores;
- Osciloscópio;
- Portas NAND, NOR e NOT.

Conclusão

Percebe-se como são versáteis as portas lógicas, tendo em vista que utilizamos portas básicas para implementar um circuito complexo que pode ser encontrado em CIs prontos para o uso.

Sendo assim, o experimento foi um bom exercício para o aprendizado sobre implementação e conceitos de flip-flops e latches. Foi utilizada uma protoboard, para implementar circuitos com os conceitos teóricos de forma prática.

Foi possível observar os comportamentos de cada tipo de flip-flop, e como eles poderiam ser utilizados em várias aplicações. Devido à sua capacidade de armazenar dados, podem ser utilizados em armazenamento de bits em geral, estados, valores, caracteres ou qualquer outra parte de uma informação. A partir dessa lógica eletrônica podemos construir memórias.

Os objetivos foram alcançados, e pudemos guardar nossos primeiros bits em memórias rudimentares que nós mesmos construímos.

Respostas do teste:

1-D; 2-A; 3-B; 4-D; 5-D; 6-B; 7-C;