

9º Experimento

FLIP-FLOPS: “T” E “D”

EDUARDO FURTADO SÁ CORRÊA - 09/0111575

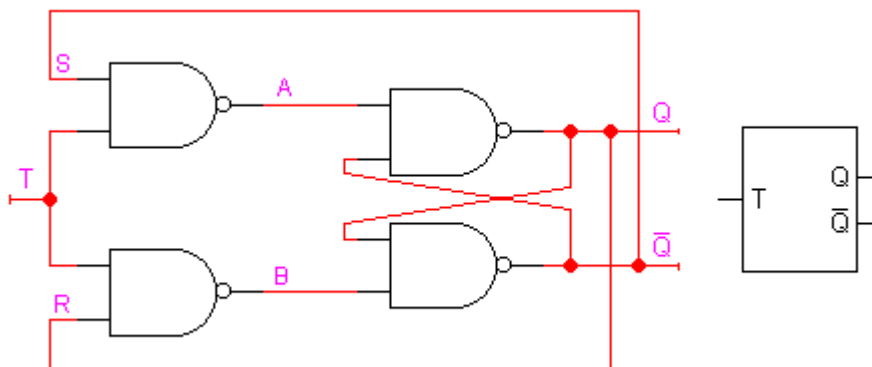
LEANDRO RAMALHO MOTTA FERREIRA - 10/0033571

OBJETIVO: Neste experimento, implementaremos os flip-flops “T” e “D” usando portas lógicas ou flip-flops JK. Construiremos flip-flops D gatilhado por nível ou pela borda usando portas lógicas; analisaremos a transição de subida e descida do pulso de relógio. Aplicaremos os flip-flops no projeto de um detector de sentido de movimento de um veículo.

Introdução

Os flip-flops “T” e “D” não possuem o estado proibido nem o indeterminado. O flip-flop T tem apenas uma entrada e é usado em circuitos contadores ou divisores de frequência. Os flip-flops T e D podem ser construídos usando-se portas NAND, por exemplo.

O flip-flop “T” tem como característica o fato de mudar os sinais de suas saídas Q e Q' (não-Q) a cada pulso de T. Ele é um flip-flop RS gatilhado com suas saídas Q e $\sim Q$ ligadas respectivamente às entradas R e S. Assim, para cada pulso do relógio as saídas invertem seu estado.

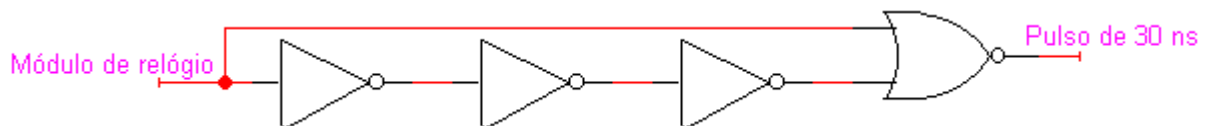


Se $T=0$, $Q=1$, $\sim Q=0$, $A=1$, $B=1$, de acordo com a figura acima, quando T tem um rising edge, devido as realimentações teremos $S=0$ e $R=1$. Além disso B irá para 0, fazendo $\sim Q$ mudar de 0 pra 1 e logo Q de 1 pra 0: as saídas se invertem. T deve mudar novamente para 0 antes de que a porta NAND de S mude de estado, já que se isso Não acontecer também teremos 11 como entrada

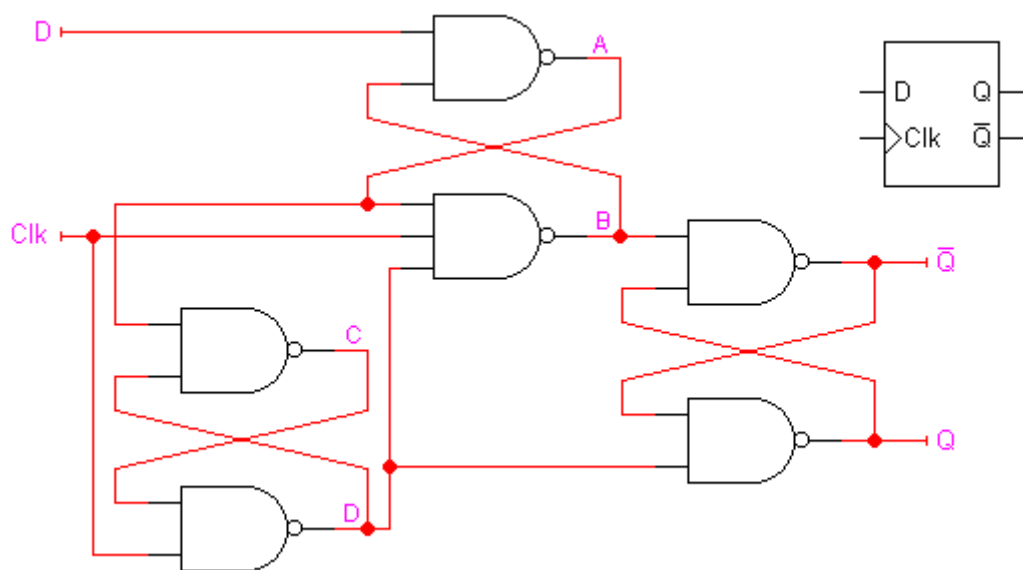
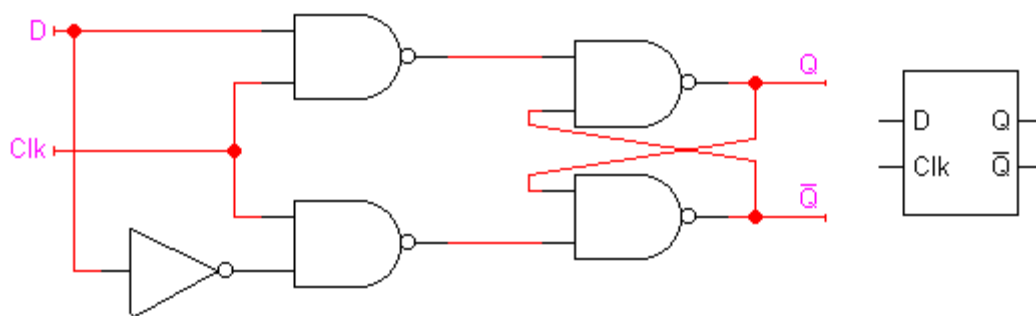
nessa porta, fazendo o flip-flop T oscilar ou estar em um estado proibido, até que volte para 0, indeterminando a saída.

Já que as mudanças de estado devem propagar por 3 portas para que Q ou $\sim Q$ mudem de estado, teremos um tempo de atraso aproximado em 30ns, ou 10ns por porta. Dessa maneira, a duração do pulso em T deve ser menor que 30ns, assim não ocorrerá indeterminação. Ela também deve ser maior que 20ns para que ocorra a reversão de estado.

Para produzir pulsos de 30ns, utilizamos:

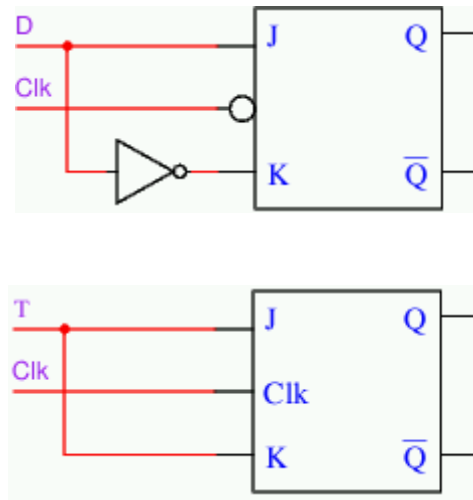


O nome D dos flip-flops remetem a “data”. Este flip-flop transfere sua entrada para sua saída. É como uma memória, que armazena uma entrada D(n) na saída Q(n+1)



D tem as variações: gatilhado pela borda ou gatilhado por nível. O primeiro permite que o dado seja transferido da entrada para a saída somente quando ocorre uma rising edge do relógio.

Pode-se construir flip-flops RS, D e T utilizando o flip-flop JK:



Temos que o tempo de setup de um flip-flop é definido como o menor intervalo de tempo em que o sinal de quaisquer entradas estejam já no nível correto e não mantidas antes de uma transição do clock. Um tempo comum de um flip-flop TTL é 20ns antes de um rising edge.

Procedimentos e Análise de Dados (pré relatório)

Montamos o circuito abaixo, o flip-flop tipo T com portas NAND e um gerador de pulso.

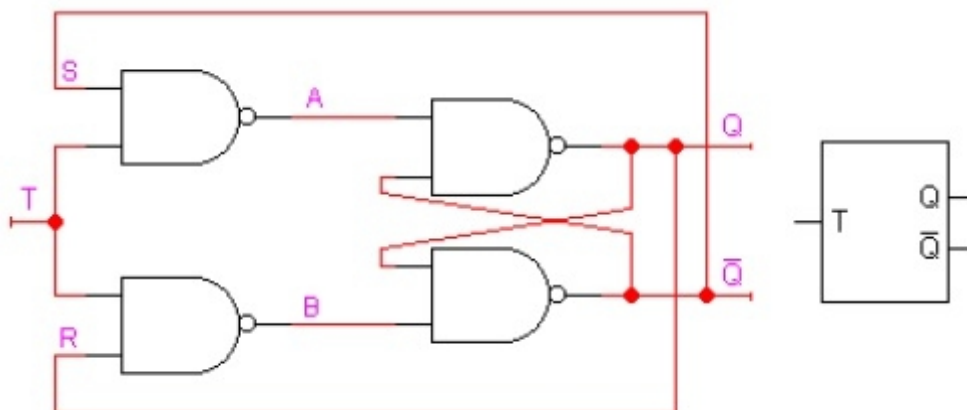


Figura 1 – Flip-flop T implementado com portas NAND

T	Q_{n+1}
0	Q_n
1	$\overline{Q_n}$

Tabela I – Tabela da verdade do flip-flop T

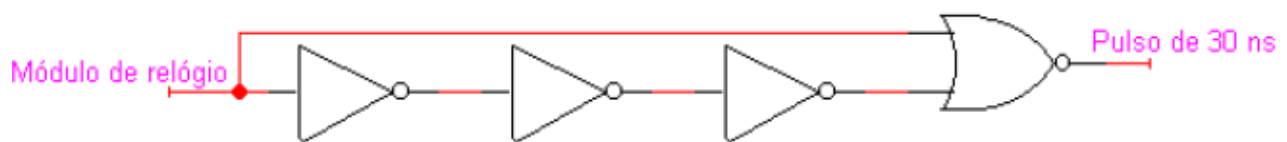


Figura 2 – Produção de pulsos com duração de aproximadamente 30 ns

Verificamos a tabela verdade.

Fazemos também o circuito abaixo e repetimos os passos:

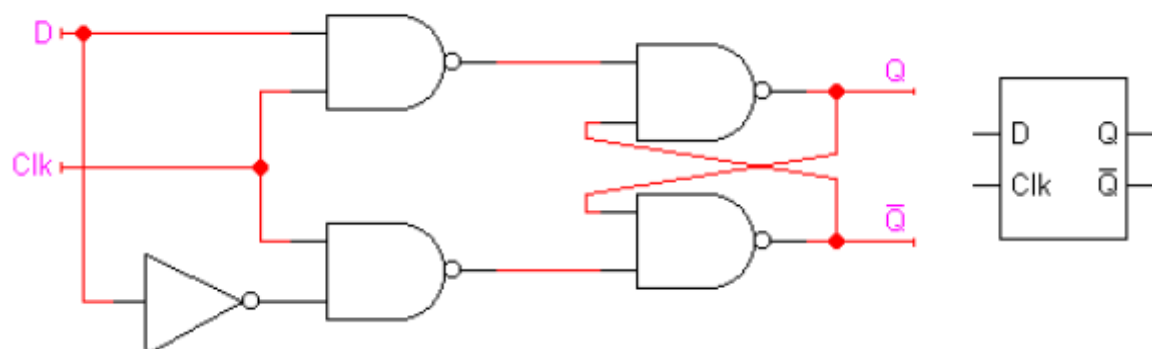


Figura 4 – Flip-flop D gatilhado por nível

Novamente, repetimos os passos para o circuito abaixo:

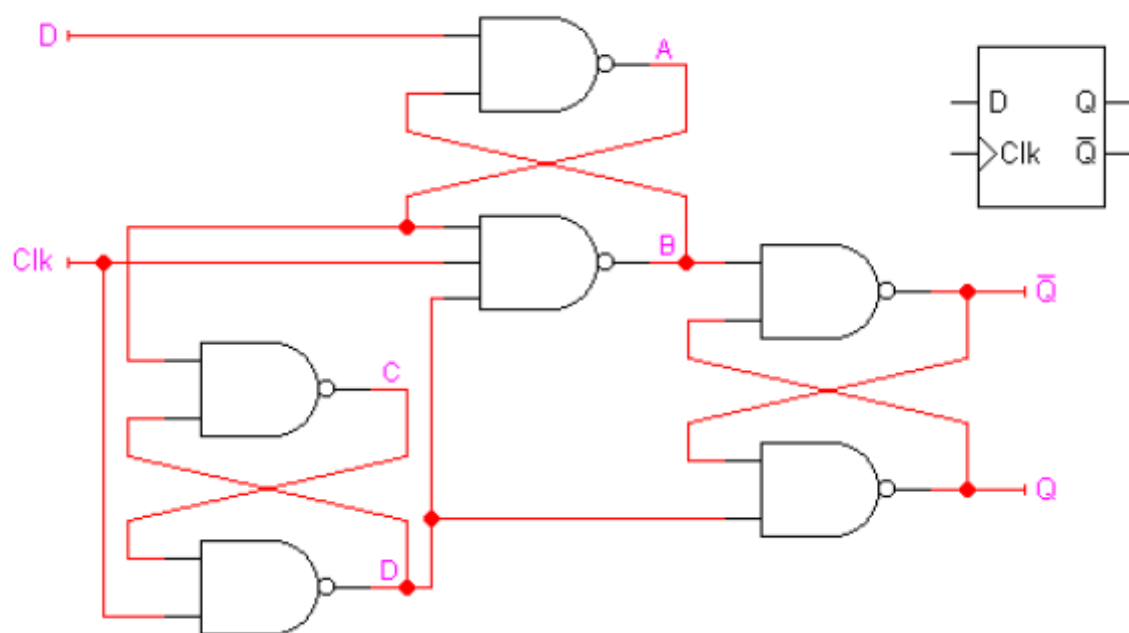


Figura 5 – Implementação de um flip-flop D gatilhado pela borda positiva com portas NAND

T	Q _{n+1}
0	1
1	0

T	Q	Q'
0	0	1
0	1	0
1	1	0
1	0	1

Clk	D	Q _{n+1}
0	0	Q _n
0	1	Q _n
1	0	0
1	1	1

Clk	D	Q _{n+1}
Falling edge	X	Q _n
Rising edge	0	0
Rising edge	1	1

Por fim, montamos o circuito abaixo para analisar o tempo de setup do Flip-Flop.

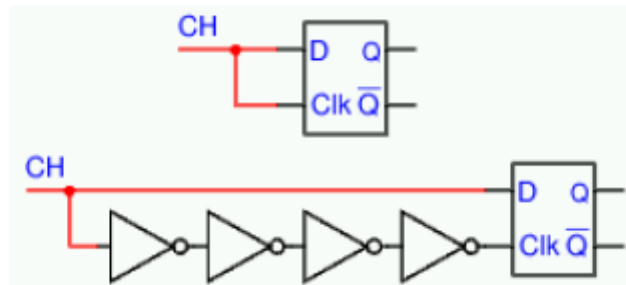


Figura 10 – Verificação experimental do tempo de *setup*

2.6) A saída deve permanecer sempre um, porque o atraso de propagação (causado pelos quatro inversores), faz com que o dado chegue ao terminal D atrasado em aproximadamente 40ns antes que ocorra a transição do relógio. Então o tempo de setup do flip-flop é satisfeito e mesmo se acionarmos várias vezes a chave CH não alteramos a saída.

Materiais

- Painel digital;
- *Protoboard*;
- Ponta lógica;
- Fios conectores;
- Osciloscópio;
- Portas NAND, NOR, NOT, FLIP-FLOP “D” e FLIP-FLOP “JK”.

Conclusão

Este experimento nos fez familiar com os flip-flops, que podem ser utilizados em diferentes situações, de acordo com a necessidade. Também vimos que podemos usar uns como outros, o que faz deles flip-flops bem versáteis.

Respostas do teste:

1A, 2C, 3A, 4C, 5C, 6B, 7A, 8B, 9B, 10A

? 1A, 2A, 5D, 6E, 8A/C, 9C, 10C ?