## 1) processo di assemblaggio

Dati i due moduli assemblatore sequenti, **si compilino** le tabelle relative a:

- 1. i due moduli oggetto MAIN e MODULE
- 2. le basi di rilocazione del codice e dei dati di entrambi i moduli
- 2. la tabella globale dei simboli
- 4. la tabella di impostazione del calcolo delle costanti e degli spiazzamenti di istruzione e di dato
- 5. la tabella del codice eseguibile

modulo MAIN			modulo MODULE		
STRUCT:	.data	20	.data ALPHA: .byte 'Y'		
VECT:	.space	12	# codice ASCII 'Y' = dec 89 .text		
1111	.text .globl		.globl MODULE RESTART:		
MAIN:	_	t0, 0xFFF0ABCC	la t4, INT lw t4, 0(t4)		
	sw la	/ - / -	MODULE: la t5, ALPHA lb t6, 0(t5)		
	lw beq	t1, 0(t3) t0, t0, MODULE	<pre>sub t6, t6, t4 beq t6, zero, RESTART</pre>		
MAINEND: J MAIN			MODEND: j MAINEND		

Regola generale per la compilazione di **tutte** le tabelle contenenti codice:

- espandere tutte le pseudo istruzioni
- l'allocazione delle variabili in memoria non è allineata (non c'è frammentazione di memoria)
- i codici operativi e i nomi dei registri vanno indicati in formato simbolicotutte le costanti numeriche all'interno del codice vanno indicate in esadecimale, con o senza prefisso 0x, e di lunghezza giusta per il codice che rappresentano

esempio: un'istruzione come addi t0, t0, 15 è rappresentata: addi t0, t0, 0x 00F

• nei moduli oggetto i valori numerici che non possono essere indicati poiché dipendono dalla rilocazione successiva, vanno posti a zero e avranno un valore definitivo nel codice eseguibile

		(1) – moduli	oggetto			
	<b>NIN</b>	modulo MODULE				
dimensione testo: 28 h		dimensione testo: 24 hex (36 dec)				
dimensione dati: 24 h	dimensione dati: 24 hex (36 dec)				dimensione dati: 1 hex (1 dec)	
	testo		testo			
indirizzo	istruzione		indirizzo	istruzione		
0	<b>lui</b> t0, 0x	FFF0 B	0	auipc t4,	0x 0000 0	
4	addi t0, 0x	BCC	4	addi t4, 0	0x000	
8	auipc t2, 0	0x 0 0000	8	<b>lw</b> t4, 0	)(t4)	
С	<b>addi</b> t2, 0	x000	С	auipc t5,	0x 0000 0	
10	<b>sw</b> t0, 0	(t2)	10	<b>addi</b> t5, 0	0x000	
14	auipc t3, 0	0x 0 0000	14	<b>Ib</b> t6, 0	(t5)	
18	addi t3, 0	0x000	18	sub t6,	t6, t4	
1C	<b>lw</b> t1,	0(t3)	1C	<b>beq</b> t6,	zero, 0x FF2	
20	<b>beq</b> t0, t	0, 0x 000	20	<b>jal</b> zero	o, 0x 0000 0	
24	<b>jal</b> zero	, 0x0 0000				
	dati		dati			
indirizzo contenuto (in esadecimale)		indirizzo	contenuto (in esadecimale)			
0	0 non specificato		0	0x59 (valor	e su 8 bit) (89 dec)	
14	non specific	ato				
20	0x 0000 001 dec)	17 (valore su 32 bit) (23				
	tabella dei simboli tipo può essere $T$ (testo) oppure $D$ (dato)			tabella dei simboli tipo può essere $T$ (testo) oppure $D$ (dato)		
simbolo	tipo	Valore	simbolo	tipo	Valore	
STRUCT	D	0x 0000 0000 0000 0000	ALPHA	D	0x 0000 0000 0000 0000	
VECT	D	0x 0000 0000 0000 0014	RESTART	Т	0x 0000 0000 0000 0000	
INT	D	0x 0000 0000 0000 0020	MODULE	Т	0x 0000 0000 0000 000C	
MAIN	Т	0x 0000 0000 0000 0000	MODEND	Т	0x 0000 0000 0000 0020	
MAINEND	Т	0x 0000 0000 0000 0024				

tabella di rilocazione				tabella di rilocazione		
indirizzo	cod. operativo	simbolo	indirizzo	cod. operativo	simbolo	
8	auipc	STRUCT	0	auipc	INT	
С	addi	STRUCT	4	addi	INT	
14	auipc	VECT	С	auipc	ALPHA	
18	addi	VECT	10	addi	ALPHA	
20	beq	MODULE	20	jal	MAINEND	
24	jal	MAIN				

(2) – posizione in memoria dei moduli		
MAIN	MODULE	
base del testo: 0x 0000 0000 0040 0000	base del testo: 0x 0000 0000 0040 0028	
base dei dati: 0x 0000 0000 1000 0000	base dei dati: 0x 0000 0000 1000 0024	

(3) — tabella globale dei simboli				
simbolo	valore iniziale	base	valore finale	
STRUCT	0x 0000 0000 0000 0000	0x 0000 0000 1000 0000	0x 0000 0000 1000 0000	
VECT	0x 0000 0000 0000 0014	0x 0000 0000 1000 0000	0x 0000 0000 1000 0014	
INT	0x 0000 0000 0000 0020	0x 0000 0000 1000 0000	0x 0000 0000 1000 0020	
MAIN	0x 0000 0000 0000 0000	0x 0000 0000 0040 0000	0x 0000 0000 0040 0000	
MAINEND	0x 0000 0000 0000 0024	0x 0000 0000 0040 0000	0x 0000 0000 0040 0024	
ALPHA	0x 0000 0000 0000 0000	0x 0000 0000 1000 0024	0x 0000 0000 1000 0024	
RESTART	0x 0000 0000 0000 0000	0x 0000 0000 0040 0028	0x 0000 0000 0040 0028	
MODULE	0x 0000 0000 0000 000C	0x 0000 0000 0040 0028	0x 0000 0000 0040 0034	
MODEND	0x 0000 0000 0000 0020	0x 0000 0000 0040 0028	0x 0000 0000 0040 0048	

## (4) impostazione calcolo delle costanti e degli spiazzamenti di istruzione e di dato

## modulo MAIN

lui #hi(FFF0ABCC) = 0xFFF0A + 1 (20 bit sup + 1 (offset negativo, 11 bit = 1) = 0xFFF0 B (20 bit)

addi #lo(FFF0ABCC) = 0X BCC (12 bit)

**auipc** #pcrel\_hi(STRUCT) = 0x 0000 0000 1000 0000 - 0x 0000 0000 0040 0008 = 0x 0000 0000 0FBF FFF8 = 0x0FC0 0 (20 bit) (offset 11 = 1 -> offset negativo)

**auipc** #pcrel\_hi(VECT) = 0x 0000 0000 1000 0014 - 0x 0000 0000 0040 0014 = 0x 0000 0000 0FC0 0000 = 0x0FC0 0 (20 bit sup)

**addi** #pcrel\_lo(VECT) = 0x 0000 0000 1000 0014 - 0x 0000 0000 0040 0014 = 0x 0000 0000 0FC0 0000 = 0x 000 (12 bit inf)

**beq** #pcrel(MODULE)/2= (0x 0000 0000 0040 0034 - 0x 0000 0000 0040 0020)/2 = (0x 0000 0000 0000 0004)/2 = 0x00A (12 bit)

**jal** #pcrel(MAIN)/2= (0x 0000 0000 0040 0000 - 0000 0000 0040 0024)/2 = (0x FFFF FFFF FFFF FFDC)/2 = 0x00FEE (20 bit)

## modulo MODULE

**auipc** #pcrel\_hi(INT) = 0x 0000 0000 1000 0020 - 0x 0000 0000 0040 0028 = 0x 0000 0000 0FBF FFF8 = 0x0FC0 0 (20 bit) (offset 11 = 1 -> offset negativo)

**addi** #pcrel\_lo(INT) = 0x 0000 0000 1000 0020 - 0x 0000 0000 0040 0028 = 0x 0000 0000 0FBF FFF8 = 0xFF8 (12 bit inferiori)

**auipc** #pcrel\_hi(ALPHA) = 0x 0000 0000 1000 0024 - 0x 0000 0000 0040 0034 = 0x 0000 0000 0FBF FFF0 = 0x0FC0 0 (20 bit) (offset 11 = 1 -> offset negativo)

**addi** #pcrel\_lo(ALPHA) = 0x 0000 0000 1000 0024 - 0x 0000 0000 0040 0034 = 0x 0000 0000 0FBF FFF0 = 0xFF0 (12 bit inferiori)

**beq** #pcrel(RESTART)/2= (0x 0000 0000 0040 0028 - 0x 0000 0000 0040 0044)/2 = (0x 0000 0000 0000 0FE4)/2 = 0xFF2 (12 bit)

jal #pcrel(MAINEND)/2= (0x 0000 0000 0040 0024 - 0x 0000 0000 0040 0048)/2 = (0x FFFF FFFF FFFF FFDC)/2 = 0xFFFE E (20 bit)

(5) – codice eseguibile			
testo			
indirizzo	codice (con codici operativi e registri in forma simbolica)		
0x 0000 0000 0040 0000	lui t0, 0x FFF0 B		
0x 0000 0000 0040 0004	addi t0, 0xBCC		
0x 0000 0000 0040 0008	<b>auipc</b> t2, 0x0FC0 0		
0x 0000 0000 0040 000C	addi t2, 0xFF8		
0x 0000 0000 0040 0010	<b>sw</b> t0, 0(t2)		
0x 0000 0000 0040 0014	<b>auipc</b> t3, 0x0FC0 0		
0x 0000 0000 0040 0018	<b>addi</b> t3, 0x000		
0x 0000 0000 0040 001C	<b>lw</b> t1, 0(t3)		
0x 0000 0000 0040 0020	<b>beq</b> t0, t0, 0x00A		
0x 0000 0000 0040 0024	jal zero, 0xFFFE E		
0x 0000 0000 0040 0028	<b>auipc</b> t4, 0x0FC0 0		
0x 0000 0000 0040 002C	addi t4, 0xFF8		
0x 0000 0000 0040 0030	<b>Iw</b> t4, 0(t4)		
0x 0000 0000 0040 0034	<b>auipc</b> t5, 0x 0 FC00		
0x 0000 0000 0040 0038	addi t5, 0x FF0		
0x 0000 0000 0040 003C	<b>lb</b> t6, 0(t5)		
0x 0000 0000 0040 0040	<b>sub</b> t6, t6, t4		
0x 0000 0000 0040 0044	<b>beq</b> t6, zero, 0x FF2		
0x 0000 0000 0040 0048	jal zero, 0x FFFE E		