

Struttura e Funzione del Processore

La CPU ha i compiti di prelevare istruzioni, interpretare istruzioni, prelevare dati, elaborare dati, memorizzare dati.

La CPU è collegata alle varie componenti tramite il bus di sistema, che è a sua volta diviso in dati, indirizzi e di controllo.

La CPU al suo interno contiene ALU, CU, i registri per la memorizzazione e i mezzi di trasmissione

Registri

Sono al livello più alto della gerarchia di memoria, devono essere abbastanza lunghi da contenere un indirizzo della memoria principale.

1. Registri Utente

- sono a disposizione del programmatore
- memorizzazione di dati, indirizzi, codici di condizione

2. Registri di Controllo e di Stato

- usati dalla CU per monitorare le operazioni della CPU
- usati dai programmi del sistema operativo per controllare l'esecuzione dei programmi

3. Registri per la memorizzazione dei codici di correzione

- possono essere letti da programma, ma non possono essere impostati da esso
- Program Status Word, insieme di bit che include codice di condizione(zero, riporto, overflow)
- eseguire istruzioni privilegiate sul Kernel per modificare componenti critiche del sistema

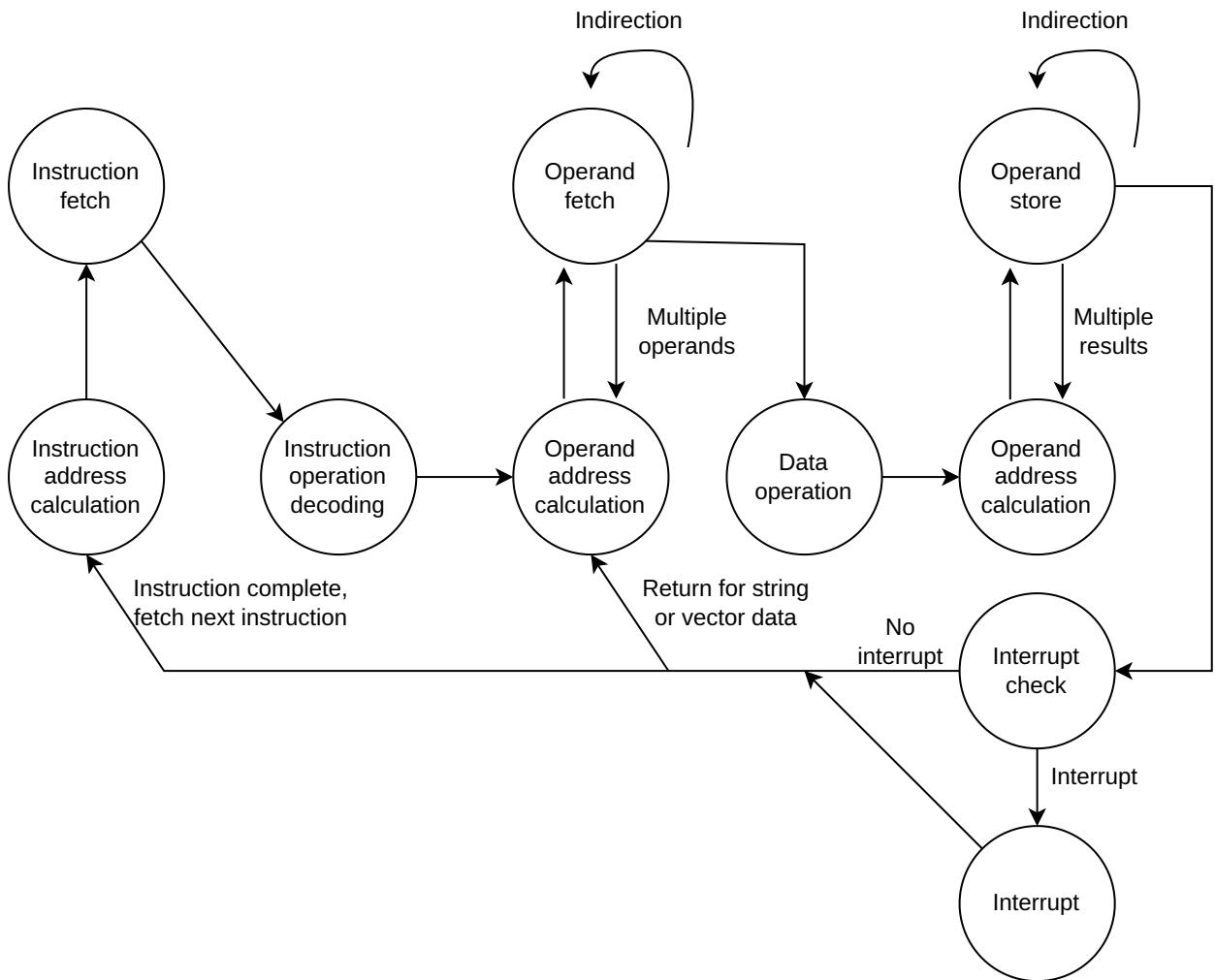
I registri possono essere ad **uso generale**, ossia dedicati a funzioni varie ma anche specifiche.

Possono essere usati per contenere dati e indirizzi. Aumentano la flessibilità, ma anche la complessità delle istruzioni e la loro dimensione. Si hanno tra gli 8 e 32 registri generali.

I registri **specializzati** hanno meno flessibilità, ma istruzioni più piccole e veloci.

Sottociclo del Ciclo Fetch-Execute

Integriamo il ciclo di fetch-execute, già visto in precedenza, con la possibilità di accedere alla memoria per recuperare gli operandi, attraverso indirizzamento indiretto.



Flusso dei dati

Il prelievo delle istruzioni (*instruction fetch*), dipende dall'architettura della CPU:

- **Fetch**

- PC contiene l'indirizzo dell'istruzione successiva
- Tale indirizzo viene spostato in MAR
- L'indirizzo viene emesso sul bus indirizzi
- L'unità di controllo richiede una lettura in memoria principale
- Il risultato della lettura in memoria viene inviato nel bus dati, copiato in MBR, ed infine in IR
- Contemporaneamente il PC viene incrementato

Il prelievo dei dati (*Data fetch*) esegue:

- IR è esaminato
- Se il codice operativo dell'istruzione richiede un indirizzamento indiretto, si esegue il ciclo di indirettezza
 - Gli n bit più a destra di MBR vengono trasferiti nel MAR
 - L'unità di controllo richiede la lettura della memoria principale

- Il risultato della lettura, ossia l'indirizzo dell'operando, viene trasferito in MBR

L'esecuzione (*Execute*), invece, può assumere varie forme e dipende dall'istruzione da eseguire. Può includere:

- Lettura/scrittura della memoria
- Input/output
- Trasferimento dei dati fra registri e/o in registri
- Operazioni della ALU

L'interruzione (*Interrupt*) invece è semplice e prevedibile:

- Il contenuto del PC deve essere salvato per permettere il ripristino dell'esecuzione dopo la gestione dell'interruzione
 - Contenuto del PC copiato in MBR
 - Indirizzo di locazione di memoria speciale caricato in MAR
 - Contenuto in MAR scritto in memoria
- PC caricato con l'indirizzo della prima istruzione della routine di gestione dell'interruzione
- Fetch dell'istruzione puntata da PC

Prefetch

La fase di prelievo dell'istruzione accede alla memoria principale, mentre la fase di esecuzione di solito non lo fa. Si può, quindi, prelevare l'istruzione successiva durante l'esecuzione dell'istruzione corrente, questa operazione si chiama ***instruction prefetch***. Il prefetch però non raddoppia le prestazioni :

- L'esecuzione di istruzioni jump o branch possono rendere vano il prefetch
- La fase di prelievo è tipicamente più breve della fase di esecuzione
- Occorre aggiungere più fasi per migliorare le prestazioni