

## การทดลองที่ 2

### วงจรวก และการออกแบบวงจรวกเบื้องต้น

#### วัตถุประสงค์

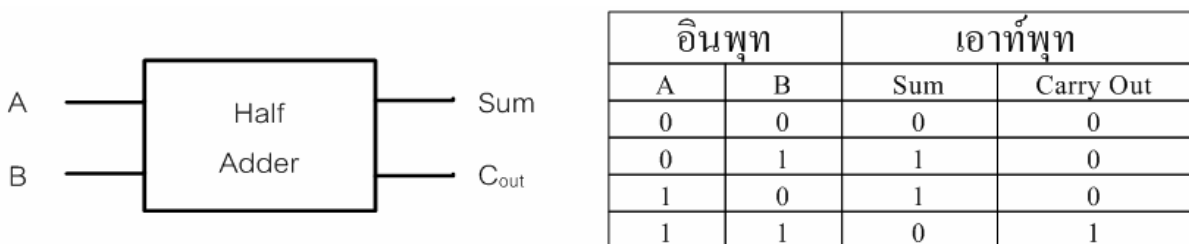
1. นักศึกษาสามารถต่อวงจรวกขนาด 1 บิตจาก Gate พื้นฐานได้
2. นักศึกษาสามารถออกแบบวงจรวกเพื่อให้ทำงานได้ตามต้องการได้
3. นักศึกษาสามารถใช้ IC สำหรับวงจรวกสำเร็จรูปได้

#### ทฤษฎี

##### วงจรวก

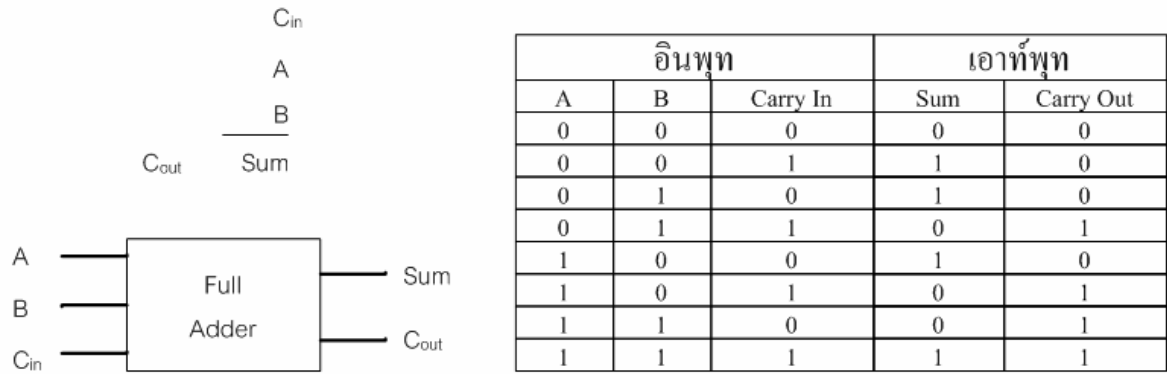
เราสามารถแบ่งวงจรวกออกได้เป็น 2 แบบคือ Half Adder และ Full Adder

วงจรวก Half Adder คือ วงจรวกซึ่งมี 2 อินพุตคือ A และ B มีเอาต์พุต 2 เอาต์พุตคือผลรวม (Sum) และตัวทด (Carry) วงจรวกจะบวก A และ B ไปตามกฎการบวกเลขฐานสองและเอาต์พุตเป็นผลรวมและตัวทด



รูปที่ 2.1 บล็อกไดอะแกรมและตารางค่าความจริงของ Half Adder

อย่างไรก็ตามวงจรวก Half Adder มีความสามารถในการบวก 2 อินพุต ส่วนวงจรวกฟูลแอดเดอร์ จะบวกได้ 3 อินพุต คือตัวตั้ง (A), ตัวบวก (B) และ ตัวทดเข้า ( $C_{in}$ ) จากการบวกในหลักที่ตรงกันก่อน และเอาต์พุตมีผลรวม (Sum) และ ตัวทดออก ( $C_{out}$ ) ตารางความจริงตามกฎการบวกเลขฐานสองดังรูปที่ 2.2 แสดงบล็อกไดอะแกรมและตารางความจริงของวงจรวกฟูลแอดเดอร์ผลรวมของลอจิก 1 แต่ครั้งจำนวนทั้งหมดของลอจิก 1 บนอินพุต A, B และตัวทดเข้าเป็นก็จะคล้ายกับการเกิดพาริตีคู่



รูปที่ 2.2 บล็อกไดอะแกรมและตารางค่าความจริงของ Full Adder

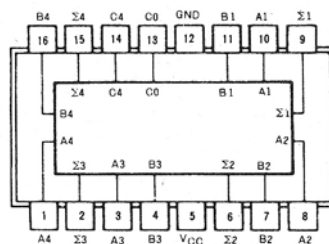
ตารางที่ 2.1 เป็นรายการของไอซีวงจรฟูลแอดเดอร์ขนาด 4 บิตภายในวงจรจะมีองค์ประกอบที่เพียงพอสำหรับ ไอซี 7483 เป็นการบวกเลขไบนารีขนาด 4 บิต 2 จำนวนคือ  $A_4 - A_1$  เป็นตัวตั้ง และ  $B_4 - B_1$  เป็นตัวทดเข้า ( $C_{in}$ ) , ผลรวม  $\Sigma_4 - \Sigma_1$  และตัวทอดออก ( $C_{out}$ ) แสดงรูปที่ 2.3 ตัวทด  $C_1, C_2, C_3$  จะอยู่ภายในไม่ปรากฏบนขาของ ตัวไอซี

ตารางที่ 2.1 ตัวอย่างของไอซีวงจรบวก

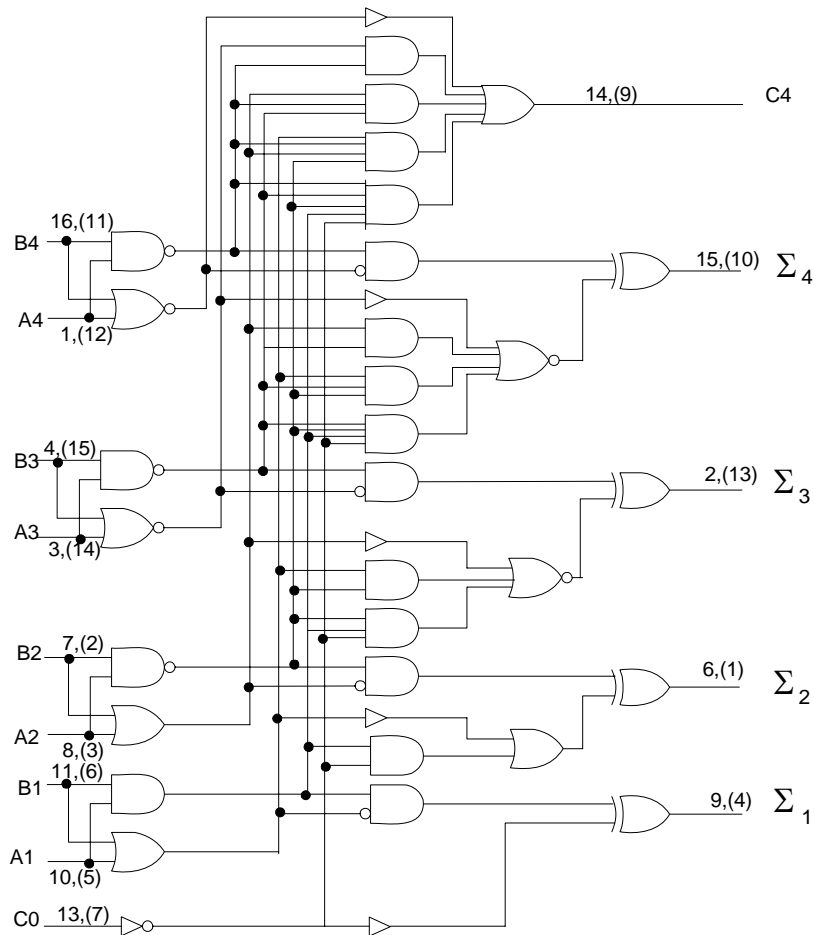
DEVICE NO.	FAMILY	DESCRIPTION
7483	TTL	4-bit binary adder with fast carry
74C83	CMOS	4-bit binary adder with fast caary
4008	CMOS	4-bit full adder with fast carry

$$\begin{array}{rcl}
 C_3 & C_2 & C_1 & C_0 & \longrightarrow & \text{ตัวทด} \\
 A_4 & A_3 & A_2 & A_1 & \longrightarrow & \text{ตัวตั้ง} \\
 + & B_4 & B_3 & B_2 & B_1 & \longrightarrow & \text{ตัวบวก} \\
 \hline
 C_4 & \Sigma_4 & \Sigma_3 & \Sigma_2 & \Sigma_1 & \longrightarrow & \text{ผลรวม}
 \end{array}$$

รูปที่ 2.3 อินพุต และเอาต์พุต 4-บิตของวงจรฟูลแอดเดอร์



รูปที่ 2.4 แผนผังการต่อขาของ IC เบอร์ 7483



รูปที่ 2.5 ลอจิกไดอะแกรมของ 7483

### การออกแบบวงจรเบื้องต้น

การออกแบบวงจรดิจิทัลเป็นวิธีการนำอุปกรณ์ทางดิจิทัลมาประกอบกันเพื่อให้ได้ผลการทำงานเป็นไปตามที่ต้องการ โดยมีขั้นตอนการทำงานดังต่อไปนี้

1. จากโจทย์ (ความต้องการ) เขียนตารางความจริง (truth table)
  - หาจำนวน Input / Output
  - หาความสัมพันธ์ระหว่าง Input / Output ในทุกกรณีเขียนตารางความจริง
2. เขียนสมการบูลีน
  - ใช้วิธีการ Sum of product / Product of sum
3. ลดรูปสมการให้สั้นลง (เพื่อลดจำนวนเกต)
  - ใช้วิธีการ Boolean Algebra / Karnaugh Map
  - หรือเปลี่ยนรูปสมการไปตามชนิดของเกตที่มีใช้
4. เขียนวงจรเกตจากสมการที่ได้

## อุปกรณ์สำหรับการทดลอง

1. IC เบอร์ 7404 Hex Inverter จำนวน 1 ตัว
2. IC เบอร์ 7408 Quadruple 2 Input Positive-AND Gate จำนวน 1 ตัว
3. IC เบอร์ 7432 Quadruple 2-Input Positive-OR Gate จำนวน 1 ตัว
4. IC เบอร์ 7483 Single 4-Bit Binary Full Adder (Look Ahead Carry) จำนวน 1 ตัว
5. IC เบอร์ 7486 Quadruple 2 Input Exclusive-OR Gate จำนวน 1 ตัว

### การทดลองที่ 2.1

ให้นักศึกษาออกแบบและต่อวงจร Half Adder จำนวน 1 บิตโดยใช้ IC ของ Gate พื้นฐานที่ประกอบด้วย Exclusive-OR และ AND Gate

1. เขียนตารางค่าความจริง



อินพุต		เอาต์พุต	
A	B	Sum	Carry Out
0	0		
0	1		
1	0		
1	1		

2. เขียนสมการตรรกะ

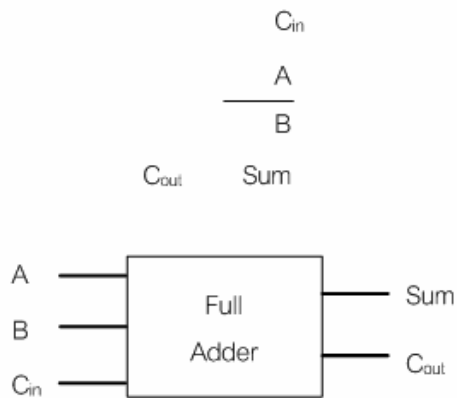
3. เขียนวงจรที่ออกแบบ

4. ต่อรูปวงจรตามที่ออกแบบ

## การทดลองที่ 2.2

ให้นักศึกษาออกแบบและต่อวงจร Full Adder จำนวน 1 บิต โดยใช้ IC ของ Gate พื้นฐาน

### 1. เขียนตารางค่าความจริง



อินพุต			เอาต์พุต	
A	B	Carry In	Sum	Carry Out
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

### 2. หา Sum of Product (SOP)

### 3. ลดรูปสมการตรรกะ

### 4. เขียนวงจรที่ออกแบบ

### 5. ต่อรูปวงจรตามที่ออกแบบ

### การทดลองที่ 2.3

ให้นักศึกษาต่อวงจรบวกจาก IC เบอร์ 7483 พร้อมบันทึกผลจากอินพุตที่ป้อนให้

INPUT									OUTPUT				
A <sub>4</sub>	A <sub>3</sub>	A <sub>2</sub>	A <sub>1</sub>	B <sub>4</sub>	B <sub>3</sub>	B <sub>2</sub>	B <sub>1</sub>	C <sub>0</sub>	Σ <sub>4</sub>	Σ <sub>3</sub>	Σ <sub>2</sub>	Σ <sub>1</sub>	C <sub>4</sub>
1	1	1	1	0	0	0	0	1					
1	1	1	0	0	0	0	1	0					
1	0	1	1	0	1	0	0	1					
1	0	1	0	0	1	0	1	0					
0	1	1	1	1	0	0	0	1					
0	1	1	0	1	0	0	1	0					
0	0	1	1	1	1	0	0	1					
0	0	1	0	1	1	0	1	0					

### การทดลองที่ 2.4

ให้นักศึกษาออกแบบและต่อวงจรเพื่อให้ได้ผลลัพธ์ตามตารางค่าความจริงที่กำหนด

Input			Output	
A	B	C	X	Y
0	0	0	0	0
0	0	1	1	1
0	1	0	0	1
0	1	1	0	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

1. หา Sum of Product (SOP)

2. ลดรูปสมการตรรกะ

3. เขียนวงจรที่ออกแบบ

5. ต่อกาววงจรตามทีออกแบบ

### คำถามท้ายการทดลอง

1. เขียนตารางความจริง และลอจิกไคอะแกรมของวงจร Half-Adder และ Full-Adder จากเกทพื้นฐาน พร้อมแสดงเบอร์ไอซีและหมายเลขของขาสัญญาณที่ใช้งาน

