Betriebssysteme WiSe 2021/22 - 5. Übungsblatt

Gruppe: Paul Weiß und Fabian Jezuita

1. Gerätezugriff (5 Punkte)

- (a) Begriffe:
 - memory mapped I/O: Memory mapped I/O ist eine Möglichkeit, die Schnittstelle zu I/O-Hardware zu implementieren. Die Interaktion mit dem I/O-Gerät erfolgt über Register, die in den physikalischen Speicherbereich eingeblendet werden. D.h. das Gerät kann angesprochen werden, indem an der entsprechenden Speicheradresse gelesen bzw. geschrieben wird.
 - DMA (direct memory access): Bei DMA wird einem Gerät direkter Zugriff auf den Speicher gewährt. Ein entsprechender Controller ist direkt an das Bus-System angeschlossen. Diese Zugriffsart erlaubt schnelleres Lesen und Schreiben größerer Datenmengen des DMA-fähigen Geräts. Die CPU wird entlastet.
 - polling: Das Polling ist das regelmäßige Anfragen eines Datums (z.B. an ein Gerät).
 Es kann gewissermaßen als Gegenentwurf zum Interrupt verstanden werden, bei welchem ein Gerät von sich aus ein HW-Signal sendet, wenn ein entsprechendes Datum vorliegt.
- (b) Polling-Beispiele:

$$200 \text{ MHz} = 2 \cdot 10^8 \text{ Takte/s}$$

Wir nehmen eine 1:1 Synchronisation der Polling Operationen mit der Hardware an. Daher sind die berechneten Werte als Untergrenzen zu sehen.

i Mane

$$30/s\cdot 400$$
 Takte = $12\cdot 10^3$ Takte/s für das Polling. Also $\frac{12\cdot 10^3}{2\cdot 10^8}\frac{\text{Takte/s}}{\text{Takte/s}}=6\cdot 10^{-5}\hat{=}0.006\%$ CPU-Auslastung.

ii. Diskettenlaufwerk:

1 Wort=2 Bytes
50 - 10³ Bytes/s können übertragen w

 $50 \cdot 10^3$ Bytes/s können übertragen werden.

Das entspricht $\frac{50\cdot10^3~{\rm Bytes/s}}{2~{\rm Bytes/Abfrage}}=25\cdot10^3~{\rm Abfragen/s}.$

Somit ergibt sich eine CPU-Auslastung von $\frac{25\cdot 4\cdot 10^5 \text{ Takte/s}}{2\cdot 10^8 \text{ Takte/s}} = 5\cdot 10^{-2} \hat{=} 5\%$.

iii. **Plattengerät**: 1 Wort≙4 Bytes

 $2 \cdot 10^6$ Bytes/s können übertragen werden.

Das entspricht $\frac{2\cdot 10^6 \text{ Bytes/s}}{4 \text{ Bytes/Abfrage}} = 5\cdot 10^5 \text{ Abfragen/s}.$

Somit ergibt sich eine CPU-Auslastung von $\frac{5\cdot 4\cdot 10^7}{2\cdot 10^8}\frac{\text{Takte/s}}{\text{Takte/s}}=1\hat{=}100\%.$

(c) DMA:

 $4 \cdot 10^3$ Bytes/DMA

Entsprechend der Rate also $\frac{2\cdot 10^6~{\rm Bytes/s}}{4\cdot 10^3~{\rm Bytes/DMA}}=5\cdot 10^2~{\rm DMA/s}$ Davon ausgehend, dass die Initialisierung nur einmal stattfinden muss (4000 Takte=2· $10^{-5}s$) und danach für jeden neuen DMA nur ein Interrupt ausgelöst werden muss, ergeben sich:

5 · 10^2 ISR/s · $2 \cdot 10^3$ Takte/ISR = 10^6 Takte/s Auslastung. Also $\frac{10^6$ Takte/s $}{2\cdot 10^8}$ Takte/s = $5 \cdot 10^{-3} = 0.5\%$ kontinuierliche CPU-Auslastung nach dem Setup.