# 杨志远

Zhiyuan Yang

### 教育经历

2018.9- 北京航空航天大学, 工学学士, 电子信息工程专业.

2022.6 已推免至北京航空航天大学攻读硕士学位

2019.7- 不列颠哥伦比亚大学 (University of British Columbia), 短期交流, Electrical Engineering.

2019.8 「智能传感器」A 「模拟电路」A

### 奖项

2019.9 - **北京航空航天大学学习优秀奖学金**, 北京航空航天大学. 2020.4

#### 技能

Programming MATLAB, C, PYTHON, VERILOG

Languages

CAD SOLIDWORKS, HFSS

Software Microsoft Office, Vivado, Modelsim

# ■ 项目经历

2020.9 - 基于 **ZYNQ 的有线通信系统**, FPGA、VERILOG、通信系统.

2021.1 该项目采用 ZYNQ 作为开发板,搭建有线通信系统,完成端到端的图像传输功能,硬件部分采用了 ZYNQ-7000 FPGA 作为主处理器,配合使用 DAC5672 和 ADS4246 等芯片完成。软件程序设计采用 Verilog HDL 硬件描述语言,使用 Vivado 硬件平台和 Vitis 软件平台进行开发。项目组使用 Vivado 硬件 综合平台编写设计文件和仿真文件,并生成约束文件和比特流文件实现对 FPGA 的控制。通过在 Vitis 软件综合平台编写 C 语言文件实现串口通信,并使用 Matlab 语言编程,实现图像的前端处理。

2021.7 - 基于 FPGA 的信号采集与发射, FPGA、VERILOG、AD、DA.

2021.8 该项目硬件部分采用 Altera FPGA 作为主位机对数模转换、模数转换、UART 协议模块和数据选择等模块进行控制,实现确定幅值的正弦信号的产生和模拟信号采样测量的功能。最终实现了 16 通道模拟信号采集和 4 通道模拟信号发射的功能。

#### 课程

- 模拟电路

- 数字信号处理

- 通信原理

- 电子商业案例分析

# 语言

Chinese Native Speaker

Engilsh CET6 589