数字电路实验报告 如为于新发大学加建 姓名: 實品科 学号: 114(057)实验日期:6.3.24

CMOS 门电路测试



1. 实验目的

- ▶ 熟悉 CMOS 门电路功能测试的方法:
- > 学会 CMOS 门电路外特性的测试方法。
- ▶ 比较 CMOS 门和 TTL 门的特点。

2. 预习要求

- > 复习门电路工作原理及相应逻辑表达式:
- » 阅读本实验所用各门电路 IC 的数据手册:
- > 熟悉所用集成电路的引线位置及各引线用途:
- > 了解 CMOS 门与 TTL 门电路的差异。

3. 实验器材

序号	名 称	型号与规格	数量	备 注
1	直流稳压电源	DP1308A	1	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	面包板		1	
5	元器件	74LS00 1片, CD4001 1片, CD4011 1片, 50K电位器一只 LED,电阻若干	4	

4. 实验内容

4.1 CMOS 芯片 CD4001 功能测试

CMOS 集成电路 4000 系列芯片具有较宽的电源电压使用范围,在+3~+18V

数字电路实验报告 のかすが及れる

都可以使用。

CMOS 门电路的逻辑高、低电平取值和 TTL 门电路略有不同,通常高电平为 V_{DD} , 低电平为 0V, 本实验电源电压 $V_{DD} = +5V$ 。

按照表 1.1 在输入端加不同的输入逻辑电平,用电压表测试相应的输出值, 完成下列真值表。

注意: CMOS 门电路的多余输入端不允许悬空。

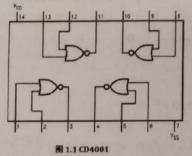


表 1.1 CD4001 逻辑功能测试 输入 输出 6 9 12 13 10 11 2 5 0 0 0 0 1 0 6 0 1

4.2 CMOS 门电路 CD4001 电压传输特性测试

按图1.2所示接线, 先令 $V_{DD} = +10V$, 调节电位器 R_n 的阻值, 使 V_i 在0 $-V_{DD}$ 变化,测量1,随1,变化的特性曲线。

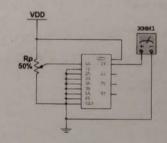


图 1.2 CD4001 电压传输特性测试

数字电路实验报告 如为于好及大学和此

记录实验数据,画出电压传输特性曲线 $V_o = f(V_i)$,改变 V_{DD} 的值,使其分别为 +5V,+15V,重复上述实验,并在同一坐标中画出不同电源电压下的传输特性 曲线。

VI 200 4.00 4.50 4.52 4.60 J.00 6.00

Vo 9.99 9.98 9.94 0.009 0.004 0.002 0.001

HSV

VI 1.00 2.14 2.16 4.00

Vo 4.99 4.99 0.0001 0.0001

VI 4.00 6.54 6.90 7.10 9.00 13.00 15

Vo 14.99 14.98 13.50 0.012 0.005 0.002 10

Vo 14.99 14.98 13.50 0.012 0.005 0.002 10

Vo 14.99 14.98 13.50 0.012 0.005 0.002 10

4.3 CD4001平均传输时间Teo 的测量

接图1.3所示接线,图中 $V_{DO}=+5V$,CP输入连续脉冲,观察 V_i 与CP的异同,用双踪示波器观察并记录 V_i , V_o 的波形,测出CD4001芯片的 T_{PO} 值 43.I15几个 和TTL门电路的 I_{PO} 比较,从中得出什么结论?

TTL平均传输时间战 CMOS 客稅

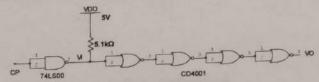
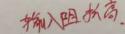


图 1.3 CD4001 平均传输时间的测量

数字电路实验报告 のかずみなべろなは」

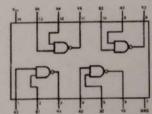
5. 思考题

1. CMOS门电路多余的输入端在使用时不允许悬空, 其理由是什么?



因为它是压控之件、输入端信号易

2. 一般的CMOS门电路能否进行"线与"?为什么? 若要将CMOS门的输出进行逻辑与,应该采取什么方法之一的信息这样说到,直接该可能会造成逻辑记到, 处如一个低电平和一个高电平输出建写后,两个门电路内阻大约相等,而输出电压为之心的造成了逻辑混乱。将输出极电路结构附录: IC引脚图 变成一个漏极开路新出的 Mos管 74LS00 构成OD门。



数字电路实验报告》为于许及大子的过

姓名 中海丛 學學 11410093 实验日期: 3,2%

CMOS 门电路测试



1. 实验目的

- ➤ 熟悉 CMOS 门电路功能测试的方法:
- > 学会 CMOS 门电路外特性的测试方法:
- > 比较 CMOS 门和 TTL 门的特点。

2. 预习要求

- > 复习门电路工作原理及相应逻辑表达式:
- » 阅读本实验所用各门电路 IC 的数据手册;
- > 熟悉所用集成电路的引线位置及各引线用途;
- > 了解 CMOS 门与 TTL 门电路的差异。

3. 实验器材

序号	名称	型号与规格	数量	备 注
1	直流稳压电源	DP1308A	1	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	面包板		1	
5	元器件	74LS00 1片。 CD4001 1片。 CD4011 1片。 50K电位器一只 LED。电阻若干	4	

4. 实验内容

4.1 CMOS 芯片 CD4001 功能测试

CMOS 集成电路 4000 系列芯片具有较宽的电源电压使用范围。在+3~+18V

数字电路实验报告のカナガム、予如

都可以使用。

CMOS 门电路的逻辑高、低电平取值和 TIL 门电路略有不同。通常高电平为 V_{∞} ,低电平为 0V。本实验电源电压 $V_{\infty}=+5V$ 。

按照表 1.1 在输入喷加不同的输入逻辑电平,用电压表测试相应的输出值。 完成下列哀值表。

注意: CMOS 门电路的多余输入端不允许悬空。

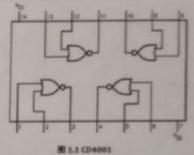


表 1.1 CD4001 逻辑功能测试

			- 19	A					/60	8	
1	2	5	6	8	9	12	13	3	1/4	10	22
0	0	0	1	1	0	2	-	1	0	2	0
0	1	1	-1	1	1	1	1	0/	1		1
						0					
1	1	1	1	1	1	- 1	1	0			

4.2 CMOS 门电路 CD4001 电压传输特性测试

按图1.2所示接线、先令 $V_{10}=+10V$ 、调节电位器 R_p 的阻值、 $使 V_c$ 在 $0-V_{20}$ 变化、测量 V_c 随 V_c 变化的特性曲线。

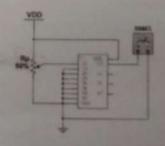
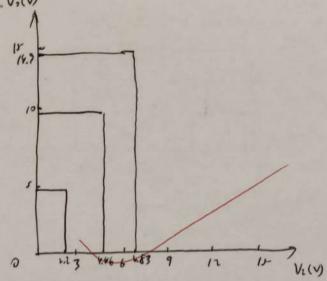


图 1.2 CD4001 电压性输移性测定

数字电路实验报告 的方式或太子介述

记录实验数据,画出电压传输特性曲线 $V_o=f(V_t)$,改变 V_{DD} 的值,使其分别为 +5V, +15V, 重复上述实验,并在同一坐标中画出不同电源电压下的传输特性 曲线。 $V_{2}(V)$



4.3 CD4001平均传输时间Tpp 的测量

按图1.3所示接线,图中 V_{oo} = +5V ,CP输入连续脉冲,观察V ,与CP的异同,用双踪示波器观察并记录 V_i , V_o 的波形,测出CD4001芯片的 T_{po} 值 6 3.0 ns将CD4001芯片换成CD4011芯片,测出CD4011芯片的 T_{po} 值 6 2.1 ns 解的 T_{po} 比较,从中得出什么结论?

CMOS 6/3 TIL a Teo x - 1000 CMOSILE SEB

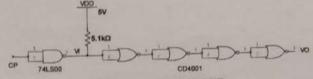


图 1.3 CD4001 平均传输时间的测量

数字电路实验报告 のかすが及れるかままます

5. 思考题

1. CMOS门电路多余的输入端在使用时不允许悬空, 其理由是什么?

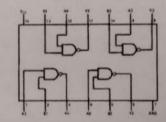
UNOS 复式电路的输入阻抗极为高,输入端息空, 会受到感应信号平抗向没以为是有效输入信号而出 现错误输出

2. 一般的CMOS门电路能否进行"线与"? 为什么?若要将CMOS门的输出进行逻辑与。应该采取什么方法?

辦与,应该采取什么方法? 一个一个一个一个一个一个一个一个一个一个一个一个

附录: IC引脚图

74LS00



数字电路实验报告 如方式数 * 子杜達 数字电路实验报告 学号 114(058)实验日期: 3.24

CMOS 门电路测试

1. 实验目的

- > 熟悉 CMOS 门电路功能测试的方法:
- ▶ 学会 CMOS 门电路外特性的测试方法:
- ▶ 比较 CMOS 门和 TTL 门的特点。

2. 预习要求

- > 复习门电路工作原理及相应逻辑表达式:
- ▶ 阅读本实验所用各门电路 IC 的数据手册:
- > 熟悉所用集成电路的引线位置及各引线用途:
- 了解 CMOS 门与 TTL 门电路的差异。

3. 实验器材

序号	名 称	型号与规格	数量	备 注
1	直流稳压电源	DP1308A	I	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	面包板		1	
5	元器件	74LS00 1片, CD4001 1片, CD4011 1片, 50K电位器一只 LED, 电阻若干	4	

4. 实验内容

4.1 CMOS 芯片 CD4001 功能测试

CMOS 集成电路 4000 系列芯片具有较宽的电源电压使用范围,在+3~+18V

数字电路实验报告 のかすが及べ予かは

CMOS 门电路的逻辑高、低电平取值和 TTL 门电路略有不同,通常高电平为 V_{pp} , 低电平为 0V, 本实验电源电压 $V_{pp} = +5V$ 。

按照表 1.1 在输入端加不同的输入逻辑电平,用电压表测试相应的输出值, 完成下列真值表。

注意: CMOS 门电路的多余输入端不允许悬空。

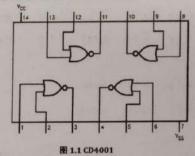


表 1.1 CD4001 逻辑功能测试

			输	入					箱	出	
1	2	5	6	8	9	12	13	3	4	10	11
0	0	0	1	1	0	1	1,	1	0	0	0
0	1	1	1	1	1	1	1	0	1	1	1
1	0	0	0	0	0	0	0	0	1	1	1
1	1	1	1	1	1	1	1	0	1	1	1

4.2 CMOS 门电路 CD4001 电压传输特性测试

按图1.2所示接线, 先令 $V_{DD} = +10V$, 调节电位器 R_o 的阻值, 使 V_i 在0 $\sim V_{DD}$ 变化,测量 V_0 随 V_1 变化的特性曲线。

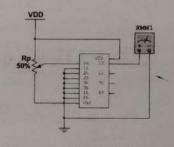


图 1.2 CD4001 电压传输特性测试

4'.13+A (A'-B'-18-4 A:B+B'C

记录实验数据,画出电压传输特性曲线 $V_0 = f(V_1)$,改变 V_{00} 的值,使其分别为

+5V, +15V, 重复上述实验,并在同一坐标中画出不同电源电压下的传输特性 曲线。

+lov +5 V VI

VZIF 13.00 0.002

单台: V

+15 5 10 15

4.3 CD4001平均传输时间Tpp 的测量

按图1.3所示接线,图中 $V_{DD} = +5V$,CP输入连续脉冲,观察 V_1 与CP的异同。 用双踪示波器观察并记录 V_1 , V_o 的波形,测出CD4001芯片的 T_{pp} 值 43.5 ns。 将CD4001芯片换成CD4011芯片,测出CD4011芯片的Tpp值 _________。和TTL门电

路的Tpp 比较,从中得出什么结论?

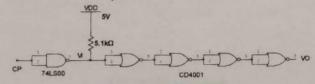
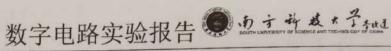


图 1.3 CD4001 平均传输时间的测量



5. 思考题

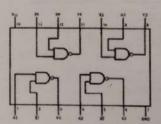
1. CMOS门电路多余的输入端在使用时不允许悬空, 其理由是什么?

Mos 管在电路中是无控元件、输入端、阻林大 俊当为爱外界子抗(如新电电压)

个门中路内细型大约相同,此

时输出电压约为去公的

74LS00



走後将输出级收路 结构致为一个海极形势 药的世的 MOS 管, 持分效

漏板开路输出(DII)

数字电路实验报告 如为于好及大学大战

姓名: 阵角目 学号: 11410546 实验日期: 3.24.

CMOS 门电路测试



1. 实验目的

- ▶ 熟悉 CMOS 门电路功能测试的方法。
- > 学会 CMOS 门电路外特性的测试方法,
- ▶ 比较 CMOS 门和 TTL 门的特点。

2. 预习要求

- > 复习门电路工作原理及相应逻辑表达式:
- ▶ 阅读本实验所用各门电路 IC 的数据手册:
- 熟悉所用集成电路的引线位置及各引线用途:
- ▶ 了解 CMOS 门与 TTL 门电路的差异。

3. 实验器材

序号	名 称	型号与规格	数量	备 注
1	直流稳压电源	DP1308A	1	
2	数字示波器	TDS2012C	1	
3	函数信号发生器	DG1022	1	
4	面包板		1	
5	元器件	74LS00 1片, CD4001 1片, CD4011 1片, 50K电位器一只 LED,电阻若干	4	

4. 实验内容

4.1 CMOS 芯片 CD4001 功能测试

CMOS 集成电路 4000 系列芯片具有较宽的电源电压使用范围,在+3~+18V

数字电路实验报告 のかずみ女々子かれる

都可以使用。

CMOS 门电路的逻辑高、低电平取值和 TTL 门电路略有不同,通常高电平为 V_{00} , 低电平为 0V, 本实验电源电压 $V_{00} = +5V$ 。

按照表 1.1 在输入端加不同的输入逻辑电平,用电压表测试相应的输出值, 完成下列真值表。

注意: CMOS 门电路的多余输入端不允许悬空。

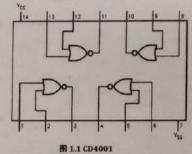


表 1.1 CD4001 逻辑功能测试

			输	λ					輸	出	
1	2	5	6	8	9	12	13	3	4	10	11
0	0	0	1	1	0	1	,1	1	0	0	0
0	1	1	1	1	1	1	1	0	1	1	1
1	0	0	0	0	0	0	0	0	1	1	1
1	1	1	1	1	1	1	1	0	1	1	-1

4.2 CMOS 门电路 CD4001 电压传输特性测试

按图1.2所示接线, 先令 $V_{DD} = +10V$, 调节电位器 R_a 的阻值, 使 V_i 在 $0 \sim V_{DD}$ 变化, 测量 V。 随 V, 变化的特性曲线。

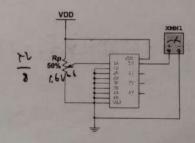
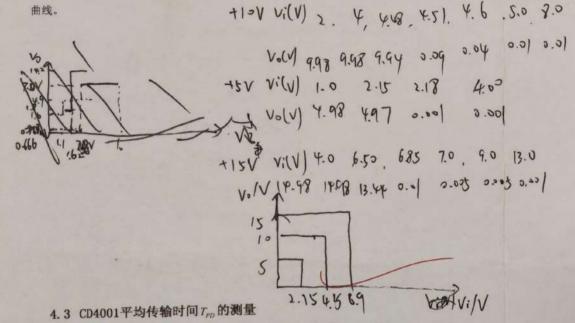


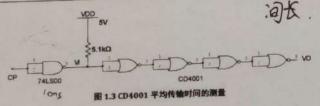
图 1.2 CD4001 电压传输特性测试

数字电路实验报告 的方式 好及太子 社社



按图1.3所示接线,图中 V_{DD} =+5V,CP输入连续脉冲,观察 V_i 与CP的异同,用双踪示波器观察并记录 V_i , V_o 的波形,测出CD4001芯片的 T_{PD} 值 9、215。将CD4001芯片换成CD4011芯片,测出CD4011芯片的 T_{PD} 值 9、15 和TTL门电

MOS 管面平均传始对:可要要以上TTL门电路的传输时



数字电路实验报告 のかずみ及べそかれ

5. 思考题

1. CMOS门电路多余的输入端在使用时不允许悬空, 其理由是什么?

(MS管的输入阻抗很大, 新导到微新程) 的影响 易受国团信息干扰。

2. 一般的CMOS门电路能否进行"线与"?为什么?若要将CMOS门的输出进行逻辑与,应该采取什么方法?不为也,若线与则将结成逻辑。混筑制,应该将输出极电路结构设备0R门(漏水及等的上门由路)

附录: IC引脚图

74LS00

