ORGANISASI & ARSITEKTUR KOMPUTER

SEMESTER 2

PERTEMUAN KE-3 PERFORMANCE ISSUES

Dosen: Drs. Ino Suryana, M.Kom

Merancang Kinerja

Kecepatan Mikroprosesor Neraca Kinerja Perbaikan dalam Organisasi dan Arsitektur Chip

Kecepatan Mikroprosesor

Diantara teknik yang dibangun ke dalam prosesor kontemporer untuk meningkatkan kinerja sbb:

- 1. Pipelining: Eksekusi instruksi melibatkan beberapa tahap operasi: mengambil instruksi, mendekode opcode, mengambil operan, melakukan perhitungan, dan sebagainya. Pipelining memungkinkan prosesor untuk bekerja secara bersamaan pada banyak instruksi dengan melakukan fase yang berbeda untuk masingmasing dari beberapa instruksi secara bersamaan.
- 2. Prediksi cabang: Prosesor melihat ke depan dalam kode instruksi yang diambil dari memori dan memprediksi cabang mana atau kelompok instruksi yang kemungkinan akan diproses selanjutnya.

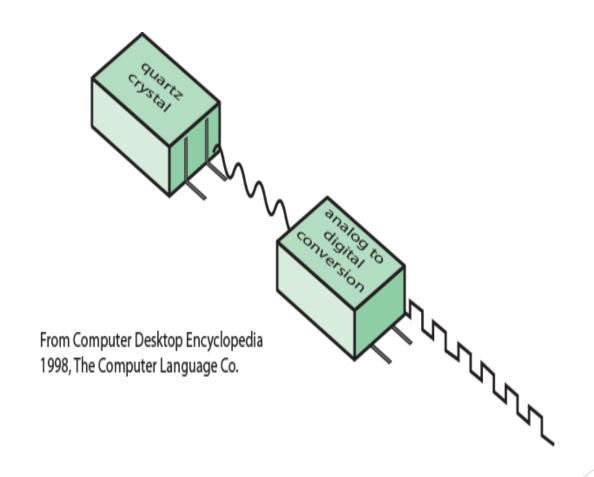
Kecepatan Mikroprosesor

- 3. Eksekusi Superscalar: Kemampuan untuk mengeksekusi lebih dari satu instruksi dalam setiap siklus clock prosesor. Akibatnya, banyak jalur paralel digunakan.
- 4. Analisis aliran data: Prosesor menganalisis instruksi mana yang bergantung pada hasil/data masing-masing, untuk membuat jadwal instruksi yang optimal.
- 5. Eksekusi spekulatif: Menggunakan prediksi cabang dan analisis aliran data, beberapa prosesor secara spekulatif menjalankan instruksi sebelum menyajikan yang sebenarnya dalam pelaksanaan program, hasilnya disimpan di lokasi sementara.

Penilaian Kinerja Kecepatan Clock

- Parameter Kunci
 - Kinerja, biaya, ukuran, keamanan, kehandalan, konsumsi daya
- Sistem kecepatan clock
 - Dalam Hz atau kelipatanya
 - Clock rate/clock speed, clock cycle/clock tick, cycle time, clock time=1/Clock rate.
- Sinyal dalam CPU membutuhkan waktu untuk perubahan ke 1 atau 0
- Sinyal dapat berubah dengan kecepatan yang berbeda
- Dibutuhkan sinkronisasi untuk pengoperasiannya
- Eksekusi instruksi dalam diskrit
 - Decode, load dan menyimpan, aritmatika atau logika
 - Biasanya memerlukan beberapa siklus clock per instruksi

Sistem Clock



Hukum Amdahl

- "Hukum Amdahl"memberikan wawasan tentang kinerja sistem paralel dan sistem multicore.
- Hukum Amdahl
- Diusulkan oleh Gene Amdahl pada tahun 1967, digunakan untuk mengukur potensi percepatan suatu program menggunakan banyak prosesor dibandingkan dengan satu prosesor.

$$Speedup = \frac{Time \ to \ execute \ program \ on \ a \ single \ processor}{Time \ to \ execute \ program \ on \ N \ parallel \ processors}$$

$$= \frac{T(1-f) + Tf}{T(1-f) + \frac{Tf}{N}} = \frac{1}{(1-f) + \frac{f}{N}}$$

- ► T=total waktu eksekusi program pada satu prosesor.
- ► (1-f) = waktu eksekusi program sekuensial/berurutan.
- f = waktu eksekusi program yang diparalelkan pada N prosesor.

Speedup =
$$\frac{\text{Time to execute program on a single processor}}{\text{Time to execute program on } N \text{ parallel processors}}$$
$$= \frac{T(1-f) + Tf}{T(1-f) + \frac{Tf}{N}} = \frac{1}{(1-f) + \frac{f}{N}}$$

Contoh 2.1

Misalkan operasi titik-mengambang secara ekstensif, dengan 40% dari waktu yang digunkan oleh operasi floating-point. Dengan desain perangkat keras baru, modul floating-point dipercepat oleh faktor K. Speedup keseluruhan adalah: Speedup = 1/(0.6 + (0.4/K)). Untuk K berapapun, speedup maksimumnya adalah 1,67. (Buat Tabel Perhitunganya)

Ukuran Dasar Kinerja Komputer

Clock Speed

Satuan: Hertz (Hz)

Tingkat Eksekusi Instruksi

instruction count ke-i = I_i

CPI instruksi ke-I = CPIi,

cycles per instruction (CPI) for a program.

$$CPI = \frac{\sum_{i=1}^{n} (CPI_i \times I_i)}{I_c}$$
 (2.2)

The processor time T needed to execute a given program can be expressed as

$$T = I_c \times CPI \times \tau$$

 Table 2.1
 Performance Factors and System Attributes

	I_c	р	m	k	τ
Instruction set architecture	X	X			
Compiler technology	X	X	X		
Processor implementation		X			X
Cache and memory hierarchy				X	X

millions of instructions per second (MIPS)

MIPS rate
$$=\frac{I_c}{T \times 10^6} = \frac{f}{CPI \times 10^6}$$
 (2.3)

millions of floating-point operations per second (MFLOPS)

$$MFLOPS \text{ rate} = \frac{\text{Number of executed floating - point operations in a program}}{\text{Execution time} \times 10^6}$$

Instruction Execution Rate

- Millions of instructions per second (MIPS)
- Millions of floating point instructions per second (MFLOPS)
- Sangat bergantung pada instruksi, kompiler, implementasi prosesor, cache dan hirarki memori

Contoh 2.2

Eksekusi program yang berjumlah 2 juta instruksi pada prosesor 400 MHz. Program ini terdiri dari empat jenis utama instruksi. CPI untuk setiap jenis instruksi sbb:

Instruction Type	CPI	Instruction Mix (%)
Arithmetic and logic	1	60
Load/store with cache hit	2	18
Branch	4	12
Memory reference with cache miss	8	10

MIPS = $(400 * 10^6)/(2.24 * 10^6) \approx 178$.

Benchmarks

- Program dirancang untuk menguji kinerja
- Ditulis dengan bahasa tingkat tinggi
 - Portable
- Merepresentasikan jenis pekerjaannya
 - Systems, numerical, commercial
- Mudah diukur
- Luas penggunannya
- Misal: System Performance Evaluation Corporation (SPEC)
 - CPU2006 untuk perhitungan yang pasti
 - ⇒ 17 program floating point dalam C, C++, Fortran
 - ⇒ 12 program integer dalam C, C++
 - ⇒ 3 juta baris kode
 - Kecepatan
 - Single task dan throughput

SPEC Rate Metric

- Mengukur throughput atau laju mesin dalam melakukan tugas
- Mencopy dalam jumlah banyak pada standar berjalan bersama
 - ► Biasanya, sama dengan jumlah prosesor
- Rasio dihitung sebagai berikut:
 - ⇒ Tref;: referensi waktu eksekusi untuk standar i
 - ⇒ N: jumlah copy yang berjalan bersama
 - ⇒ Tsuti: waktu dari awal eksekusi program pada semua N prosesor sampai selesainya semua copy program
 - ⇒ Rata-rata geometri dihitung $r_i = \frac{N \times Tref_i}{Tsut_i}$

SOAL PR

BAB 2:

Bagian Problem nomor: 2.1; 2.2; 2.3; 2.4 - (2.4 MIPS saja yang dihitung).

- ► BAB 1:
- ▶ Bagian Problem nomor: 1.3; 1.4; 1.8.

Sumber Internet

- http://www.intel.com/
 - Search for the Intel Museum
- http://www.ibm.com
- http://www.dec.com
- Charles Babbage Institute
- PowerPC
- Intel Developer Home

DAFTAR PUSTAKA

- William Stallings, Computer Organization and Architecture, 10th edition, Prentice Hall, 2016
- http://williamstallings.com/ComputerOrganization/index.html