

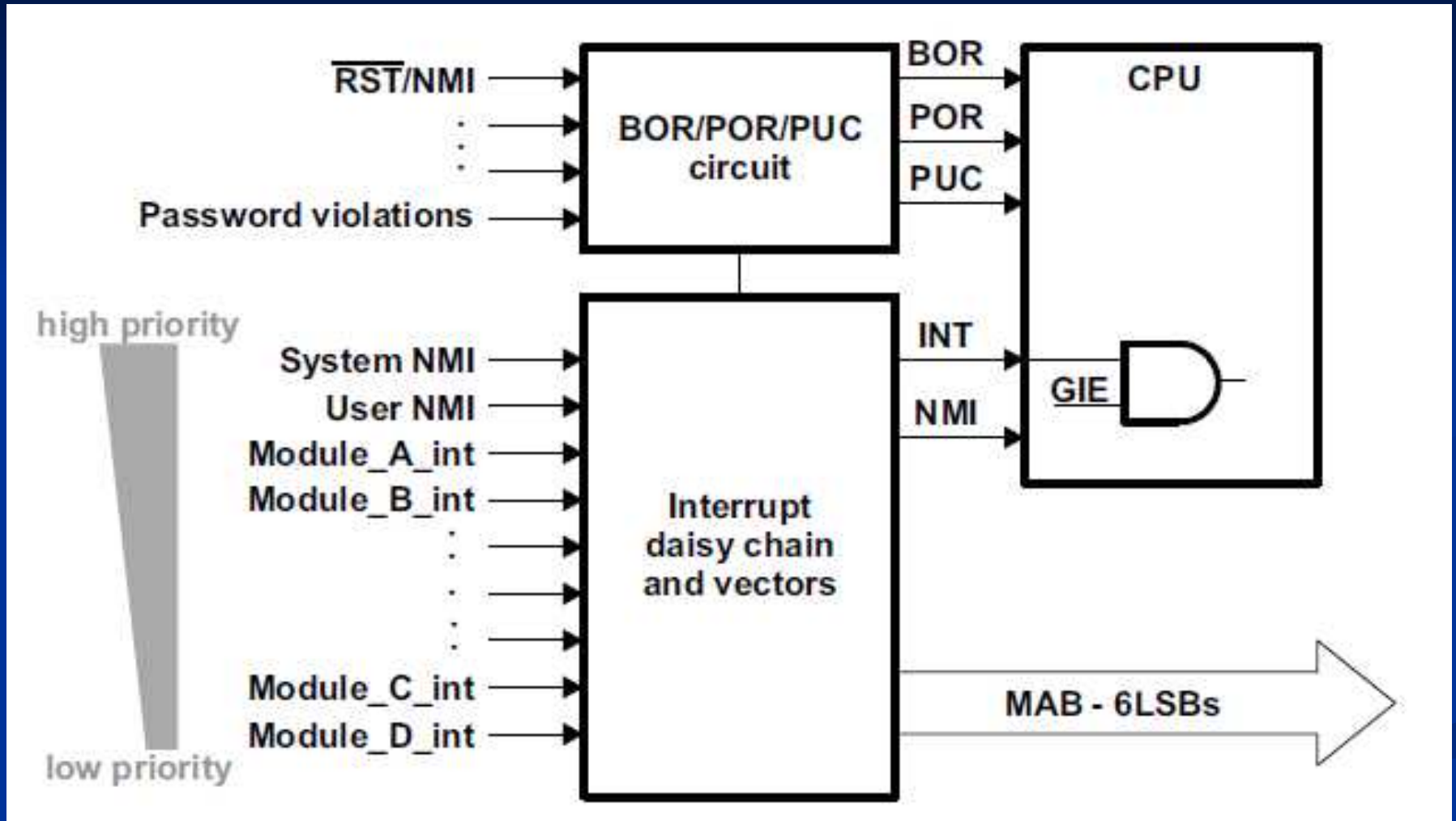
# Системный сброс MSP430

- **BOR** – **BrownOut Reset**. Возникает:
  - Низкий уровень напряжения питания (включение)
  - Низкий уровень RST/NMI, сконфигурированного как режим сброса
  - Сигнал выхода из режима LPMx.5 (Low Power Mode)
  - Программная генерация сигнала
- **POR** – **Power On Reset**. Возникает:
  - Возник BOR
  - Возник сигнал подсистемы PMM (Power Management Module) SVS/SVM (Supply Voltage Supervisor/Monitor)
  - Программная генерация сигнала
- **PUC** – **Power Up Clear**. Возникает:
  - Возник POR
  - Сигнал сторожевого таймера
  - Нарушение ключа безопасности сторожевого таймера или Flash памяти или PMM
  - Сигналы от периферии

# **Начальное состояние MSP430**

- ***RST/NMI*** установлен в режим сброса
- ***I/O*** выводы устанавливаются на вход
- **Регистр состояния сброшен**
- **Сторожевой таймер запускается в сторожевом режиме**
- **Счетчик команд загружается адресом загрузочного (boot) сектора. После окончания загрузки, PC устанавливается в 0FFFEh – SYSRSTIV**
- **Пользовательское ПО должно:**
  - **Инициализировать указатель стека (как правило, старший адрес RAM)**
  - **Установить требуемый режим сторожевого таймера**
  - **Сконфигурировать режим периферии**

# Подсистема прерываний MSP430



# ***Подсистема прерываний MSP430***

---

- ***Пользовательские немаскируемые (UNMI)***
  - ***Сигнал RST/NMI в режиме NMI***
  - ***Сбой генератора***
  - ***Ошибка доступа Flash памяти***
- ***Системные немаскируемые (SMNI)***
  - ***Сбой напряжения питания (от подсистемы PMM)***
  - ***Доступ к несуществующей (vacant) памяти***
  - ***События с буфером (mailslot) JTAG интерфейса***
- ***Маскируемые***
  - ***Отключаются индивидуально или все сразу (бит GIE регистра состояния SR).***

# Подсистема прерываний MSP430

- **Обработка прерываний**
- **Задержка от возникновения запроса на прерывание до начала выполнения обработчика – 6 циклов**
- **Заканчивается выполнение текущей инструкции**
- **PC сохраняется в стеке (указывает на следующую команду)**
- **SR сохраняется в стеке**
- **Выбирается прерывание с макс. приоритетом (если несколько запросов)**
- **Автоматически сбрасывается флаг запроса от отдельного прерывания. Сброс общего флага запроса должен осуществляться программно**
- **Все биты SR сбрасываются, за исключением SCG0, так как останавливаются все режимы с низким питанием. Так как бит  $GIE = 0$ , все прерывания запрещаются**
- **Вектор (адрес обработчика) загружается в PC**

# Подсистема прерываний MSP430

- Из-за конвейерной архитектуры процессора, команда, следующая за EINT (разрешение прерывания), всегда выполняется, даже если запрос на прерывание возник до его разрешения
- Если за EINT сразу следует DINT, прерывание, ожидающее обработки может быть не обслужено. Команды, следующие за DINT в этом случае могут сработать некорректно. Аналогичные последствия вызываются альтернативными командами, которые устанавливают и сразу сбрасывают флаг GIE регистра состояний. Рекомендуется вставлять хотя бы одну команду между EINT и DINT
- Возврат из прерывания выполняется командой RETI. Команда выполняется за 5 циклов. Она загружает из стека \$R, PC



# Подсистема прерываний MSP430

Interrupt Source	Interrupt Flag	System Interrupt	Word Address	Priority
Reset: power up, external reset watchdog, flash password	... WDTIFG KEYV	... Reset	... 0FFFEh	... Highest
System NMI: PMM		(Non)maskable	0FFFCh	...
User NMI: NMI, oscillator fault, flash memory access violation	... NMIIFG OFIFG ACCVIFG	... (Non)maskable (Non)maskable (Non)maskable	... 0FFFAh	... ...
Device specific			0FFF8h	...
...			...	...
Watchdog timer	WDTIFG	Maskable	...	...
...			...	...
Device specific			...	...
Reserved		Maskable	...	Lowest

- **Таблица прерываний 0FFFFh – 0FF80h, 64 вектора**
- **Бит SYSRIVECT регистра SYCTL позволяет определить альтернативную таблицу векторов, в старших адресах RAM. По сигналу сброса этот бит автоматически сбрасывается**

# Системные регистры MSP430F5529

## ■ **SFR** – *Special Function Register*

<i>Регистр</i>	<i>Адрес</i>	<i>Назначение</i>
<i>SFRIE1</i>	<i>0100h</i>	<i>Разрешение прерываний</i>
<i>SFRIFG1</i>	<i>0102h</i>	<i>Флаги прерываний</i>
<i>SFRRPCR</i>	<i>0104h</i>	<i>Управление выводами сброса</i>



# Системные регистры MSP430F5529

## ■ Системные регистры

Регистр	Адрес	Назначение
<i>SYSCTL</i>	<i>0180h</i>	<i>Регистр управления</i>
<i>SYSBSLC</i>	<i>0182h</i>	<i>Конфигурация начальной загрузки</i>
	<i>0186h</i>	<i>Регистры управления JTAG</i>
<i>SYSBERRIV</i>	<i>0198h</i>	<i>Генератор вектора ошибок шины</i>
<i>SYSUNIV</i>	<i>019Ah</i>	<i>Генератор вектора пользовательских NMI</i>
<i>SYSSNIV</i>	<i>019Ch</i>	<i>Генератор вектора системных NMI</i>
<i>SYSRSTIV</i>	<i>019Eh</i>	<i>Генератор вектора сброса</i>

# Системные регистры MSP430F5529

Регистр	Биты	Поле	Назначение
SFRIE1	7	JMBOUTIE	Разрешение прерываний выхода JTAG
	6	JMBINIE	Разрешение пр-й входа JTAG
	5	ACCVIE	Разрешение пр-й нарушения доступа Flash
	4	NMIIE	Разр. пр-й вывода NMI
	3	VMAIE	Разр. пр-й доступа к несуществующей памяти
	1	OFIE	Разр. пр-й сбоя генератора
	0	WDTIE	Разр. пр-й сторожевого таймера

# Системные регистры MSP430F5529

Регистр	Биты	Поле	Назначение
<i>SFRIFG1</i>	7	<i>JMBOUTIFG</i>	Флаг прерывания выхода JTAG
	6	<i>JMBINIFG</i>	Флаг пр-я входа JTAG
	4	<i>NMIIFG</i>	Флаг пр-я NMI
	3	<i>VMAIFG</i>	Флаг пр-я доступа к несуществующей памяти
	1	<i>OFIFG</i>	Флаг пр-я сбоя генератора
	0	<i>WDTIFG</i>	Флаг пр-я сторожевого таймера

# Системные регистры MSP430F5529

Регистр	Биты	Поле	Назначение
<i>SFRRPCR</i>	3	<i>SYSRSTRE</i>	Разрешение резистора на выводе сброса
	2	<i>SYSRSTUP</i>	Режим резистора выхода сброса
	1	<i>SYSNMIIES</i>	Выбор перепада NMI
	0	<i>SYSNMI</i>	Режим вывода NMI/RST (сброс или NMI)
<i>SYSCTL</i>	5	<i>SYSJTAGPIN</i>	Разрешение отдельных выходов JTAG
	4	<i>SYSBSLIND</i>	Детектор последовательности BSL

# Системные регистры MSP430F5529

Регистр	Биты	Поле	Назначение
<i>SYSCTL</i>	<i>2</i>	<i>SYSPMMPE</i>	Защищенный доступ к РММ
	<i>0</i>	<i>SYSRIVECT</i>	Вектор прерывания при выходе за пределы RAM (64K или полностью)
<i>SYSBSLC</i>	<i>15</i>	<i>SYSBSLPE</i>	Разрешение защиты памяти загрузчика
	<i>14</i>	<i>SYSBSLOFF</i>	Запрет памяти загрузчика
	<i>2</i>	<i>SYSBSLR</i>	Назначение младших 16 байт RAM для загрузчика
	<i>0-1</i>	<i>SYSBSLSIZE</i>	Размер загрузчика (выбор сегментов)

# Системные регистры MSP430F5529

<i>Регистр</i>	<i>Биты</i>	<i>Поле</i>	<i>Назначение</i>
<i>SYSUNIV</i>	<i>0-15</i>	<i>SYSUNIV</i>	<i>Вектор пользовательского NMI</i>
<i>SYSSNIV</i>	<i>0-15</i>	<i>SYSSNIV</i>	<i>Вектор системного NMI</i>
<i>SYSRSTIV</i>	<i>0-15</i>	<i>SYSRSTIV</i>	<i>Вектор прерывания сброса</i>
<i>SYSBERRIV</i>	<i>0-15</i>	<i>SYSBSLOFF</i>	<i>Вектор прерывания ошибки системной шины</i>



# *Карта памяти MSP430F5529*

- *Фон-Неймановская архитектура с единым адресным пространством для кода, данных, и устройств ввода-вывода*
- *Прямой, без ограничений, доступ к любой точке адресного пространства*
- *Для устройств ввода-вывода применяется без ограничений весь набор команд и способов адресации*

# Карта памяти MSP430F5529

<b>4 x 32 Кб = 128 Кб</b> <b>Основная Flash-память</b> <b>(Bank A – Bank D)</b>	<b>Таблица векторов прерываний</b>	<b>243FFh</b> <b>0FFFFh</b> <b>0FF80h</b> <b>04400h</b> <b>043FFh</b>
<b>4 x 2 Кб = 8 Кб RAM</b> <b>(Sector 0 – Sector 3)</b>	<b>Альтернативная таблица векторов</b>	<b>02400h</b> <b>023FFh</b>
<b>2 Кб USB RAM</b> <b>(Sector 7)</b>		<b>01C00h</b>
<b>Таблица дескрипторов устройств</b>		<b>01A00h–01A93h</b>
<b>4 x 128б = 512б</b> <b>Информационная Flash-память</b> <b>(Info A – Info D)</b>		<b>019FFh</b> <b>01800h</b>
<b>4 x 512б = 2Кб</b> <b>Flash-память начальной загрузки</b> <b>(BSL0-BSL3 – BootStrap Loader)</b>		<b>017FFh</b> <b>01000h</b>
<b>4К Порты в/в</b>		<b>00FFFh</b>
<b>00000h</b> <b>16</b>		

# *Карта памяти MSP430F5529*

- *RAM:*
- *4 сектора по 2 Кб*
- *Каждый из секторов может быть полностью отключен, данные теряются*
- *Каждый из секторов автоматически переходит в режим пониженного энергопотребления, когда это возможно*
- *USB RAM может использоваться как обычная RAM, если USB не используется*

# ***Карта памяти MSP430F5529***

- ***Flash:***
- ***Основная flash память делится на сегменты по 512 б. Информационная flash память – на 4 сегмента по 128 б.***
- ***Каждый из сегментов может быть стерт за один шаг, также как и все сегменты одновременно. Информационные сегменты стираются индивидуально***
- ***Сегмент А может независимо блокироваться***
- ***Процессор может выполнять пересылки в 1 байт, 1 слово или несколько слов***

# **Система синхронизации MSP430F5529**

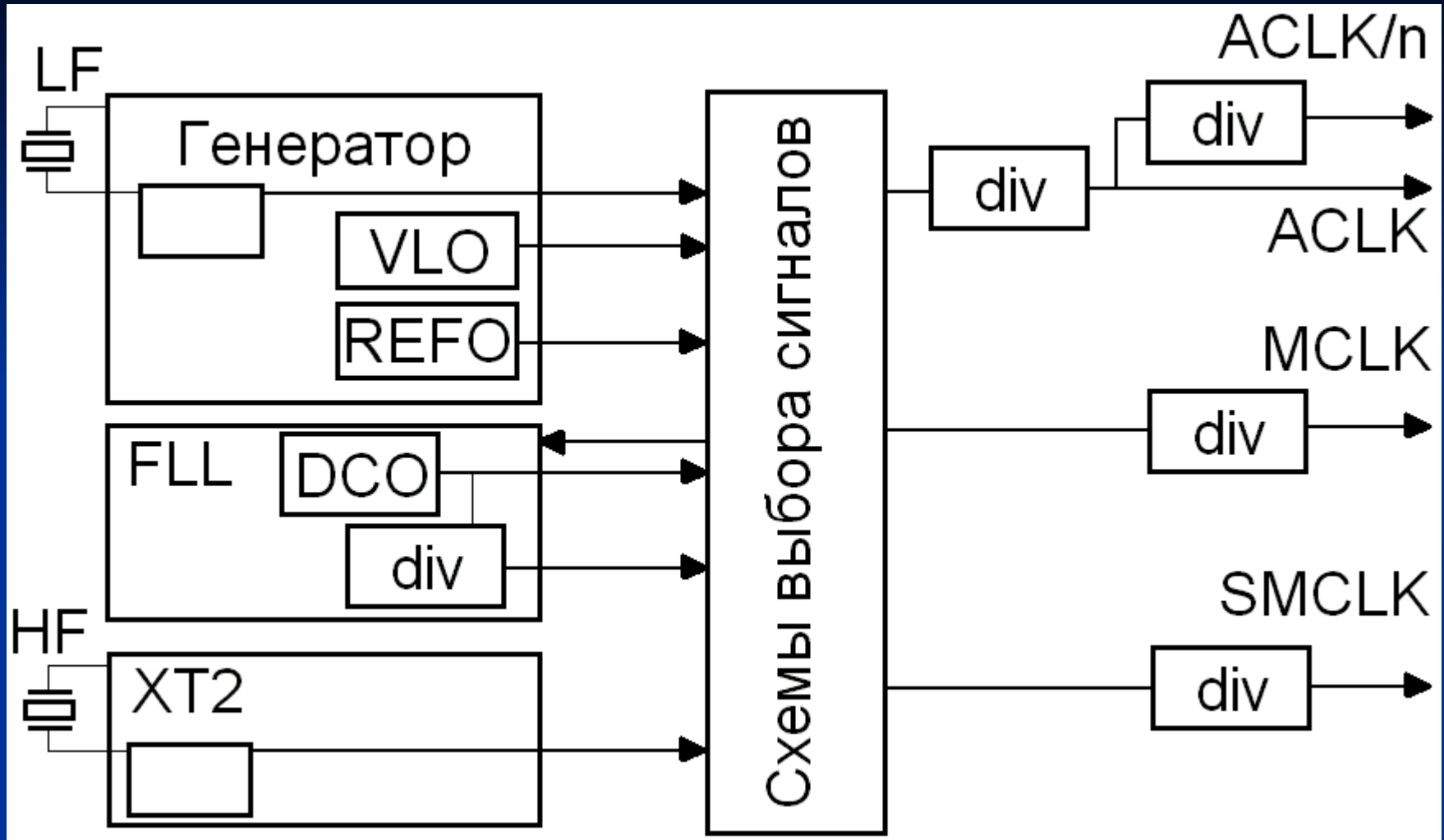
- **UCS – Unified Clock System**
- **Источники синхросигналов:**
- **32 КГц кварцевый генератор (XT1 LF)**
- **Внутренний генератор низкой частоты со сверх малым потреблением (VLO), около 9,4 КГц**
- **Внутренний низкочастотный генератор (REFO) 32 КГц**
- **Интегрированный внутренний цифровой управляемый генератор (DCO), стабилизируется с помощью цифровой автоподстройки частоты (FLL – frequency locked loop)**
- **Высокочастотный кварцевый генератор (XT2) 4 – 32 МГц. На плате установлен 4 МГц**

# ***Система синхронизации MSP430F5529***

- ***Три синхросигнала выбираются из этих источников:***
- ***Вспомогательная тактовая частота (ACLK)***
- ***Главная частота (MCLK), используется для тактирования процессора***
- ***SMCLK (Sub-Main), используется для тактирования периферии***
- ***Буферный выход частоты ACLK/n (1, 2, 4, 8, 16, 32)***



# Система синхронизации MSP430F5529



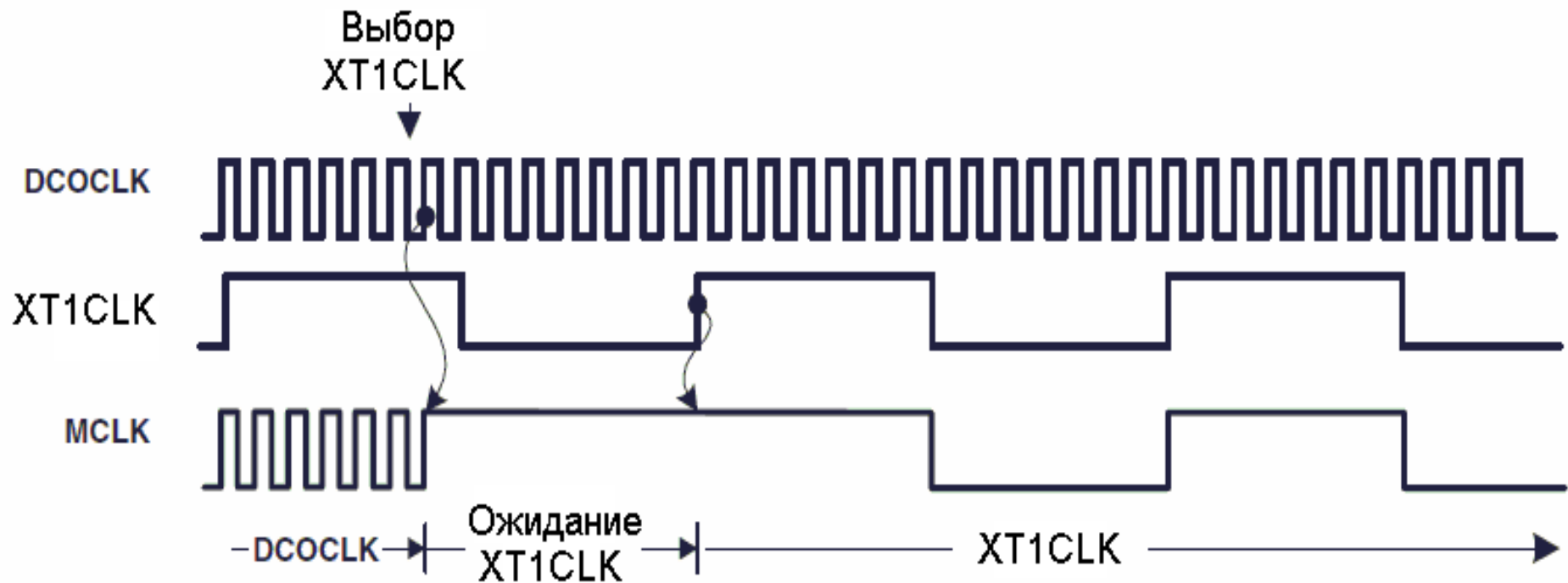
■ ***div: /1, /2, /4, /8, /16, /32***

# ***Система синхронизации MSP430F5529***

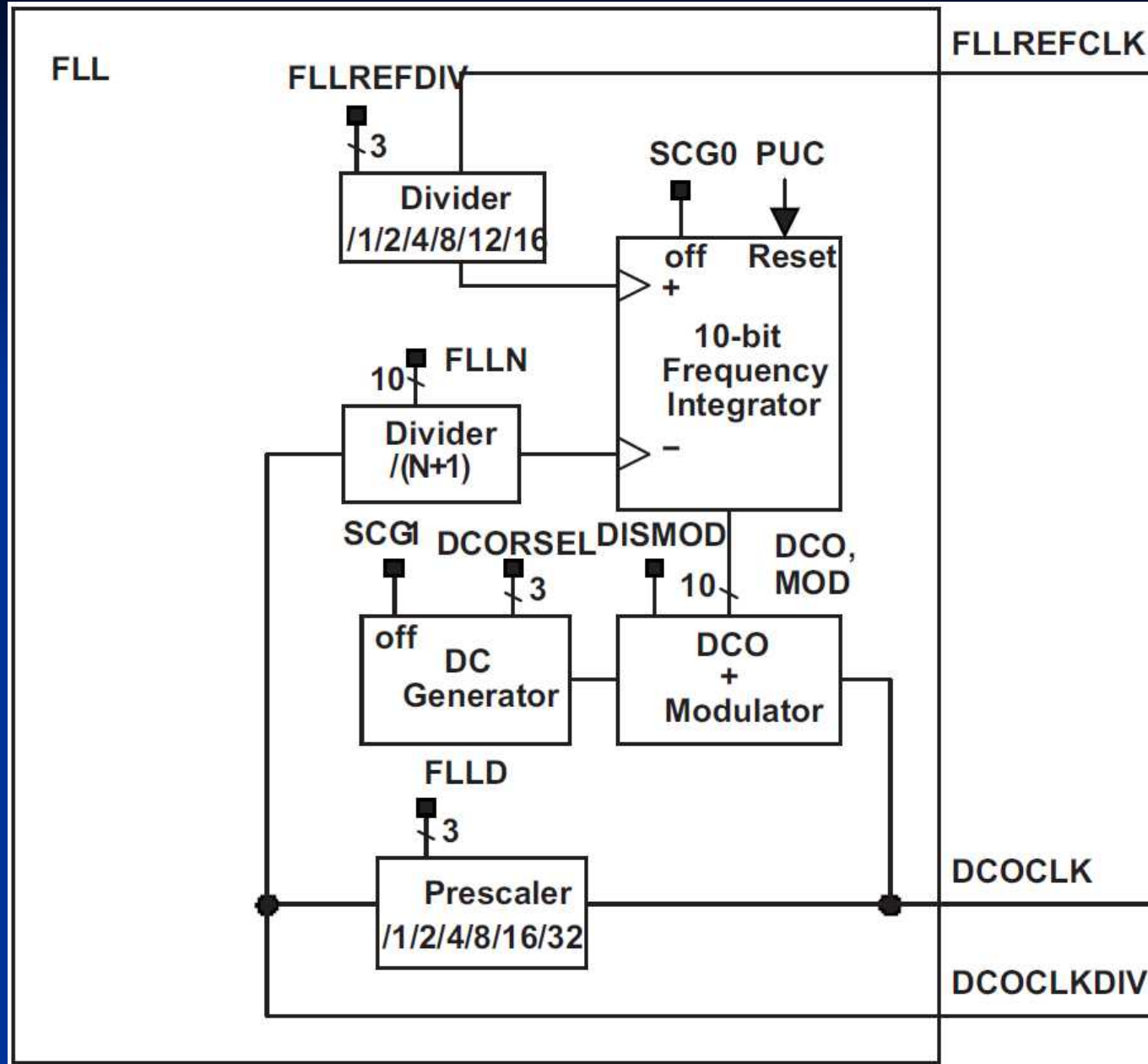
- ***После сброса:***
- ***Источником для ACLK выбирается XT1CLK***
- ***Источником для MCLK, SMCLK выбирается DCOCLKDIV***
- ***Разрешается автоподстройка, источником для FLL выбирается XT1CLK***
- ***Для F5529 выводы кварцевых генераторов разделяются с цифровыми I/O. Поэтому после сброса эти выводы конфигурируются как цифровые, и сигналы от кварца недоступны***

# Система синхронизации MSP430F5529

- Переключение MCLK и SMCLK с одного источника на другой:



# Система синхронизации MSP430F5529



# Система синхронизации MSP430F5529

- Входная частота **FLLREFCLK** для FLL выбирается битами SELREF регистра UCSCTL3. Поле FLLREFDIV задает делитель (**/n**) этой частоты: 1, 2, 4, ..., 16.
- Поле DCORSEL (рег. UCSCTL1) задает один из 8 диапазонов частот
- Поле FLLN (рег. UCSCTL2) задает множитель DCO, определяющий 1 из 32 уровней **N** внутри диапазона
- Поле FLLD (рег. UCSCTL2) задает делитель **D** = 1, 2, 4, ..., 32 для частоты DCOCLKDIV на выходе

# Система синхронизации MSP430F5529

## ■ Частота на выходе

$$DCOCLK = (FLLREFCLK / n) * (N+1) * D$$

## ■ Частота на выходе

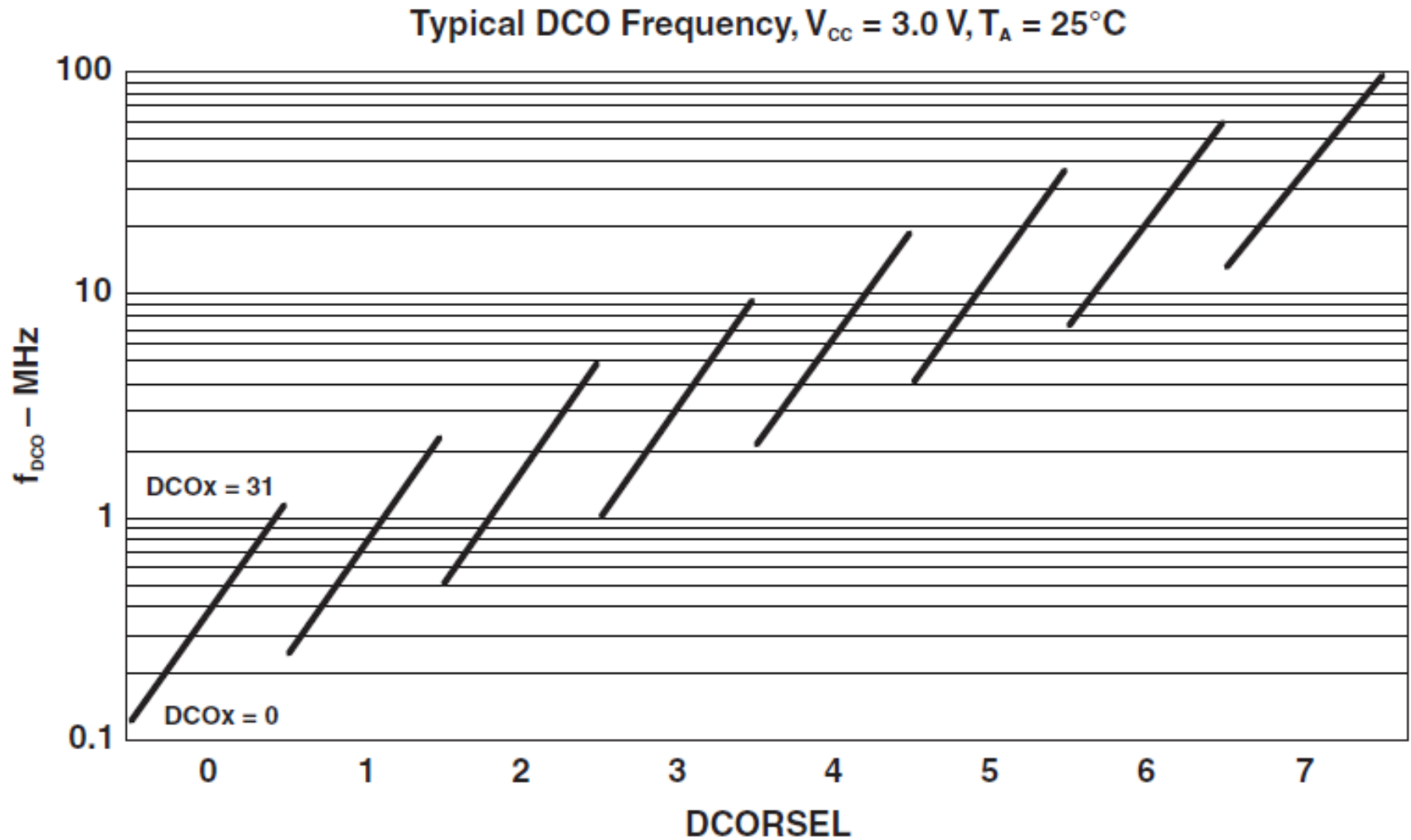
$$DCOCLKDIV = (FLLREFCLK / n) * (N+1)$$

## ■ Обязателен выбор DCORSEL:

■ 000 : 0,07 — 1,7 МГц	100 : 1,3 — 28,2 МГц
■ 001 : 0,15 — 3,45 МГц	101 : 2,5 — 54,1 МГц
■ 010 : 0,32 — 7,38 МГц	110 : 4,6 — 88 МГц
■ 011 : 0,64 — 14,0 МГц	111 : 8,5 — 135 МГц



# Система синхронизации MSP430F5529



# Система синхронизации MSP430F5529

- Поля MOD и DCO задают начальную частоту блока автоподстройки, что значительно ее ускоряет.
- Время подстройки на 1 уровень DCO:  
 $32 * n$  тактов FLLREFCLK
- Время подстройки DCO в наихудшем случае:  
 $32 * 32 * n$  тактов FLLREFCLK
- Дождаться стабилизации частоты можно, используя проверку флагов ошибок

# Система синхронизации MSP430F5529

- **UCS** – *Unified Clock System*
- **DCO** – *Digitally Controlled Oscillator*

Регистр	Адрес	Назначение
UCSCTL0	0160h	Управление UCS
UCSCTL1	0162h	Управление UCS
...		
UCSCTL8	0170h	Управление UCS

# Система синхронизации MSP430F5529

Регистр	Биты	Поле	Назначение
UCSCTL0	8-12	DCO	Поддиапазон частот DCO
	3-7	MOD	Счетчик модулятора
UCSCTL1	4-6	DCORSEL	Выбор диапазона частот DCO
	0	DISMOD	Запрет модуляции (FLL)
UCSCTL2	12-14	FLLD	Делитель FLL (DCOCLKDIV)
	0-9	FLLN	Множитель DCO. Больше 0
UCSCTL3	4-6	SELREF	Выбор источника для FLL
	0-2	FLLREFDIV	Делитель частоты FLL
UCSCTL4	8-10	SELA	Выбор источника для ACLK
	4-6	SELS	Выбор источника для SMCLK
	0-2	SELM	Выбор источника для MCLK

# Система синхронизации MSP430F5529

Регистр	Биты	Поле	Назначение
UCSCTL5	12-14	DIVPA	Делитель ACLK (внешний)
	8-10	DIVA	Делитель ACLK
	4-6	DIVS	Делитель SMCLK
	0-2	DIVM	Делитель MCLK
UCSCTL6	14-15	XT2DRIVE	Диапазон частот XT2
	12	XT2BYPASS	Прямой сигнал от резонатора XT2
	8	XT2OFF	Отключение XT2, если не источник для A/M/SMCLK
	7-6	XT1DRIVE	Ток по выходу XT1

# Система синхронизации MSP430F5529

Регистр	Биты	Поле	Назначение
UCSCTL6	4	XT1BYPASS	Прямой сигнал от резонатора XT1
	2-3	CAP	Выбор емкости на резонаторе
	1	SMCLKOFF	Отключение SMCLK
	0	XT1OFF	Отключение XT1, если не источник для A/M/SMCLK
UCSCTL7	3	XT2OFFFG	Флаг сбоя генератора XT2
	1	XT1LFOFFG	Флаг сбоя генератора XT1
	0	DCOFFG	Флаг сбоя генератора DCO



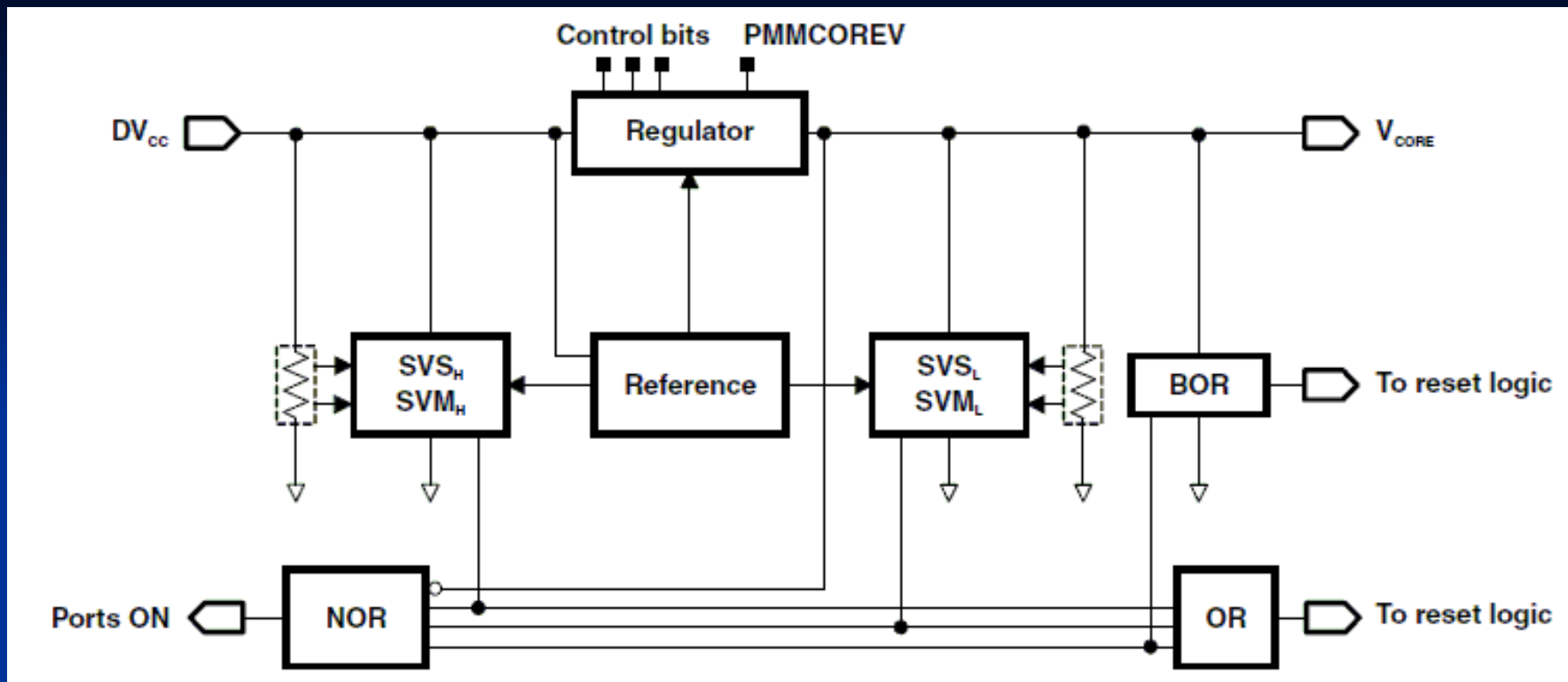
# *Система синхронизации MSP430F5529*

<i>Регистр</i>	<i>Биты</i>	<i>Поле</i>	<i>Назначение</i>
<i>UCSCTL8</i>	<i>0-3</i>		<i>Разрешение запросов по синхросигналам</i>

# Режимы питания MSP430F5529

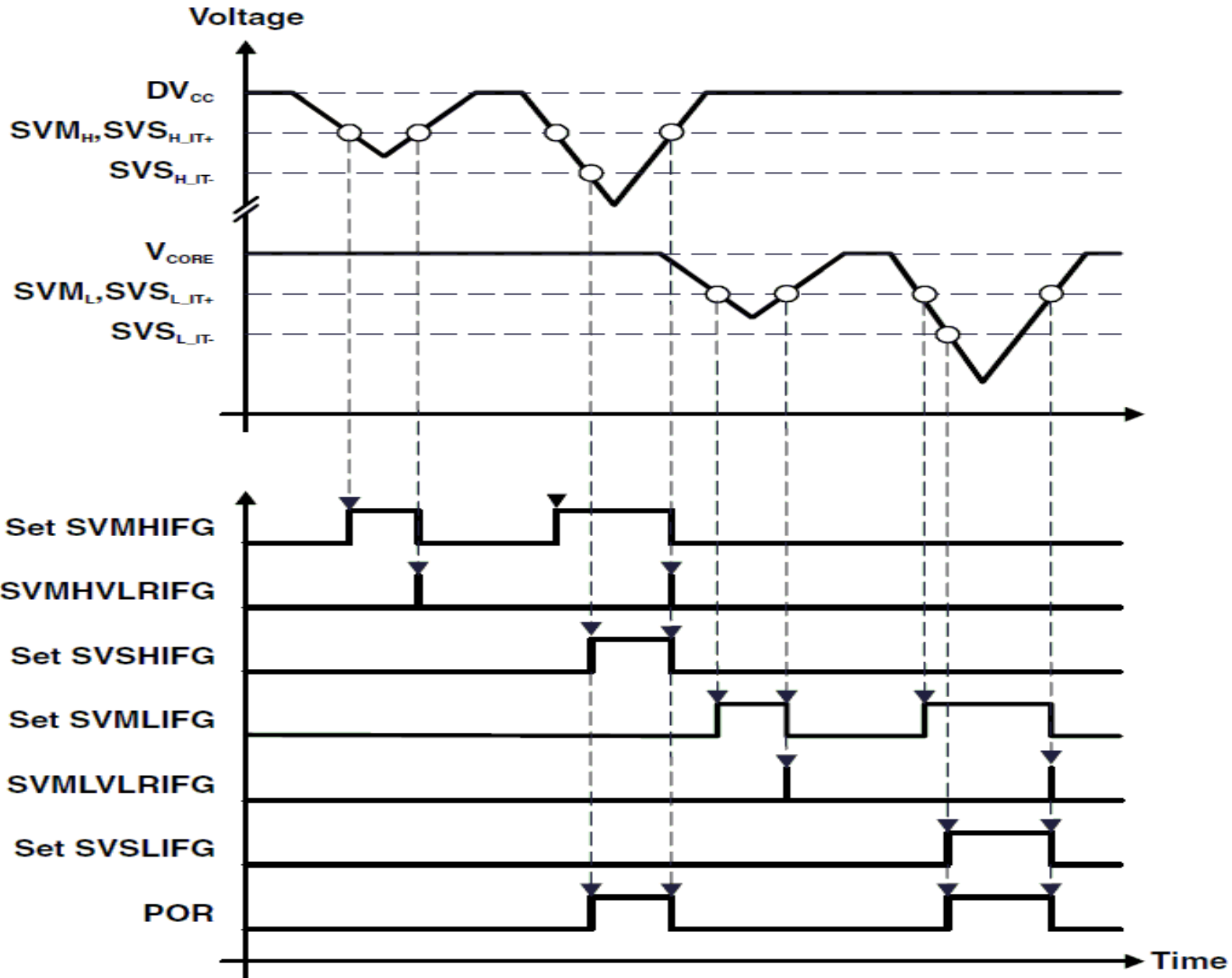
- Входное напряжение 1,8-3,6 В
- **PMM – Power Management Module**
- 4 уровня напряжения для питания ядра (Vcore), задаваемых программно
- Супервизор уровня напряжения (**SVS** - Supply Voltage Supervisor) с программируемым порогом как для выходного, так и для входного напряжения
- Монитор уровня напряжения (**SVM** - Supply Voltage Monitor) – аналогично
- Сброс при низком питании (BOR)
- Программно доступные индикаторы сбоя питания
- Защита выводов от сбоя по питанию

# Режимы питания MSP430F5529

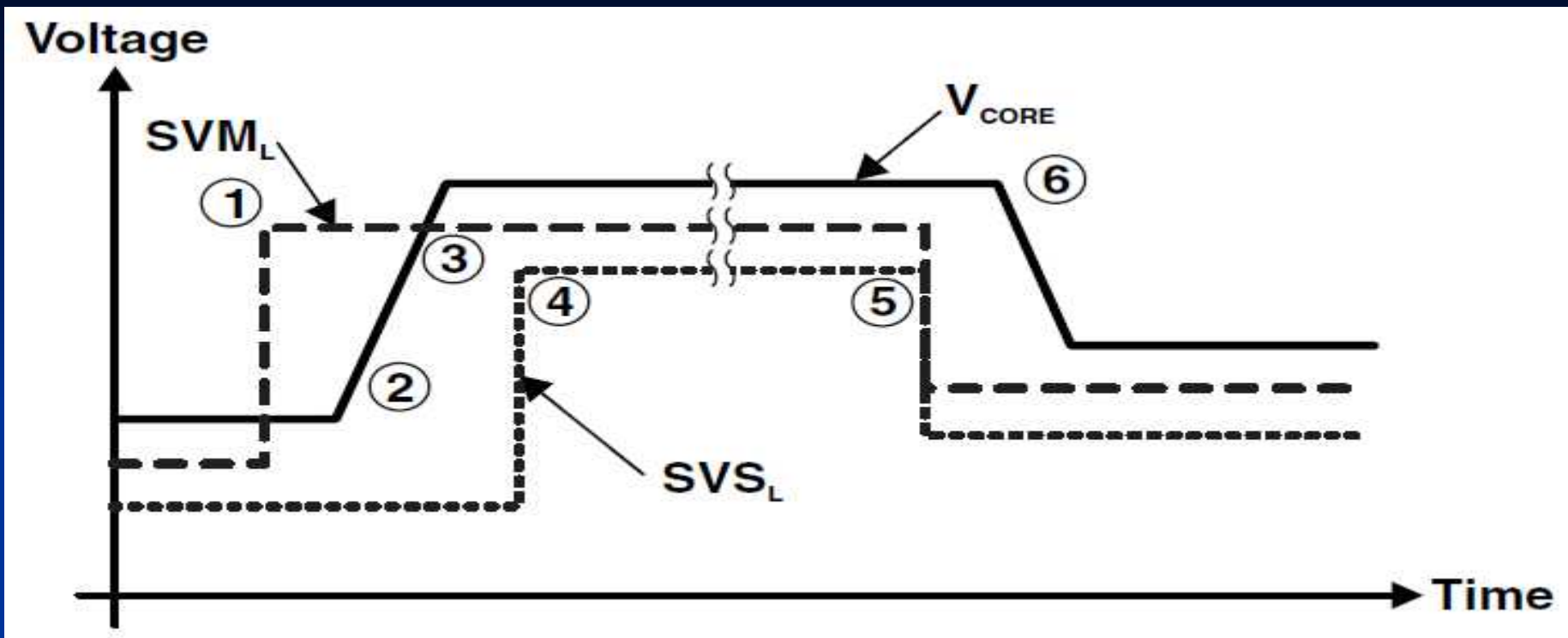


- ***SVS/M<sub>H/L</sub>*** – ***Supple Voltage Supervisor / Monitor***
- ***Монитор изменения напряжения – только отслеживает выход за пороговое значение, супервизор еще и генерирует сигнал сброса***
- ***H – на входе, L – на выходе***

# Режимы питания MSP430F5529

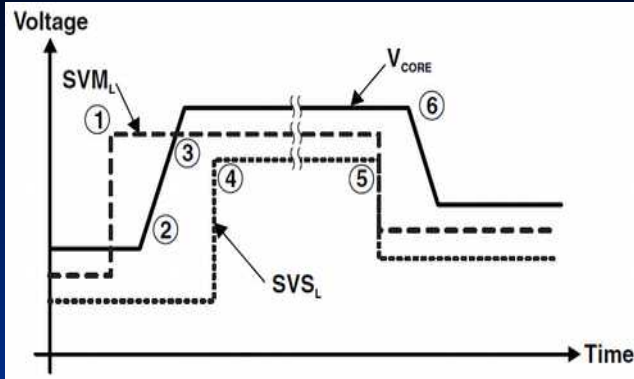


# Режимы питания MSP430F5529



- При изменении уровня  $V_{core}$  нельзя увеличивать частоту MCLK пока не установится новый уровень напряжения. Для проверки уровня  $V_{core}$  используется  $SVM_L$

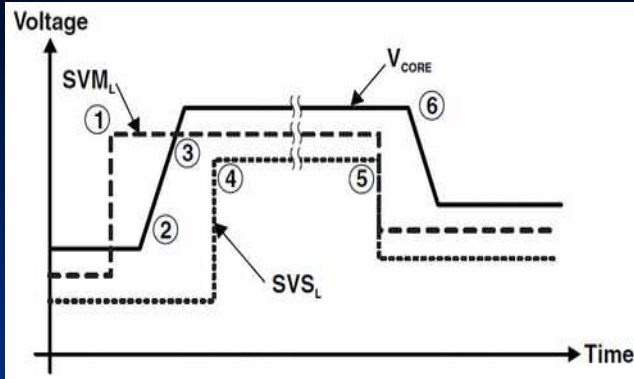
# Режимы питания MSP430F5529



- ***Vcore можно изменять только на один уровень за 1 раз***

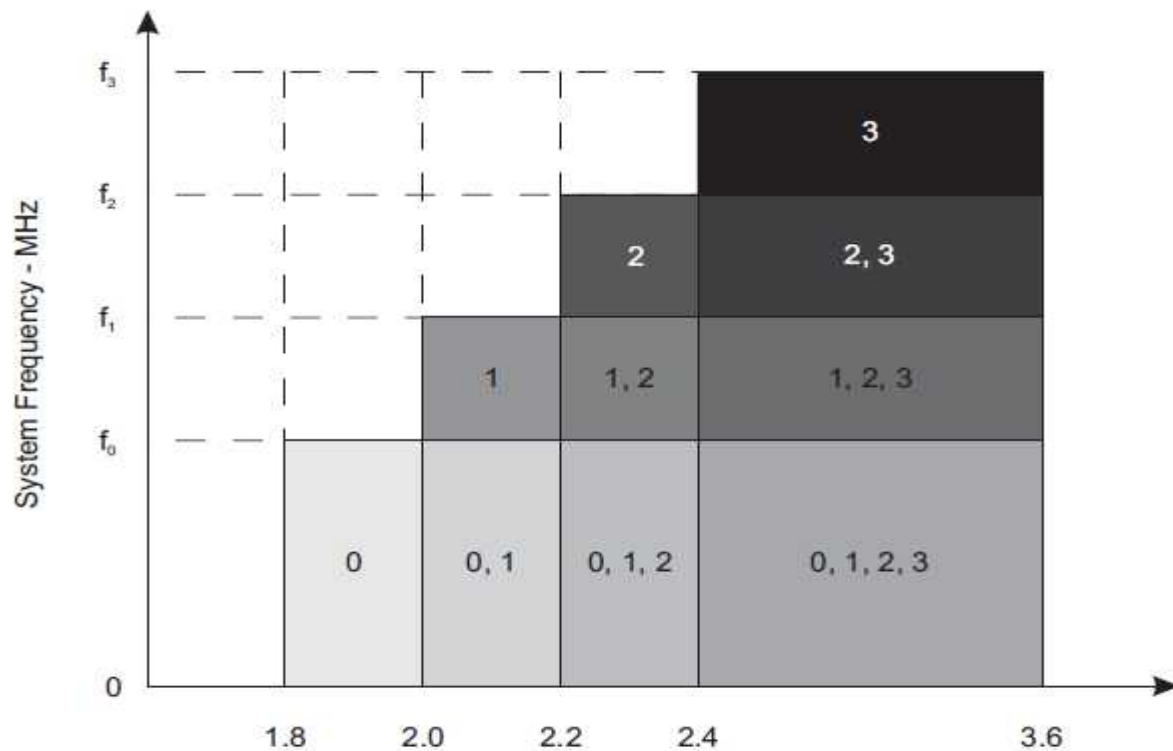
- ***1. Устанавливаются новые уровни  $SVM_H$ ,  $SVS_H$ , чтобы убедиться, что входное напряжение  $DV_{CC}$  выше планируемого  $V_{core}$ . Установить новый уровень  $SVM_L$ , дождаться установки флага  $SVSMLDLYIFG$***
- ***2. Установить  $PMMCOREV$  для определения нового уровня  $V_{core}$***
- ***3. Дождаться установки флага  $SVMLVLRIFG$***
- ***4. Установить новый уровень  $SVS_L$***

# Режимы питания MSP430F5529



- При снижении уровня питания, нужно предусмотреть, чтобы частота  $MCLK$  не оказалась выше допустимой для данного уровня. Понижение питания также возможно только на 1 уровень за 1 раз
- 5. Задаем  $SVM_L$ ,  $SVS_L$  для нового уровня и ожидаем установки  $SVSMLDLYIFG$
- 6. Программируем новый уровень  $V_{core}$ , задав  $PMMCOREV$

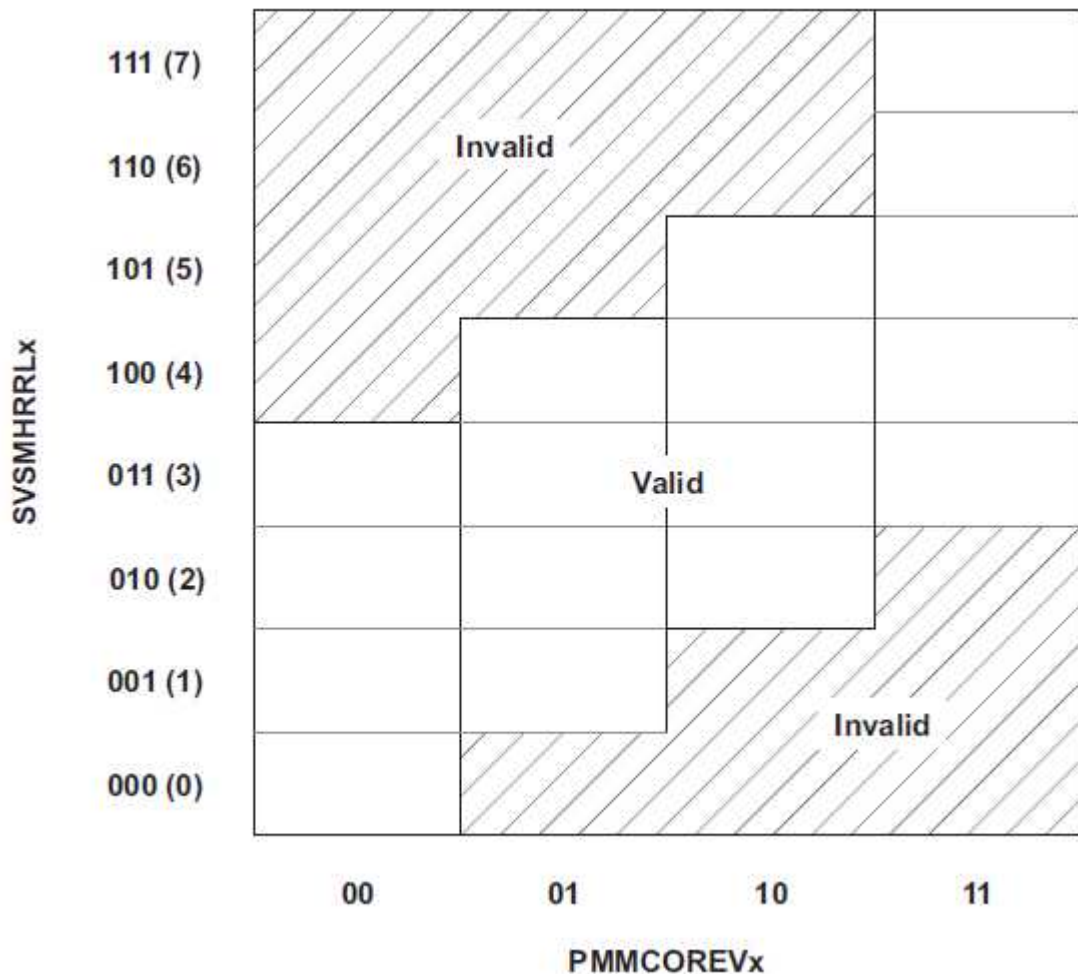
# Режимы питания MSP430F5529



<i>DVCC(V)</i>	<i>PMMCCOREV[1:0]</i>	<i>Fsys max (MHz)</i>
$\geq 1,8$	00 = 1,4 (Active Mode)	8
$\geq 2,0$	01 = 1,6 (Active Mode)	12
$\geq 2,2$	10 = 1,8 (Active Mode)	20
		40



# Режимы питания MSP430F5529



- Поле **SVSHRVL** задает уровни напряжения порога  $SVS_{H\_IT-}$ .  
Типовые значения 1,68; 1,88; 2,08; 2,18 В.
- **SVSMHRRL**:  
 $SVS_{H\_IT+}$  1,74;  
1,94; 2,14; 2,30;  
2,40; 2,70; 3,10;  
3,10 В

- Допустимые значения **SVSMHRRL** (определяет уровни  $SVS_{H\_IT+}$  и  $SVM_{H_1}$ ) в зависимости от **PMMCOREV**

# Режимы питания MSP430F5529

Режим	Описание	CPU (MCLK)	SMCLK	AMCLK	Сохранение содержимого RAM	BOR	Самоактивация	Источники прерывания
<b>Активный</b>	ЦПУ, все тактовые сигналы и периферия разрешены	●	●	●	●	●		Таймеры, ADC, DMA, USART, WDT, I/O, компаратор, внешние прерывания, USCI, RTC, другая периферия
LPM0	ЦПУ выключен, тактирование периферии разрешено		●	●	●	●	●	Таймеры, ADC, DMA, USART, WDT, I/O, компаратор, внешние прерывания, USCI, RTC, другая периферия
LPM1	ЦПУ выключен, тактирование периферии разрешено, DCO запрещен, DC-генератор может быть запрещен		●	●	●	●	●	Таймеры, ADC, DMA, USART, WDT, I/O, компаратор, внешние прерывания, USCI, RTC, другая периферия
LPM2	ЦПУ выключен, разрешена только одна тактовая частота периферии			●	●	●	●	Таймеры, ADC, DMA, USART, WDT, I/O, компаратор, внешние прерывания, USCI, RTC, другая периферия
LPM3	ЦПУ выключен,			●	●	●	●	Таймеры, ADC, DMA, USART, WDT, I/O, компаратор, внешние прерывания, USCI, RTC, другая периферия
LPM3.5	Данные в RAM не сохраняются, RTC может быть разрешен (только в семействе MSP430F5xx)					●	●	Внешние прерывания, RTC
LPM4	ЦПУ выключен, все тактовые частоты запрещены				●	●		Внешние прерывания
LPM4.5	Данные в RAM не сохраняются, RTC запрещены (только в семействе MSP430F5xx)					●		Внешние прерывания

# Режимы питания MSP430F5529

Пробуждение  
(Wakeup): RTC,  
порт, сброс  
(RTS/NMI)

Off: **Vcore** (все модули)  
**RTC** - опционально  
**PMMREGOFF=1**

**LPMx.5**

On: **Vcore**  
Off: **CPU/MCLK, FLL, ACLK**  
**CPUOFF=1, OSCOFF=1**  
**SCG0=1, SCG1=1**

DoBOR, ошибка  
защиты, сбой  
низкого питания,  
Сброс (RST/NMI)

**BOR**

**POR**

DoPOR; сбой  
питания: SVSH,  
SVSL, SVMH OVP,  
SVML OVP

**PUC**

**Активный  
режим**

**LPM4**

**LPM3**

**LPM2**

**LPM1**

**LPM0**

On: **Vcore, ACLK**  
Off: **CPU/MCLK, FLL,**  
**CPUOFF=1, OSCOFF=0**  
**SCG0=1, SCG1=1**

On: **Vcore, ACLK**  
Off: **CPU/MCLK, FLL,**  
**CPUOFF=1, OSCOFF=0**  
**SCG0=0, SCG1=1**

On: **Vcore, ACLK**  
Off: **CPU/MCLK, FLL,**  
**CPUOFF=1, OSCOFF=0**  
**SCG0=1, SCG1=0**

On: **Vcore, ACLK, FLL**  
Off: **CPU/MCLK,**  
**CPUOFF=1, OSCOFF=0**  
**SCG0=0, SCG1=0**

Нарушение защиты  
PMM, Flash, WDT Active;  
События периферии;  
WDT Active: переполне-  
ние, время

**Любое разрешенное  
прерывание и NMI**

# Режимы питания MSP430F5529

- **SVS** - *Supple Voltage Supervisor*
- **SVM** - *Supple Voltage Monitor*
- **PMM** – *Power Management Module*

Регистр	Адрес	Назначение
<i>PMMCTL0</i>	<i>0120h</i>	<i>Управление PMM</i>
<i>PMMCTL1</i>	<i>0122h</i>	<i>Управление PMM</i>
<i>SVSMHCTL</i>	<i>0124h</i>	<i>Управление SVS, SVM по входу</i>
<i>SVSMLCTL</i>	<i>0126h</i>	<i>Управление SVS, SVM по выходу</i>
<i>PMMIFG</i>	<i>012Ch</i>	<i>Флаги прерываний</i>
<i>PMMIE</i>	<i>012Eh</i>	<i>Разрешение прерываний</i>
<i>PM5CTL0</i>	<i>0130h</i>	<i>Управление режимом LPMx.5</i>

# Режимы питания MSP430F5529

Регистр	Биты	Поле	Назначение
PMMCTL0	8-15	PMMPW	Пароль
	4	PMMREGOFF	Отключение регулятора
	3	PMMSWPOR	Программный POR
	2	PMMSWBOR	Программный BOR
	0-1	PMMCOREV	Уровень питания Vcore
PMMCTL1			Резерв
SVSMHCTL	15	SVMHFP	Режим высокой производительности SVM
	14	SVMHE	Разрешение SVMH
	12	SVMHOVPE	Разрешение определения превышения напряжения на входе

# Режимы питания MSP430F5529

Регистр	Биты	Поле	Назначение
SVSMHCTL	11	SVSHFP	Режим высокой производительности SVS
	10	SVSHE	Разрешение SVS <sub>H</sub>
	8-9	SVSHRVL	Уровень напряжения на входе для сброса
	7	SVSMHACE	Разрешение автоматического контроля SVS <sub>H</sub> , SVM <sub>H</sub>
	6	SVSMHEVM	Маскирование событий SVS <sub>H</sub> , SVM <sub>H</sub>
	4	SVSHMD	Режим SVS <sub>H</sub> : генерация флагов прерывания в LPM2,3,4



# Режимы питания MSP430F5529

Регистр	Биты	Поле	Назначение
SVSMHCTL	3	SVSMHDLYST	Режим задержки SVSH, SVMH
	0-2	SVSMHRLL	Достигнутый уровень напряжения на входе
SVSMLCTL			Все поля аналогичны SVSMHCTL, но для напряжения на выходе
SVSMIO	12	SVMHVLROE	Разрешение на вывод SVMOUT выдать флаг SVMHVLRIFG
	11	SVMHOE	Разрешение на вывод SVMOUT выдать флаг SVMHIFG

# Режимы питания MSP430F5529

Регистр	Биты	Поле	Назначение
SVSMIO	5	SVMOUTPOL	Полярность сигнала SVMOUT: 1- активный высокий
	4	SVM <sup>L</sup> VLROE	Разрешение на вывод SVMOUT выдать флаг SVM <sup>L</sup> VLRIFG
	3	SVM <sup>L</sup> LOE	Разрешение на вывод SVMOUT выдать флаг SVM <sup>L</sup> LIFG
PMMIFG	15	PMMLPM5IFG	Флаг прерывания, если система находилась в режиме LPMx.5
	13	SVSLIFG	Флаг прерывания по напряжению выхода



# Режимы питания MSP430F5529

Регистр	Биты	Поле	Назначение
<i>PMMIFG</i>	12	<i>SVSHIFG</i>	Флаг прерывания по напряжению входа
	10	<i>PMMPORIFG</i>	Флаг пр-я программного POR
	9	<i>PMMRSTIFG</i>	Флаг пр-я по выводу сброса
	8	<i>PMMBORIFG</i>	Флаг пр-я программного BOR
	6	<i>SVMHVLIRIFG</i>	Флаг пр-я при достижении уровня напряжения на входе
	5	<i>SVMHIFG</i>	Флаг пр-я по напряжению входа
	4	<i>SVSMHDLIRIFG</i>	Флаг пр-я при достижении установленной задержки SVS и SVM на входе

# Режимы питания MSP430F5529

Регистр	Биты	Поле	Назначение
<i>PMMIFG</i>	2	<i>SVMLVLRIFG</i>	Флаг пр-я при достижении уровня напряжения на выходе
	1	<i>SVMLIFG</i>	Флаг пр-я по напряжению выхода
	0	<i>SVSMLDLYIFG</i>	Флаг пр-я при достижении установленной задержки SVS и SVM на выходе
<i>PMMRIE</i>	13	<i>SVSHVLRPE</i>	Разрешение POR при превышении уровня напряжения на входе
	12	<i>SVSHPE</i>	Разрешение POR при падении напряжения на входе ниже заданного уровня

# Режимы питания MSP430F5529

Регистр	Биты	Поле	Назначение
<i>PMMRIE</i>	9	<i>SVMLVLRPE</i>	Разрешение POR при превышении уровня напряжения на выходе
	8	<i>SVSLPE</i>	Разрешение POR при падении напряжения на выходе ниже заданного уровня
	6	<i>SVSHVLRIE</i>	Разрешение прерываний по уровню напряжения сброса на входе
	5	<i>SVMHIE</i>	Разрешение прерываний по напряжению входа
	4	<i>SVSMHDLYIE</i>	Разрешение прерываний по истечении задержки SVS, SVM на входе

# Режимы питания MSP430F5529

Регистр	Биты	Поле	Назначение
<i>PMMR1E</i>	2	<i>SVMLVLR1E</i>	Разрешение пр-й по уровню напряжения сброса на выходе
	1	<i>SVML1E</i>	Разрешение прерываний по напряжению выхода
	0	<i>SVSMLDL1E</i>	Разрешение пр-й по истечении задержки SVS, SVM на выходе
<i>PMM5CTL0</i>	0	<i>LOCKLPM5</i>	Блокировка конфигурации I/O при входе или выходе из LPMх.5. После установки, сбрасывается только пользователем или при следующей подаче питания.

- *RST/NMI максимально длительное время нахождения в режимах пониженного энергопотребления (особенно LPM3 и LPM4);*
- *использование прерываний для управления ходом выполнения программ;*
- *включение периферии только по мере необходимости;*
- *использование интегрированной периферии с низким потреблением энергии вместо программного выполнения функций;*
- *вычисление ветвей и использование таблиц значений вместо опроса флагов и длительных программных вычислений;*
- *избегать частого вызова функций и процедур из-за дополнительных затрат;*

- ***использовать одноктактные регистры ЦПУ в длинных процедурах;***
- ***отключать недоступные и неиспользуемые сегменты памяти при помощи регистра управления ОЗУ RCSTL0.***