

66.70 Estructura del Computador - Segunda oportunidad - 04/11/2009				
Apellido, nombres:				Padrón:
Ej 1	Ej 2	Ej 3	Ej 4	Nota

1) Resuelva las siguientes sumas en binario: a) $F9 + 8B$ y b) $10100111 + 11000011$. En cada caso indicar el resultado obtenido, el estado de los flags, el resultado en decimal y justifique si el resultado es correcto o no. Hacerlo considerando que se trata de (1) números enteros sin signo y (2) números enteros con signo representados en complemento a la base.

2) Se debe implementar un sistema básico de control para las compuertas que dirigen el flujo del agua en una represa hidroeléctrica. Cuando estas son abiertas, el agua que se encuentra en la reserva circula por las turbinas y los generadores, produciendo así una gran cantidad de energía. En caso de cerrarlas, el agua puede ser desviada por un camino alternativo (y no circula por las turbinas y los generadores) o permanecer en la represa. Estas compuertas se encuentran abiertas casi permanentemente, pero en algunos casos deben cerrarse para impedir que se produzcan incidentes.

- Si el nivel de agua de la represa es menor al mínimo necesario para garantizar un buen funcionamiento de los sistemas, las compuertas deberán cerrarse y permanecer cerradas hasta restaurar el volumen mínimo. El agua no es desviada sino que permanece en la represa.
- Si el nivel del agua supera el nivel máximo permitido, las compuertas deberán cerrarse para que el exceso de agua pueda desviarse y eliminarse rápidamente para luego continuar con el funcionamiento habitual.
- Por otra parte, en caso de que la energía producida por hora supere el máximo tolerable por los generadores, las compuertas también deberán cerrarse para evitar un sobrecalentamiento de los dispositivos. Sin embargo, si la temperatura de todo el sistema no supere la máxima permitida, la compuerta debe permanecer abierta.
- Por ultimo, si la temperatura del sistema se encuentra por encima de temperatura máxima para un funcionamiento óptimo, pero los niveles de agua y de energía se encuentran en rangos normales, las puertas deberán permanecer abiertas. En caso contrario estas deben cerrarse.

a) Diseñar un circuito lógico que controle cuando se debe cerrar la compuerta. Esta debe ser una solución lógica de dos niveles y de mínima complejidad. Detallar el uso de variables seleccionada para la resolución.

b) Expresar a la función que define al sistema implementado como (1) suma de productos y (2) producto de sumas.

c) Comparar las soluciones obtenidas simplificando por 1's y por 0's. Decidir y justificar cual considera más conveniente.

d) Implementar el circuito del punto a) con un único tipo de compuerta. Elegir el tipo de compuerta que considere más conveniente. Utilizar la cantidad de entradas que le sean necesarias.

3) Presentar el diagrama circuital del interior de un sumador de 6 bits, incluyendo salidas de carry(C), overflow(V), cero(Z) y signo(N). Suponiendo que todas las compuertas poseen un retardo de 15 ns, estimar el tiempo máximo que debe transcurrir para poder obtener el resultado de la suma deseada y el estado de los flags.

4) Obtener la tabla de estados, diagrama de estados, módulo, estados prohibidos y secuencias prohibidas (en caso de que estos existan) del siguiente contador sincrónico. Se sabe que esta implementado con tres con FF-JK Master-Slave. Los FF responden a las siguientes ecuaciones:

A) $J_a = A + B \cdot \sim C$

B) $J_b = C$

C) $J_c = \sim B$

$K_a = C$

$K_b = A \text{ Xor } C$

$K_c = A \cdot \sim B$

1) Implementar un circuito sumador/restador que tome 2 palabras de 5 bits y un bit de control que indica si realizar suma o resta. Se dispone unicamente de compuertas AND, OR y XOR. Indicar la circuiteria necesaria para obtener el resultado y los flags correspondientes a la operación realizada. Suponiendo que en la entrada del circuito implementado se colocan los siguientes números:

a) $0x17 + 0x1A$

b) $0x16 + 0x15$

Indicar el resultado esperado y los flags correspondientes. Considerar primero los numeros sin signo y luego expresados en complemento al módulo.

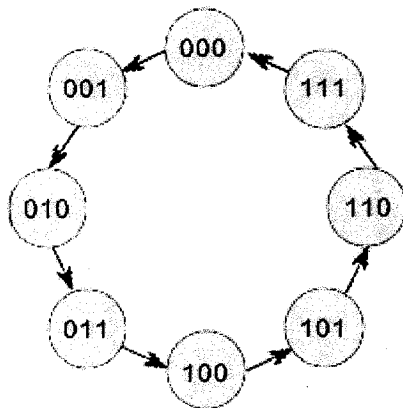
2) Se quiere desarrollar un circuito que tome un número de 4 bits expresado en complemento a la base e indique se éste es multiplo de 3 y si el resultado de la division es positivo o negativo. Por cuestiones externas al circuito a implementar, el numero 0 nunca estará presente en la entrada. Diseñar el circuito con una lógica de 2 niveles y de minima complejidad.

a) Expresar a la función que define al sistema implementado como (1) suma de productos y (2) producto de sumas.

b) Implementar el circuito con un unico tipo de compuerta, la que considere más conveniente.

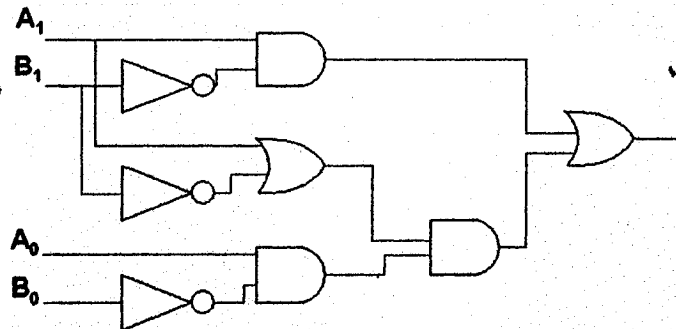
c) En este circuito en particular, hay redundancias? Si las hay justifique si son utiles o no para simplificar la logica del circuito a implementar.

3) Explicar el procedimiento necesario para diseñar un contador que siga la siguiente secuencia de tres dígitos con flip flops J-K, realizar la tabla de transiciones, efectuar las minimizaciones correspondientes y el circuito necesario para su implementación.



66.70 Estructura del Computador - 1er Cuatrimestre 2010				
Parcial - 27/04/2010				Turno de TP:
Apellido, Nombres:				Padrón:
Ej. 1	Ej. 2	Ej. 3	Ej. 4	Nota

Ej. 1) El siguiente circuito recibe a su entrada dos números enteros de 2 bits.



- Entendiendo que los números son enteros sin signo, indicar cuál es la función que implementa.
- Implementar esa misma función con una estructura mínima en dos niveles de compuerta del tipo suma de productos. Idem producto de sumas. Elegir la solución más conveniente explicando con qué criterio la eligió.
- Diseñe un circuito que implemente, con compuertas NAND exclusivamente, la misma función aritmética que en los puntos anteriores pero ahora considerando que los números son enteros con signo en complemento al módulo. En este caso cuál es el rango de valores que toman los sumandos?

Ej. 2) Un sumador recibe a su entrada dos números de 4 bits que representan enteros con signo en complemento al módulo. El valor de estos sumandos es provisto por dos registros que toman estos datos desde un sistema externo.

Si se produjese una condición fuera de rango la suma debe ser repetida con los mismos sumandos divididos por 2.

Una señal de alarma será activada en caso de que hubiese fuera de rango en más de 4 sumas (consecutivas o no).

Se pide:

Diseñar un circuito que implemente lo recién descrito, incluyendo la descripción interna del sumador y los registros mencionados. Pueden formar parte de este circuito los siguiente módulos: (de los cuales no es necesario describir la estructura interna): FlipFlops tipo D, tipo T y tipo JK, sumadores completos, multiplexores y compuertas OR, AND, De cada uno puede utilizar la cantidad que considere necesaria.

Ej. 3) Una función incompletamente especificada ¿facilita o complica la simplificación? ¿Por qué?

Ej. 4) Un sistema maneja datos por medio de registros de 16 bits. En este sistema la representación de punto fijo reserva 8 dígitos para la parte decimal y la representación en punto flotante es similar a la descrita en la norma IEEE754 salvo que la asignación de bits prevé 9 bits para la mantisa, 8 para el exponente y 1 para el signo.

Se pide:

- Representar el número real 123.6 en la notación de punto flotante
- Representar el mismo número en la notación de punto fijo
- Indicar (justificando) cuál de estas dos representaciones considera que representa más exactamente ese número real.

66.70 Estructura del Computador - 2do Cuatrimestre 2009					
Parcial - 20/10/2009				Total de páginas:	
Apellido, Nombres:				Turno:	Padrón:
Ej. 1	Ej. 2	Ej. 3	Ej. 4	Ej. 5	Nota

excluyendo esta carátula

Ejercicio 1

Proponga un diagrama circuital para un sumador de 16 bits utilizando sumadores completos de 4 bits.

- Explicar el funcionamiento de un sumador completo de palabras de 1 bit. Indique el circuito y tabla de verdad.
- Considerando que las compuertas AND, OR, NOT tienen un retardo de 10nseg y la compuerta XOR tiene un retardo de 20nseg, ¿Cuál es el tiempo máximo que tardará en obtener el resultado?
- ¿Qué problema genera hacer un sumador de 32 bits de esta manera?

Ejercicio 2:

Una ALU (unidad aritmético-lógica) realiza las siguientes operaciones: $C3h + 4Dh$ $2Ch + 6Ch$

- Para cada suma indicar su resultado y estado de los flags suponiendo que los números son sin signo, y luego suponiendo que están en complemento a 2. En ambos casos indicar (justique) si se fue de rango y dar el resultado en decimal.
- Explicar el circuito de la ALU que cumple la función de obtener los flags.

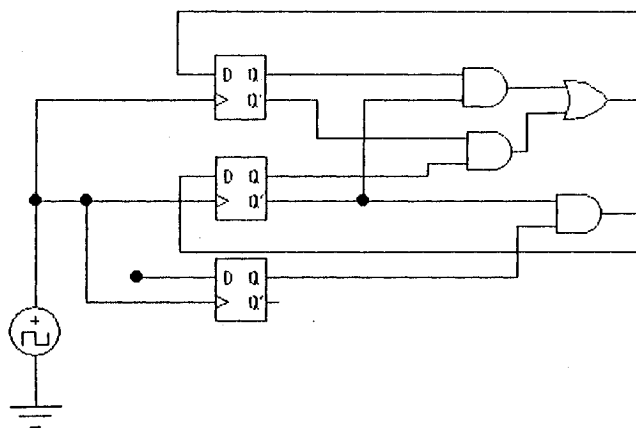
Ejercicio 3:

Se desea implementar un sistema de protección del CPU. El circuito deberá encender una alarma en los siguientes casos:

- Cuando la temperatura del microprocesador aumenta por arriba de los $80^{\circ}C$
 - Cuando la temperatura del disco rígido supera los $45^{\circ}C$
 - El cooler del micro deja de funcionar salvo que la temperatura del procesador sea inferior a $50^{\circ}C$
- Simplificar por el método de Karnaugh. Obtener todas las soluciones mínimas, tanto resolviendo por 1's como por 0's.
 - ¿Qué solución le parece más conveniente? ¿Por qué?
 - Implementar la solución propuesta en (b) utilizando solamente compuertas NAND.
 - ¿Cuál es la conveniencia de usar sólo compuertas NAND o sólo compuertas NOR?

Ejercicio 4:

Dado el siguiente circuito contador



- Indicar la tabla de estados, módulo, diagrama de estados y código de cuenta.
- ¿Qué es un estado prohibido? ¿Hay estados prohibidos en este circuito? ¿Cuáles?
- ¿Qué es una secuencia prohibida? ¿Hay secuencias prohibidas? ¿Cuáles?
- De ejemplos de otros tipos de componentes, además de contadores, que se puedan armar usando flip-flops.

1) Resolver las siguientes sumas como haría una UAL que opera el resultado obtenido, el estado de los flags y si el resultado es correcto. Los operandos son (i) números con signo que siguen la convención de complemento a dos (ii) números sin signo. Analice consistentemente la información que brindan los flags respecto del resultado y los rangos representables en cada caso.

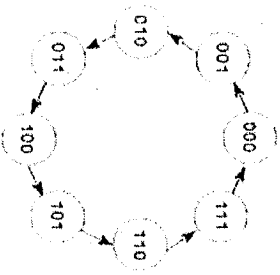
- 10101010 + 11010101
- F0 - D4

2) En un sistema de control de calidad, se extraen muestras de 4 piezas maquinadas por vez. Sus dimensiones son analizadas individualmente y en paralelo por distintos sensores que presentan una salida lógica según la pieza esté conforme o no a las especificaciones. Las 4 señales con los resultados de cada muestra serán entradas de un circuito lógico que deberá indicar:

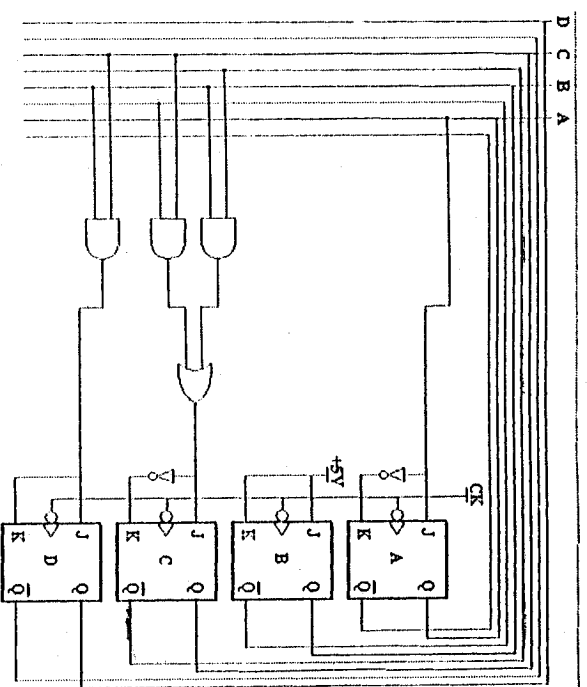
- Si todas las unidades han sido aprobadas
- Si hay mayoría de aprobadas
- Si hay igualdad de aprobadas y rechazadas
- Si hay mayoría de rechazadas
- Si todas han sido rechazadas

Diseñar el circuito pedido arribando a una solución con lógica de dos niveles de compuertas y luego implementarlo con un único tipo de compuertas. Especificar a qué corresponden los nombres y valores de todas las variables involucradas en el diseño.

3) Explicar el procedimiento necesario para diseñar un contador que siga la siguiente secuencia de tres dígitos con flip flops J-K, realizar la tabla de transiciones, efectuar las minimizaciones correspondientes y el circuito necesario para su implementación.



4) Analizar el funcionamiento del contador ilustrado en la figura e indicar su diagrama de estados



5) Realizar las siguientes operaciones, explicando detalladamente los pasos seguidos para el método indicado.

- (-11) x 12 [algoritmo de Booth, representación con 5 bits]
- 11 / 5 [división con restauración, representación con 4 bits]

Nombre y Apellido:
Padrón:

66.70 – Estructura del Computador
Parcialito 14/10, 2° cuatrimestre de 2009

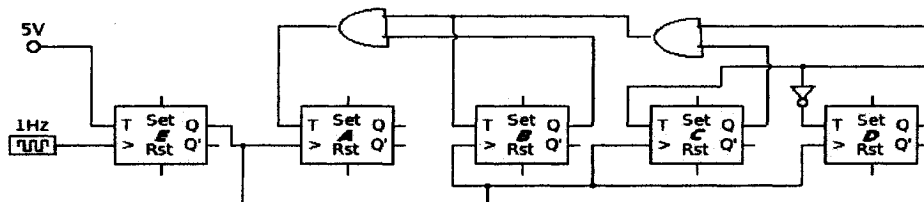
1) Resuelva las siguientes sumas:

- a) $F9 + 8B$
- b) $10100111 + 11000011$
- c) $10111 + 11001$

Indicar para cada una el resultado obtenido, el estado de los flags y si el resultado es correcto o se fue de rango (justificar). Hacerlo considerando que se trata de (1) números enteros sin signo y (2) números enteros con signo representados en complemento a la base.

2) Describir la tabla de verdad de la función lógica que indica si el módulo del producto de dos números con signo es mayor o igual que uno ($|A.B| \geq 1$). Considerar que los números son de 2 bits CON signo (los números negativos vienen representados en complemento al módulo). Expresar la función como suma de minterminos y como producto de maxiterminos. Simplificarla por unos y por ceros usando mapas de Karnaugh. Implementar el circuito que necesite la mínima cantidad de compuertas NAND.

3)



- a) Indicar si se trata de un circuito combinacional o secuencial. En caso de ser secuencial indicar su modo de funcionamiento (sincrónico o asincrónico).
- b) Dar la tabla de estados, el diagrama de estados e indicar cuál es el módulo del contador.
- c) Indicar los estados y secuencias prohibidas.
- d) Qué propósito cumple el FF-T E?