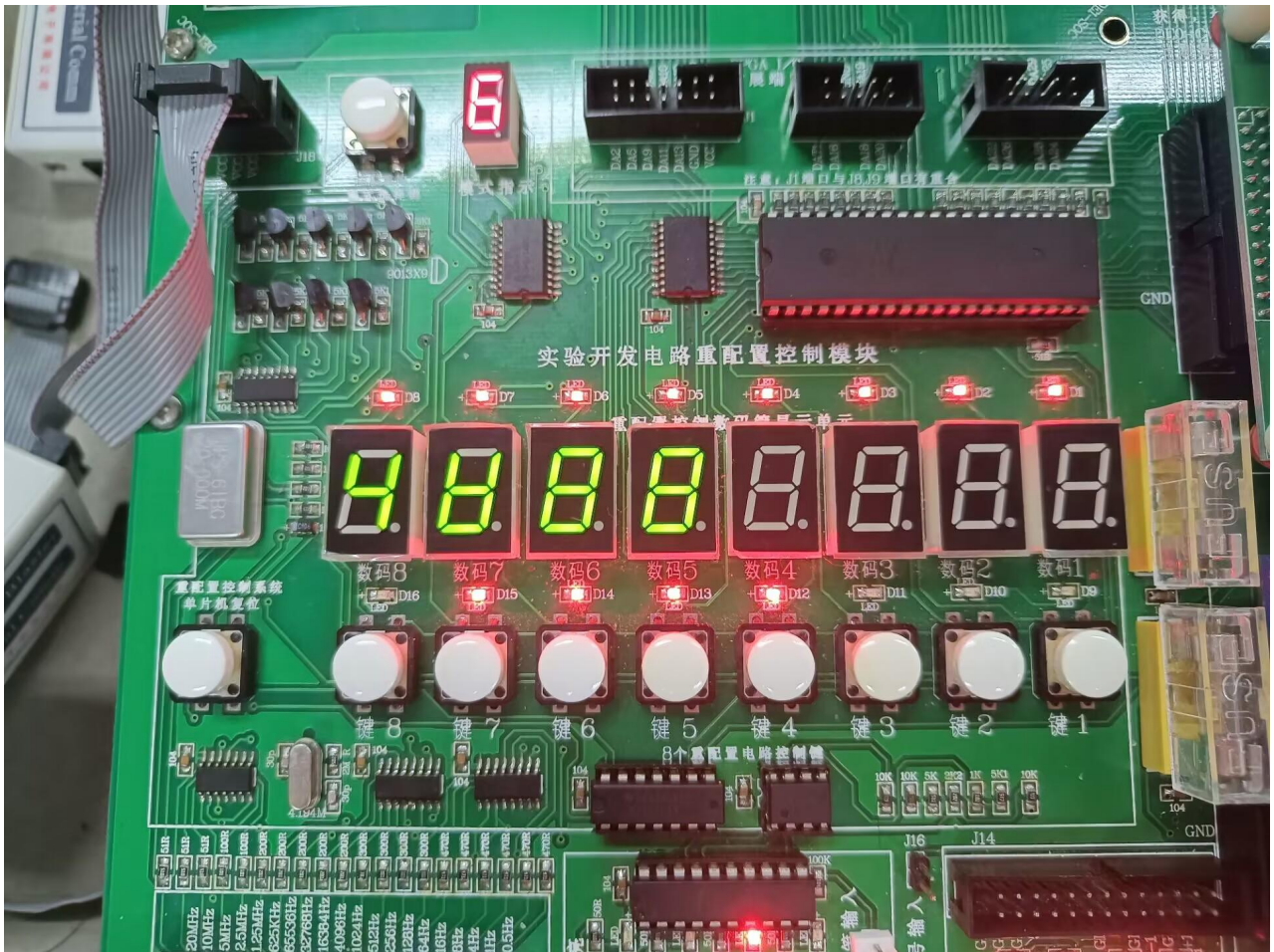
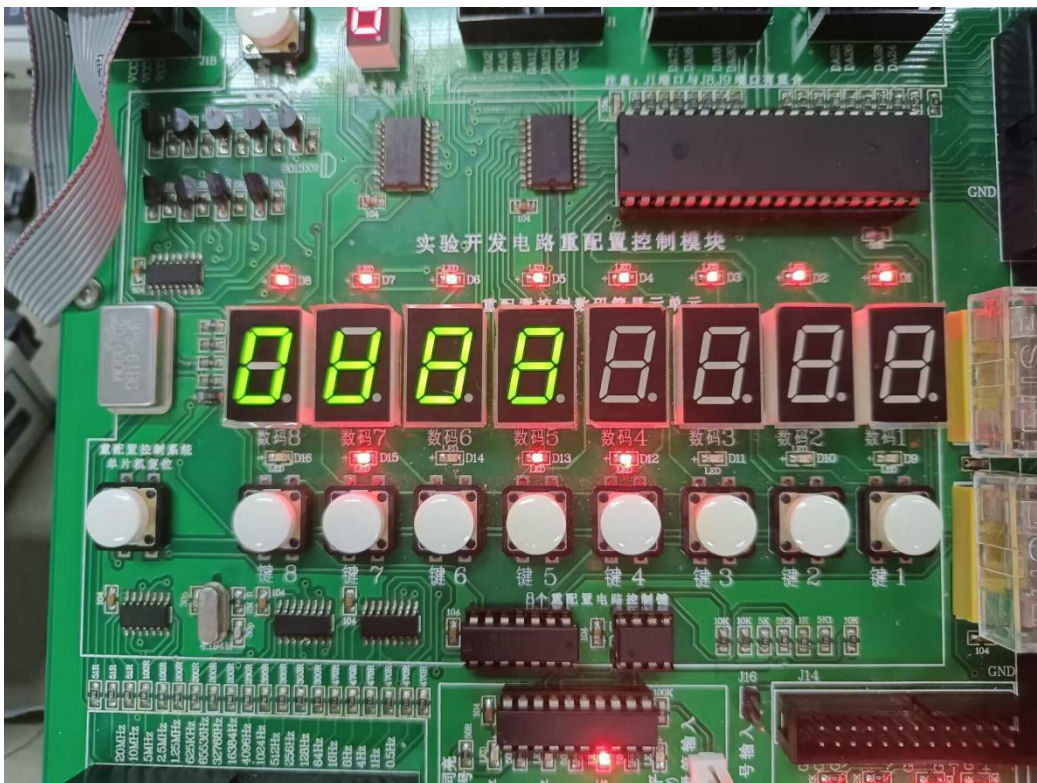


学号：202100130022	姓名：郭家宁	班级：2021 级数据班
实验题目：七段译码器的设计		
实验学时：	实验日期：2022-11-9	
实验目的：熟悉 Quartus II 的设计流程全过程，学习计数器的设计和硬件测试。 掌握原理图的设计方法。		
硬件环境：1. 实验室台式机 2. 计算机组成与设计实验箱		
软件环境：QuartusII 软件		
<p>实验内容与设计：</p> <p>1、实验内容</p> <p>(1) 设计工程文件，使实验平台工作于模式 6，锁定引脚并硬件下载测试，输入引脚 clock0 绑定于键 8, 输入引脚 rst0 绑定于键 7, 清零引脚绑定于键 6, 输出引脚 led[6..0] 绑定于数码 8。引脚锁定后进行编译、下载和硬件测试实验。将实验过程和实验结果写进实验报告。</p> <p>(2) 将实验原理、设计过程、硬件测试结果写进实验报告。</p> <p>2、实验原理图</p>  <p>3、实验步骤</p>		

1. 将置数端和清零端设置为高电平，用按键 8 给出时钟脉冲到数字显示 4。（数码灯亮为高电平亮）



2. 再给清零端置为低电平显示为 0，实现清零端



#### 4、实验结果

实验结果如上图，在实验箱的实验照片。

#### 结论分析与体会：

利用 74161 的计数器的功能，并且对 7448 译码器实验七段译码，并且展示在灯管上，最译码器有了更加深刻的理解与体会。