# 山东大学<u>计算机科学与技术</u>学院 计算机组成原理 课程实验报告

学号: 202100130022 姓名: 郭家宁 班级: 2021 级数据班

实验题目: 控制器实验

实验学时: 实验日期: 2022-12-4

实验目的:

了解设计控制器的微程序设计方法

硬件环境: 1. 实验室台式机2. 计算机组成与设计实验箱

软件环境: Quartus II 软件

## 实验内容与设计:

## 1、实验内容

目前控制器设计大都采用微程序设计方法,又称存储逻辑控制器。微程序控制器电路结构如图 13-1 所示。它由控制存储器 CROM、微程序  $\mu$  PC 计数器和微指令寄存器  $\mu$  IR 构成。

其中,微程序计数  $\mu$  PC 向控制存储器提供 8 位微地址,在控存读信号  $\overline{\mu}$  RD 的作用下,

读出一条长 24 位的微指令代码,并在打入命令 CP μIR 的作用下,送入μIR。

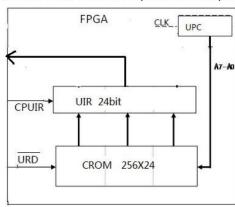
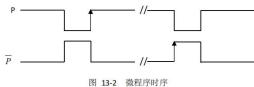


图 13-1 微程序控制器框图

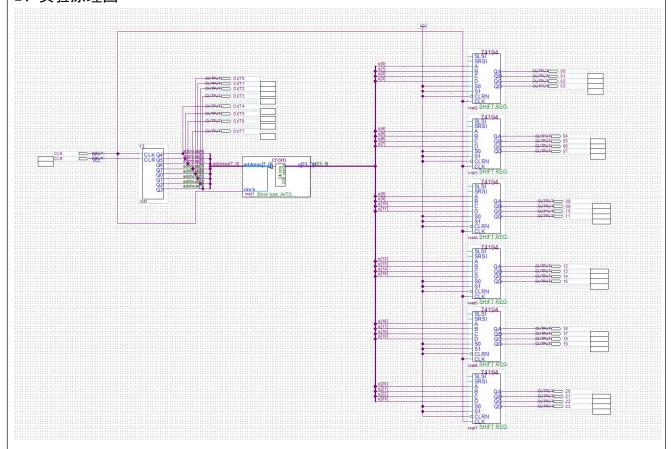
每当按一次脉冲键便产生一个负脉冲,该脉冲的作用是:

- · 作为读控存的命令  $\overline{\mu RD}$  。
- · 负脉冲当作 CP µ IR 将读出的微指令打入微指令寄存器 µ IR。
- ·负脉冲的上升沿使 µPC+1 形成下一条微指令的地址。
- 负脉冲反相后的上升沿作为寄存器打入脉冲。

微程序时序如图 13-2。



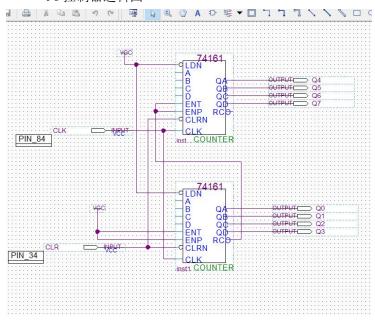
## 2、实验原理图



## 3、实验步骤

. 设计 PC 计数器:

PC 控制器逻辑图



其中, CLR: 清零端, , 低电平有效; CLR=0 时, Q7Q6Q5Q4Q3Q2Q1Q0=000000000;

LOAD: 置数端,低电平有效;LOAD=0时,在CLK的上升沿,

Q7Q6Q5Q4Q3Q2Q1Q0=D7D6D5D4D3D2D1D0;

当 CLR=1, LOAD=1, ET=1, EP=1 时,对 CLK 进行增 1 计数。

注意: 本实验使用时, 只有 clk、CLR 两引脚引出, 其它引脚, ET、EP、LOAD 接高电平。

- (2) 按图 13-1 完成微程序控制器的连线及引脚锁定。
- \* 用单脉冲驱动μPC 的计数脉冲 CPPC、μRD、CPμIR。
- \* 将μPC 的 8 位输出锁定在 A7-A0 上。
- \* 实验平台工作于模式 5,将单脉冲锁定于键 8,将μPC 的复位端 CLR 锁定在
- 键 7, 输出 UIR 的 24 位接数显 3-数显 8。
- (3) 设计并初始化控制存储器。

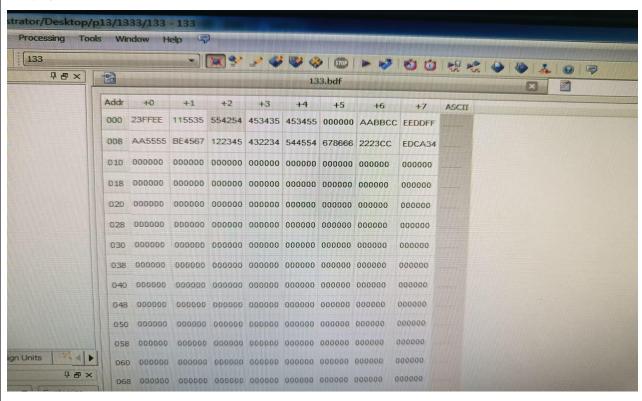
从 ROM 的 0 号单元开始写入、写入的微程序代码随意确定。

- (4) 读出微指令
- ◆按 CPU 复位按键,清除微指令计数器。
- ◆按单脉冲键读出 0 号单元中的微指令代码送 IR23- IR0 同时显示在数显上;
- 将微指令计数器 PC 十 1 为读下条微指令做准备。
- ◆连续按单脉冲键

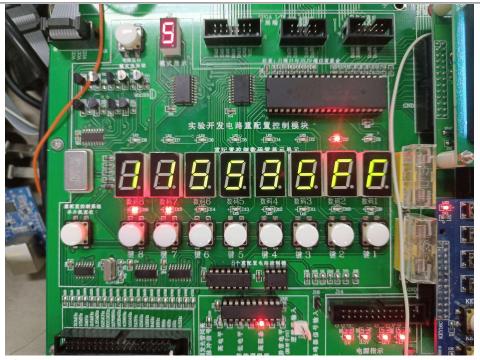
微指令连续从 ROM 中读出并显示。

注意: 在读出过程中要和原先写入的代码比对看是否正确

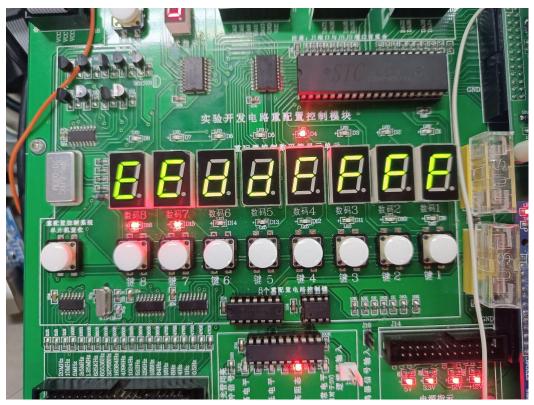
## 4、实验结果



rom 中对应提前输入的数据



地址(上边的一排 led 灯对应 8 位地址)为 02H 读出的数据经过译码为 115535, 对应正确



地址为 08H 读出的数据为 EEDDFF 也正确 清零复位后可以得出相同的实验结果

结论分析与体会:	
对控制器的实现与逻辑有了更加深刻的理解与体会	