

Bitácora

Proyecto Grupal 1

José Bernardo Barquero Bonilla

2023150476

Jose Eduardo Campos Salazar

2013135620

Jimmy Feng Feng

2023060347

Alexander Montero Vargas

2023166058

Instituto Tecnológico de Costa Rica

Escuela de Ingeniería en Computadores

CE1107 - Fundamentos de Arquitectura de Computadores

Profesor

Luis Chavarría Zamora

20 de Mayo de 2025

Desarrollo por Días

01/05/2025

Encargados

Jose Barquero, Jose Edo Campos, Jimmy Feng y Alexander Montero

Objetivo

Comprender mejor lo solicitado en el enunciado del proyecto y realizar una distribución de las tareas.

Procedimiento

- Se realizó una reunión virtual mediante Google Meet para entender lo solicitado.
- Discusión de posibles formas de solucionar el proyecto.
- División equitativa del trabajo.

Resultados y Observaciones

Todos los estudiantes comprendieron mejor lo solicitado en el proyecto y a su vez, ya saben qué tareas les quedó asignado a cada uno para la realización del proyecto.

01/05/2025

Encargados

Jimmy Feng

Objetivo

Avanzar parte de los módulos asignados en SystemVerilog. Específicamente para el display de 7 segmentos.

Procedimiento

- Se comprendió la tarea asignada del display 7 segmentos.
- Se pensaron en diferentes soluciones para implementar este módulo.
- Se realizó la implementación en SystemVerilog de este módulo.

Resultados y Observaciones

Se logró crear exitosamente el módulo *HEX_SevenSeg* el cual toma el resultado de 4 bits, obtenido mediante una ecuación booleana, directamente lo pasa al display de 7 segmentos en forma hexadecimal. Es un funcionamiento similar a un BCD, sin embargo en Hexadecimal [1].

08/05/2025

Encargados

Jose Barquero, Jose Edo Campos, Jimmy Feng y Alexander Montero

Objetivo

Comprender de mejor forma lo solicitado en el proyecto.

Procedimiento

- Los estudiantes se pusieron en contacto mediante whatsapp para entender de mejor forma el proyecto.
- Se realizaron consultas al profesor sobre cosas que aún no se entendían.
- También, se le hizo la consulta al profesor de realizar algo extra al proyecto y si aceptó.

Resultados y Observaciones

Los estudiantes comprendieron de mejor forma lo solicitado en el enunciado del proyecto, gracias a las consultas realizadas al profesor, además de la retroalimentación dada por cada miembro del mismo. También, se llegó a un acuerdo con el profesor para hacer algo extra en el proyecto. Ese extra consiste en usar una conexión WiFi o Bluetooth (aún por definir) entre una app mobile y un NodeMCU para enviar datos mediante el protocolo UART a la FPGA.

Referencias

- [1] Bhimsen, *7 Segment HEX Decoder*, <https://electronics-fun.com/7-segment-hex-decoder/>, Digital Electronics, n.d. (visitado 02-05-2025).