

# Bitácora

## Proyecto Grupal 1

José Bernardo Barquero Bonilla

2023150476

Jose Eduardo Campos Salazar

2013135620

Jimmy Feng Feng

2023060347

Alexander Montero Vargas

2023166058

Instituto Tecnológico de Costa Rica

Escuela de Ingeniería en Computadores

CE1107 - Fundamentos de Arquitectura de Computadores

Profesor

Luis Chavarría Zamora

20 de Mayo de 2025

# Desarrollo por Días

**01/05/2025**

## Encargados

Jose Barquero, Jose Edo Campos, Jimmy Feng y Alexander Montero

## Objetivo

Comprender mejor lo solicitado en el enunciado del proyecto y realizar una distribución de las tareas.

## Procedimiento

- Se realizó una reunión virtual mediante Google Meet para entender lo solicitado.
- Discusión de posibles formas de solucionar el proyecto.
- División equitativa del trabajo.

## Resultados y Observaciones

Todos los estudiantes comprendieron mejor lo solicitado en el proyecto y a su vez, ya saben qué tareas les quedó asignado a cada uno para la realización del proyecto.

**01/05/2025**

## Encargados

Jimmy Feng

## Objetivo

Avanzar parte de los módulos asignados en SystemVerilog. Específicamente para el display de 7 segmentos y el BCD.

## Procedimiento

- Se comprendió la tarea asignada del display 7 segmentos y el BCD.
- Se pensaron en diferentes soluciones para implementar este módulo.
- Se realizó la implementación en SystemVerilog de estos módulos.

## Resultados y Observaciones

Se logró crear exitosamente el módulo *HEX\_SevenSeg* el cual actúa como un decodificador BCD y las señales de salida  $a, b, c, d, e, f$  y  $g$ . son obtenidas mediante una ecuación booleana para encender los segmentos adecuados según el resultado obtenido [1].

## Referencias

- [1] Bhimsen, *7 Segment HEX Decoder*, <https://electronics-fun.com/7-segment-hex-decoder/>, Digital Electronics, n.d. (visitado 02-05-2025).