Examen 14/1/2008

Question 3:

Il faudra 5 bits pour les lettres et 6 bits pour le nombre de fois que chaque lettre apparaît

Question 4:

La cache est donc de capacité 2¹² soit 2⁷ blocs. Donc la découpe de l'adressage est 20|7|5

Question 5:

- 1) Lorsque le paquet n'est pas destiné à un ordinateur du réseau local et le serveur le renvoie sur Internet
- 2) Si le paquet est destiné au réseau local, c'est le protocole Ethernet qui prend le relais, il faut donc redécouper le paquet en trames et assigner à chaque trame une adresse MAC (le système d'adressage sur réseau local).

Examen 17/5/2008

Question 3:

Le cryptage asymétrique nécessite 2 clés dite privée et publique (on crypte avec publique et on décrypte avec privée) et celle la publique circule, ce qui permet un protocole beaucoup plus sécurisé car même si la publique est captée, le secret reste bien gardé en l'absence de la privée.

Question 4:

3 bits sont pris pour l'adressage des registres, il reste donc 5 bits pour l'adressage dans la RAM. Il faut donc que les registres soient de dimension 11 bits pour retrouver les 16 bits d'adressage absolu.

Question 5:

Classe A: 00000000 -> 01111111 de 0->127

Classe B: 10000000 -> 10111111 de 128->191 (dont l'ULB)

Classe C: 11000000 -> 11111111 de 192 -> 223

Examen 5/1/2009

Question 3:

Load A

Add B

Store C

Question 4:

$$(1-a)*10^{-8} + a*10^{-3} = 2*10^{-8}$$

a = $10^{-8}/(10^{-3} - 10^{-8}) \sim 10-5$

Question 5:

Commutation de circuits : (3*0 + 3*10 + 3*20) / 9 = 10

Commutation de paquets en mode connecté : (3*0 + 3*1 + 3*2)/9 = 1

Examen 12/05/2009

Question 3:

Premier Processeur: 1000*0.5 + 400*1 + 100*1 + 100*1.5 = 1150

Deuxième Processeur : 2000*0.25 + 500*0.5 + 600*0.5 + 200*0.75 = 1200

Premier Processeur plus rapide que le deuxième

Question 4:

Liste Liée: Moins fiable, accès direct plus compliqué, pas d'espace mémoire

Table indexée : Plus fiable, accès direct simplifié, coûteux en mémoire pour placer les tables

Question 5:

IP6 => 2¹²⁸ adresses IP

- ⇒ Table de routage gigantesque
- ⇒ Solution = hiérarchisation des systèmes d'adressage ou disparition du système de routage pour par exemple opter pour la commutation des paquets en mode connecté

Examen 25/08/2009:

Question 3:

R1 = accumulateur

R3 = Adresse du début du tableau A

R2 ←H

Question 4:

Bande Magnétique : Accès séquentiel et temps d'accès dépendant de la position

CD Rom : Accès en fonction de l'adresse mais temps d'accès dépendant de la position

RAM : Accès en fonction de l'adresse mais temps d'accès indépendant de la position

Question 5:

```
Nœud final 1 : A->4 (1 sec) + 4->1(1 sec) + 1->1(1 sec) + 1->1 (1 sec) = 4 sec

Noeud final 2: A->3(1.5 sec) + 3->2(1.5 sec) + 2->2(1 sec) + 2->2 (1 sec) = 5 sec

etc ....
```

Examen 16/1/2010

Question 3:

Sauvegarde du compteur d'instruction et de tous les registres mémoires utilisés par la fonction appelante dans une pile mémoire. Récupération de tous ces registres à la fin de l'exécution de la fonction appelée.

Question 4:

Sans raté : temps d'exécution = 1*2 + 0.36*2 = 2.72

Avec raté: temps d'exécution =

1*2 + 0.36*2 + 0.02*100 + 0.36*0.04*100 = 2.72 + 2 + 1.44 = 6.16

Question 5:

Après 11 quantum de temps

Il faut mémoriser les pages en mémoire au fil du temps et noter le temps lorsque ce nombre de pages différentes dépasse 16.

Examen 8/6/2010:

Question 3:

Load r1

Mult r2

Sub r3

Store r7

Load r1

Add r4

Add r5

Div r7

Add r6

Add r2

Question 4:

La première partie du code d'instruction « informe » le séquenceur

Question 5:

La première stratégie nécessite 4 remplacements, la deuxième 5. La première marche mieux dans ce cas.

Examen 17/1/2012:

Question 4:

Ordre d'arrivée : (2 + 8 + 16 + 20 + 32)/5

Ordre de durée : (2 + 6 + 12 + 22 + 34)/5

Ordre de priorité : (12 + 14 + 24 + 30 + 34)/5

Round Robin : (2*5 + 2*4 + 2*3 + 2*2 + 2*2 + 2)/5

Examen 4/9/2012:

Question 4:

G:0

A:10

T:110

C:1110