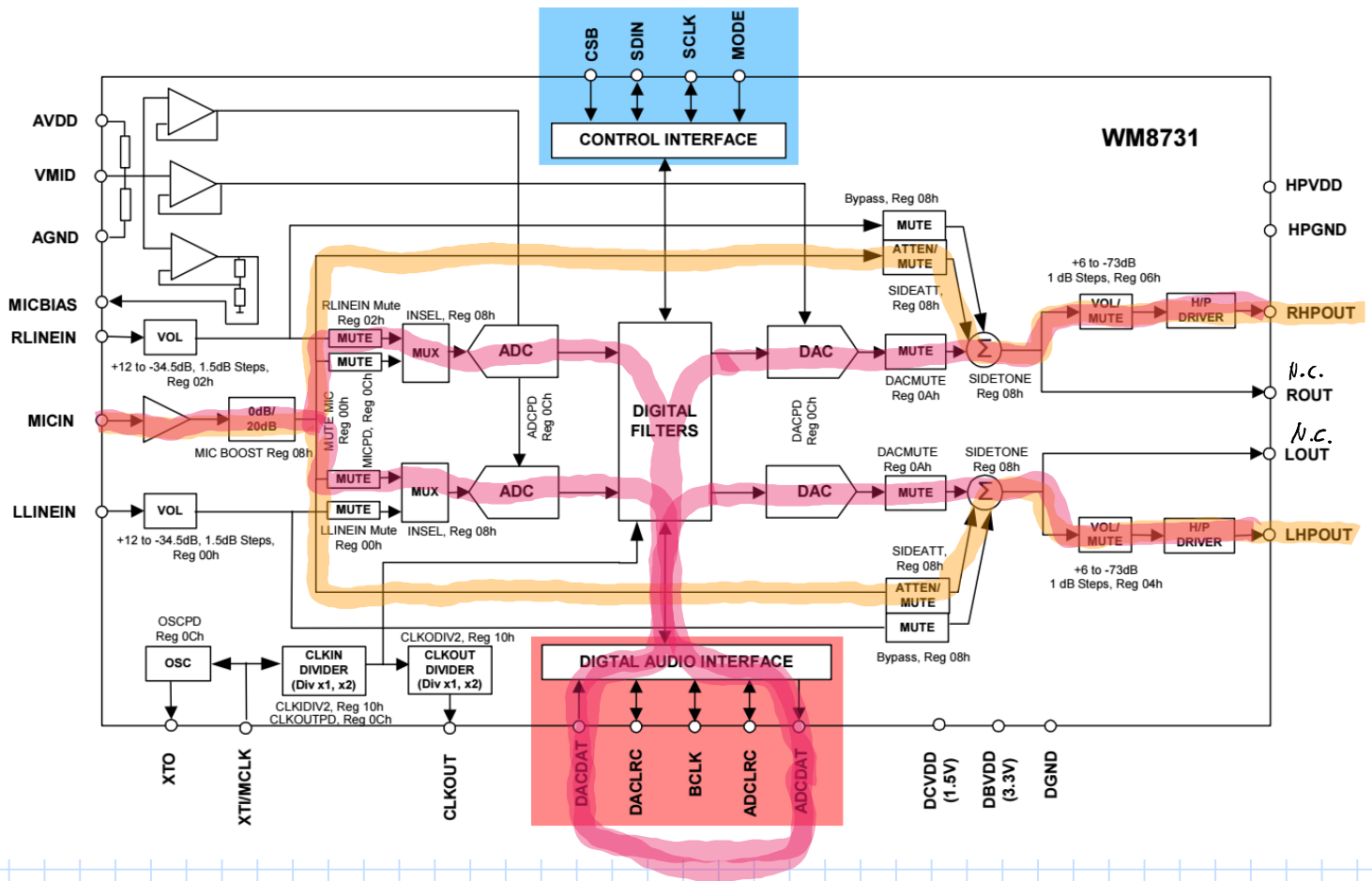


1a.) Signalweg Mic Over SideTone

5h +



1b.) Warum wird der Zeitbezug zwischen den Signalen v.U. verschoben?

In welchem Zeitraum bewegt sich diese Verschiebung?
→ n Registerstufen

1c.) Warum ist es möglich, iADCLrc und oDACdat zu verbinden?

Warum ist der Zeitbezug zwischen DAClrc und ADCLrc wichtig?

Was erwarten Sie bei der Verarmung von unterschiedlichen Abtastraten?

2b.) Was fällt ihnen bei `BlockDiffersFromMclk` und der LED auf? Warum?

Die LED leuchtet ein bisschen.

Da der generierte Mclk und der Block vom Code die gleiche Frequenz haben (12 MHz), müssen die Takte zueinander asynchron sein.

2d.) Was fällt ihnen bei `DACClkDiffersFromADClk` und der LED auf? Warum?

Die LED leuchtet nicht. Die beiden Clocks für ADC und DAC sind somit synchron zueinander.