

**Datorteknik
DAvid
Hårdvarubeskrivning**

17 januari 2022

Innehåll

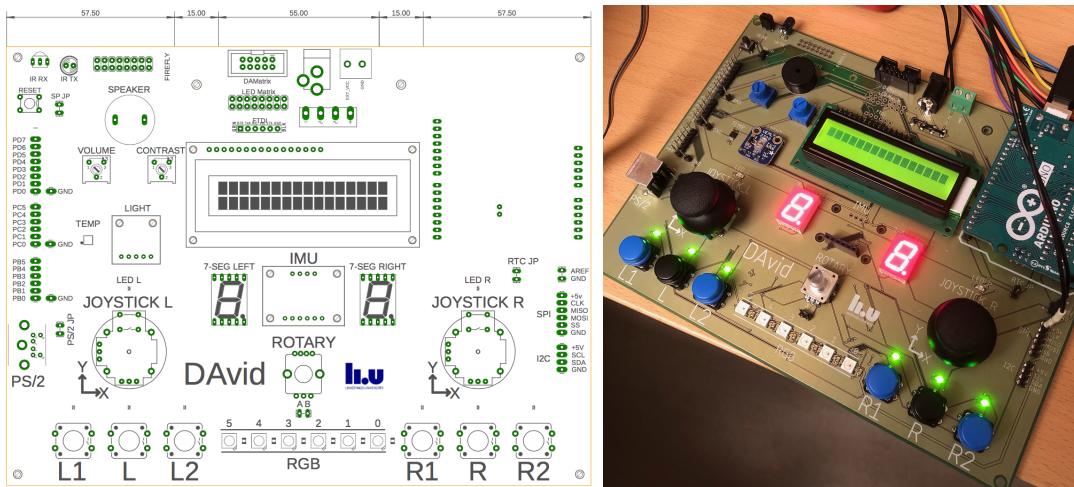
1. Allmänt	5
1.1. Hårdvaru- och komponentbeskrivning	6
1.1.1. Arduino Uno	6
1.1.2. LED	6
1.1.3. Tryckknappar L1/L/L2 och R1/R/R2 [addr \$27]	7
1.1.4. Joystick	7
1.1.5. WS2812, RGB-lysdioder	8
1.1.6. Högtalare	8
1.1.7. IR-sändare och mottagare	8
1.1.8. DAMatrix	9
1.1.9. PS/2-tangentbord	9
1.1.10. Vred, <i>Rotary encoder</i>	10
1.1.11. UART (FTDI, Blåtand)	10
1.1.12. SPI och TWI	11
1.2. TWI-baserade komponenter	11
1.2.1. PCF8574, I/O-expander	12
1.2.2. LCD HD44780 [addr \$20]	12
1.2.3. PIXY, grafisk display [addr \$22 – \$23]	13
1.2.4. 7-segmentdisplay [addr \$24, \$25]	14
1.2.5. PCF8563, Realtidsklocka [addr \$51]	15
1.2.6. 47C16, Minne [addr \$19 – \$1E / \$50 – \$56]	16
1.2.7. Vredets lysdioder [addr \$26]	16
1.2.8. Temperatursensor [addr \$19]	17
1.2.9. Ljussensor [addr \$10]	17
1.3. Adafruit 9DOF, IMU	17
1.3.1. Accelerometer och magnetometer [addr \$1F]	18
1.3.2. Gyro [addr \$21]	18
1.4. Mjukvaruutveckling	19
1.4.1. Rekommenderad initial utvecklingsgång	19
1.4.2. Mål 0, knappar och lysdiod	19
1.4.3. Mål 1, sjusegment	19
1.4.4. Mål 2, Använda TWI-hårdvara	20
1.4.5. Mål 3, LCD	20
A. TWI-adresser och pinout	21
B. Elektriskt schema DAvid	23
C. Elektriskt schema PIXY	25
D. Elektriskt schema Arduino Uno	27
E. DAMatrix RGB-displaymodul	29
F. PIXY minnesadressering	37
G. PIXY Grafisk displaymodul	39

Ändringslogg:

- 2021-01-16 Labbarna är i separat dokument, Elektriskt schema tillagt, 'XXX' korrigrade, DA-Matrix tillagd
- 2021-01-17 Lade till TWI-mål i Mjuvaruutveckling, eliminierade i2c-referens
- 2021-01-20 Fumigerade fler i2c-referenser, Lade till fysisk bild i figur 1.1, s/PCF8583/PCF8563/g
- 2021-02-02 Schemacrops från nya schemat. Namn LED_LL ≠ LED_L.
- 2021-02-03 Fel adress till LCD i rubriken. Roterat nya schemat.
- 2021-02-06 PIXY tillagd. Datablad i appendix. Appendix tillagt.
- 2021-02-10 Rättat signalerna MOSI och SCK i 1.1.8 DAMatrix.
- 2021-02-22 Z-(line registret i PIXY) angivet i minnesadresseringen.
- 2021-02-24 Bitordning för PIXYdata korrigerad.

1. Allmänt

DAvid är ett hårdvarukort framtaget för kursen Mikrodatorprojekt. Det är en hårdvarumiljö med åtskilliga komponenter färdigmonterade för att möjliggöra strukturerad mjukvaruutveckling på lägsta nivå. Hela kortet administreras av en *piggy-backed* Arduino Uno på 16 MHz. Arduinons samtliga anslutningspunkter finns tillgängliga för att kunna ansluta ytterligare hårdvara eller logikanalysator.



Figur 1.1.: Kortet DAvid är en projektplattform för projektkurser i Mikrodatorteknik. Det är bestyckat med en mängd olika komponenter som joystickar, tryckknappar, LCD-display, minne, accelerometer, gyro, termometer med mera. Kortet är framtaget på LiTH.

Kortet består vid första påseende av höger och vänster joystick (JOYSTICK_L och JOYSTICK_R) med tillhörande tryckknappar (L1, L, L2 och R1, R, R2) och ovanför dessa belägna lysdioder samt en centralt belägen tvåraders LCD-display.

Dessutom är kortet utrustat med en mängd ytterligare hårdvara för utmanande projekt:

- För olika typer av spel kan uppenbart joystickarna och tryckknapparna användas som inneheter. Dessutom finns en roterande givare. Ett yttre PS/2-tangentbord kan också anslutas.
- Som utenheter finns primärt en tvåraders LCD, två sjusegments displayer och två lysdioder. Mellan tryckknapparna finns ljusramp med sex individuellt styrbara RGB-lysdioder.
- Via SPI-interfacet kan yttre spelplaner uppbyggda av en eller flera DAmatrix-moduler anslutas.
- Dessutom återfinns ljus- och temperatursensor, accelerometer och 3-axligt gyro, re-altdisklocka med avbrottsmöjlighet samt avslutningsvis en liten högtalare.
- Enheten kan kommunicera med omvärlden och andra kort av samma typ via IR-signaler på 38 kHz men även anslutas via Bluetooth.

Då Arduino Uno har ett begränsat antal ben för signalering sker all väsentlig kommunikation på kortet seriellt via TWI. En första programmeringsuppgift blir typiskt att skriva fungerande drivrutiner för TWI.

1.1. Hårdvaru- och komponentbeskrivning

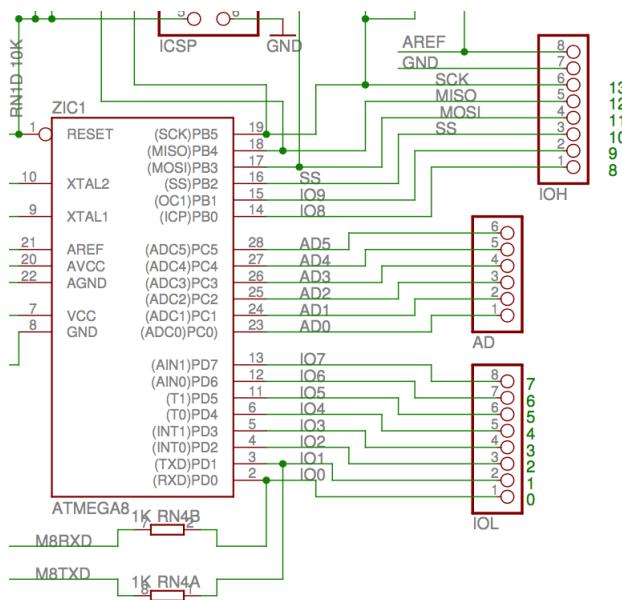
Hårdvarubeskrivningen nedan är av naturliga skäl tämligen översiktlig. Gå alltid till respektive komponents datablad för detaljer.

Först beskrivs Arduino Uno i detta sammanhang, därefter de få komponenter som ansluts direkt till processorns I/O-pinnar och därefter TWI -komponenterna med början i I/O-expandern (TWI till parallell-omvandlare).

I respektive komponents rubrik anges dess TWI -adress "[addr \$27]" om sådan finnes.

1.1.1. Arduino Uno

Hela Arduino Uno-schemat återfinns i kapitel 3. De signaler som används på DAvid är framdragna till höger i bilden nedan. Man ser PD7–PD0, PC5–PC0 och PB5–PB0.



Figur 1.2.: De pinnar hos ARDUINO UNO som används i DAVID är utdragna till höger. I Arduino-litteratur kallas de 0–13, i detta dokument namnges de däremot efter funktion: PD0, RXD osv.

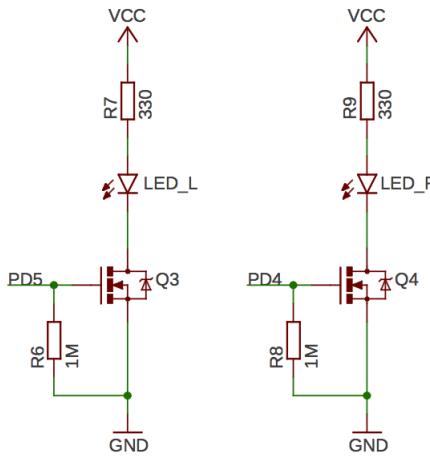
Som bekant har processorns pinnar alternativa funktioner vilket gör att endast ett fåtal är tillgängliga för vanlig I/O. Speciellt används SCL och SDA tagna för TWI -bussen medan SCK, MISO och SS används för SPI .

Övriga I/O-pinnar utnyttjas till bristningsgränsen varför det inte är säkert att kortets alla funktioner kan utnyttjas samtidigt. Konsultera schemat på ett tidigt stadium så projektet kan använda önskad hårdvara. Addresserna för TWI är valda så att kollisioner inte sker dvs alla TWI -enheter kan användas.

PD1–PD0 kan användas för USART men används vid varje programmering varför anslutnen hårdvara till dessa pinnar måste vara passiv, eller främkopplad, vid nedladdning av ny kod.

1.1.2. LED

Lysdioderna LED_L/LED_R drivs av en transistor Q3, Q4 vardera som är direkt kopplade till processorns I/O-pinnar PD5 och PD4. Pull-down-motstånden ser till att dioderna är släckta i normalläget.



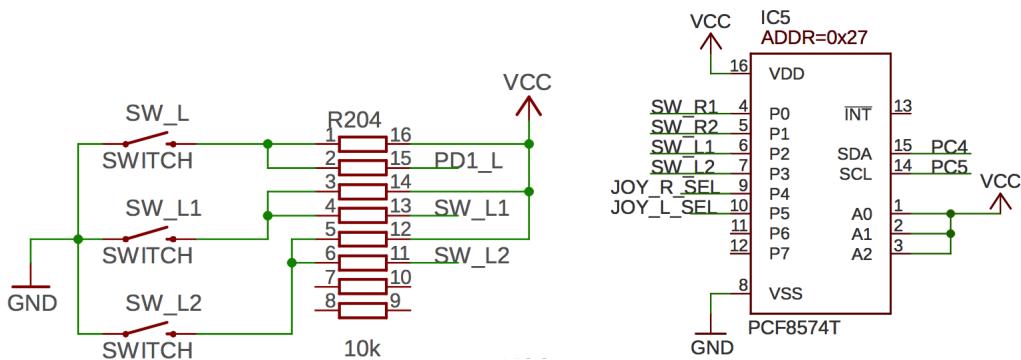
Figur 1.3.: Vänster och höger lysdiod styrs direkt av processorns I/O-pinnar.

1.1.3. Tryckknappar L1/L/L2 och R1/R/R2 [addr \$27]

Under varje joystick är tre tryckknappar, L1/L/L2 och R1/R/R2 placerade. Tryckknapparna är av samma typ men avläses på olika sätt:

- Mittenknapparna L och R går direkt till processorns I/O-pinnar
- Sidoknapparna L1/L2 och R1/R2 nås via I/O-expandern IC5.

I schemat nedan framgår överst hur L-knappen är pull-upp:ad med motstånd i kapseln R204 och att dess signal via skyddsmotstånd går till processorns PD1-pinne. Skyddsmotståndet hindrar större strömmar i det fall PD1 sätts hög och knappen nedtrycks.



Figur 1.4.: Knapparna L och R går direkt till processorn medan avläsning av L1/L2 och R1/R2 sker via IC5

De båda sidoknapparna L1/L2 är kopplade på liknande sätt men går istället till ingångar på I/O-expandern IC5. Samtliga signaler är låga vid knapptryck och höga annars.

1.1.4. Joystick

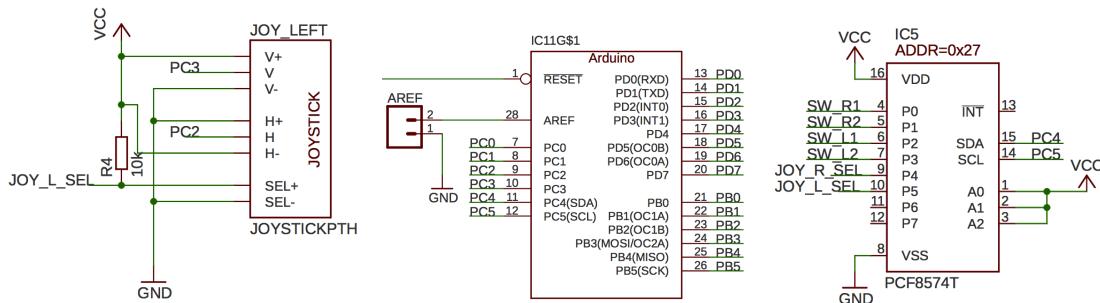
Joystickarna JOY_LEFT/JOY_RIGHT kan styras i x- och y-led och ger analog spänning mellan 0 och V_{cc} , dvs 0–5 volt i båda lederna. I mittläget är utspänningarna ungefär 2.5 V. Varje joystick har dessutom en knappfunktion JOY_L_SEL/JOY_R_SEL som vid nedtryck avger en låg signal.

Joystickarnas utsignaler i x- och y-led ([H+]orizontal/[V+]vertical) i schemat påförs var sin AD-omvandlarkanal PC0/1/2/3 i processorn.

För avläsning av joysticks läge måste korrekt V_{ref} sättas vid initiering av AD-omvandlaren.

Signalerna JOY_L_SEL/JOY_R_SEL nås via P5 och P4 på I/O-expandern IC5.

1. Allmänt



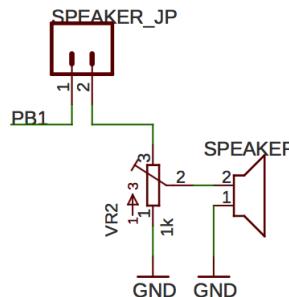
Figur 1.5.: De två joystickarna på kortet avläses i x- och y-led med processorns AD-omvandlare (totalt fyra kanaler, här ovan visas en joystick). De har dessutom en tryckknapp vars status kan avläsas via TWI -bussen.

1.1.5. WS2812, RGB-lysdioder

I nederdelen av kortet sitter sex RGB-lysdioder av typen WS2812. Lysdioderna sitter i en kedja och programmeras via signaler från PB4. Signaleringen är tidskritisk (pulslängder i storleksordningen några hundra nanosekunder) och får inte avbrytas mellan varje sextupel. De tända dioderna fortsätter vara tända tills de får kommando om annat.

1.1.6. Högtalare

På kortet finns en piezoelektrisk högtalare med högst effektivitet vid frekvenser runt 3000–4000 Hz. Andra hörbara frekvenser kan återges men med sämre verkningsgrad.



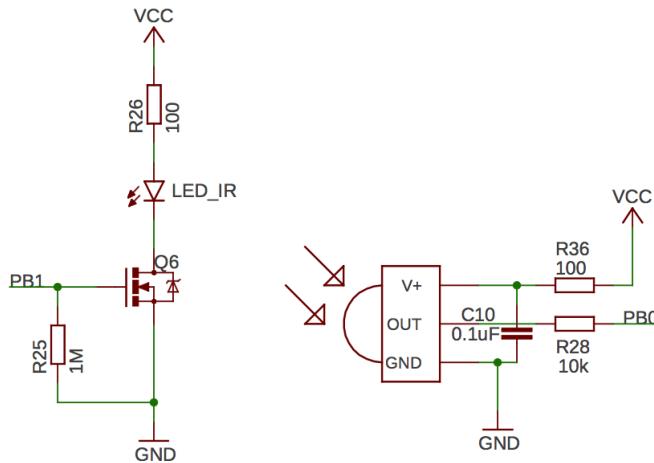
Figur 1.6.: Högtalarens ljudstyrka kan styras med en potentiometer och helt bortkopplas med en jumper.

Med volympotentiometern kan ljudstyrkan regleras till helt tyst och med byglingen *jumpern*, SPEAKER_JP kan den kopplas bort helt. Högtalaren är passiv, dvs behöver ingen matningsspänning, och påförs signal från PB1. Se också IR-sändarens beskrivning då dessa använder samma signal.

1.1.7. IR-sändare och mottagare

IR-sändaren till vänster består av en infraröd lysdiod med drivtransistor Q6 och strömbegränsningsmotstånd R26. Transistorn matas direkt från PB1 och alltså parallellt med den på kortet belägna piezoelektriska högtalaren. Signaler till högtalaren orsakar alltså samtidigt IR-blinkningar.

Den ackompanjerande IR-mottagaren till höger spänningssmatas via ett filter R36/C10 för att inte plocka upp eventuella störningar från kortets övriga komponenter och matning. Utsignalen går via ett skyddsmotstånd R28 till PB0 på processorn.

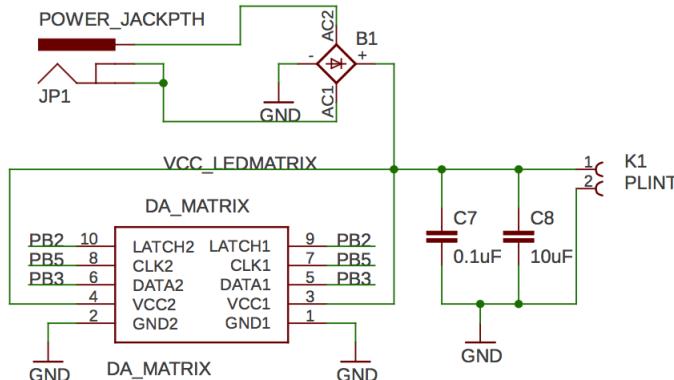


Figur 1.7.: IR-sändaren utgörs av en lysdiod och måste moduleras med 38 kHz för att IR-mottagaren skall kunna läsa den.

IR-mottagaren är internt konstruerad så att den reagerar på infrarött ljus som är modulerat med 38 kHz. Av samma anledning måste IR-sändaren styras med digital information modulerad, ”hackad”, med samma frekvens.

1.1.8. DAMatrix

Kortet är förberett för anslutning av ytter spelpolan av typen DAMATRIX. Denna spelplan anslutes vid kortkontakten DAMATRIX och kommunicerar via det seriella protokollet SPI direkt från processorns pinnar PB2/SS, PB3/MOSI (data) och PB5/SCK (klocka), där det egentliga datat förs över av de två senare och in-latchning sker med PB2/SS (latch).



Figur 1.8.: En DAMatrix-spelpolan inkopplas med flatkabel till kontakten DA_MATRIX. Spelpolan måste förses med egen ytter spänningsskälla.

Se separat datablad för schema och instruktioner för DAMATRIX.

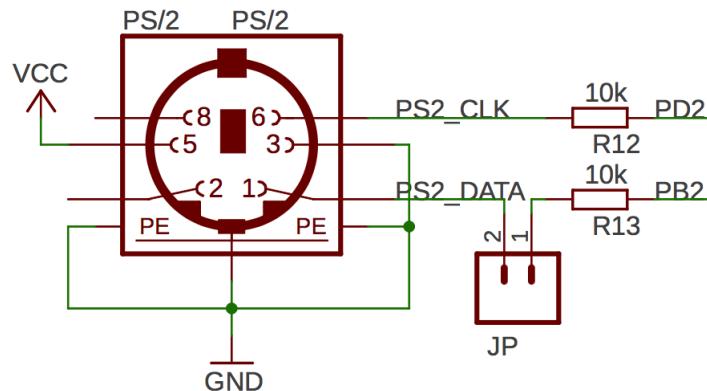
Obs. För denna spelplan behöver separat ytter strömkälla anslutas via POWER_JACKPTH.

1.1.9. PS/2-tangentbord

Signalerna PD2 och PB2 kan användas för att kommunicera med ett via PS/2-kantkontakten anslutet PS/2-tangentbord.

Signaleringen sker via egen handskakning, sk *bit-banging*. Notera att PD2 och PB2 också används för DAMATRIX och avbrottssignal från RTC varför försiktighet får användas om dessa signaler skall användas för samtliga syften. För att undvika interferens kan PS/2_DATA byglas bort.

1. Allmänt



Figur 1.9.: Via kontakten kan ett vanligt PS/2-tangentbord anslutas. Notera att PB2-signalen går att bygla bort om så önskas.

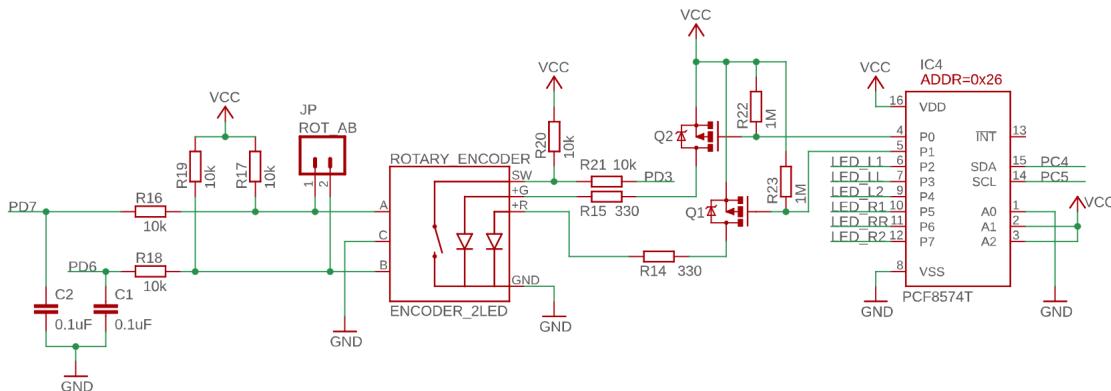
1.1.10. Vred, Rotary encoder

Det centralt placerade vredet är en *rotary encoder* med tre funktioner. Det är

- dels en riktningskänslig vridratt,
- dels en tryckkänslig brytare, och
- dels två individuellt styrbara lysdioder med färgerna Röd och Grön.

Det egentliga vredet har två normalt höga utsignaler A och B via pull-up-motstånden R17 och R19. Vrid rotation sluts interna tungor/kontakter mot 0 V med viss fasförskjutning och faktisk rotationsriktning kan avgöras. De interna kontaktarna är inte avstudsade och kan ha kontaktstudsar. Dessa får man ta hand om programmässigt. Ett lågpassfilter (R16/C2 respektive R18/C1) snygger till signalerna något men tar inte bort kontaktstudsar helt.

Observera att dessa utsignaler A och B är anslutna direkt till processorns pinnar PD7 och PD6, som har avbrott som alternativfunktion (PCINT23/PCINT22).



Figur 1.10.: Med kortets rotary encoder kan vredets rotationsriktning avgörs med programvara. Dessutom har den en tryckknapp och två lysdioder i olika färg för återkoppling till användaren. (Obs: Skilj på signalerna LED_L1 och LED_LL)

Vredet är tryckkänsligt via utsignalen SW som signalen pull-up:as med R20. Brytaren är ansluten till processorn på ben PD3.

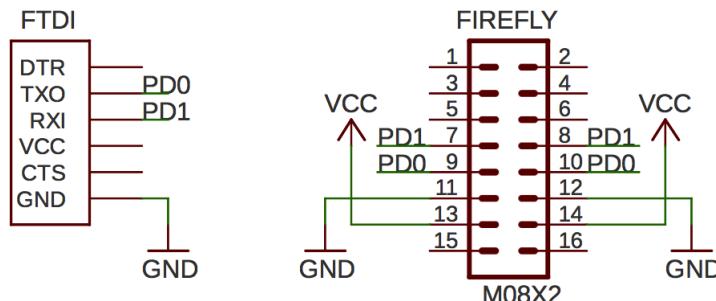
Motstånden R16, R18, R21 skyddar också vredets interna tungor mot överström om processorns pinnar oavsiktligt skulle konfigureras som utgång.

1.1.11. UART (FTDI, Blåtand)

För UART-kommunikation erbjuds två möjligheter:

- UART från USB via FTDI-sladd och
- blåtand via UART och Firefly

Processorns hårdvarustöd för USART (RXD/TXD) är utdragna till två kontakter. Via FTDI-kontakten kan en USB-sladd anslutas och via FIREFLY-kontakten



Figur 1.11.: Processorns USART är utdragen till kontakter för FTDI och Firefly (Blåtand).

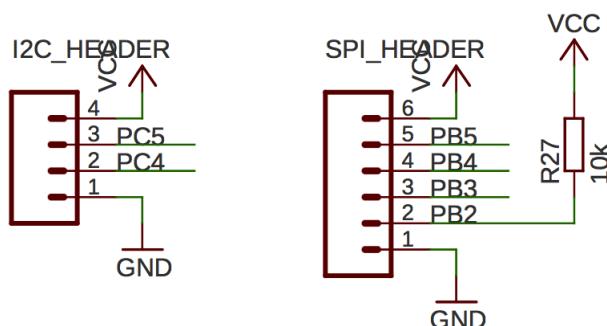
Detta möjliggör både seriell trådbunden och trådlös kommunikation mellan olika kort eller andra datorer och blåtandsenheter.

Notera att RXD/TXD-pinnarna också används dels för programmering av Arduino Uno och dels R- och L-knapparna varför kollisioner kan uppstå.

Se separat datablad för FTDI och Firefly.

1.1.12. SPI och TWI

På kortet används TWI i stor omfattning. Ytterligare TWI -enheter kan anslutas vid kontaktdon.¹



Figur 1.12.: För extern åtkomst av TWI och SPI, till exempel för logikanalysator, finns dessa bussar tillgängliga i separata kontaktdon.

SPI används huvudsakligen för den externa spelplanen DAMatrix via särskild kontakt. Signalerna finns dock också allmänt tillgängliga via egen kortkontakt.

1.2. TWI-baserade komponenter

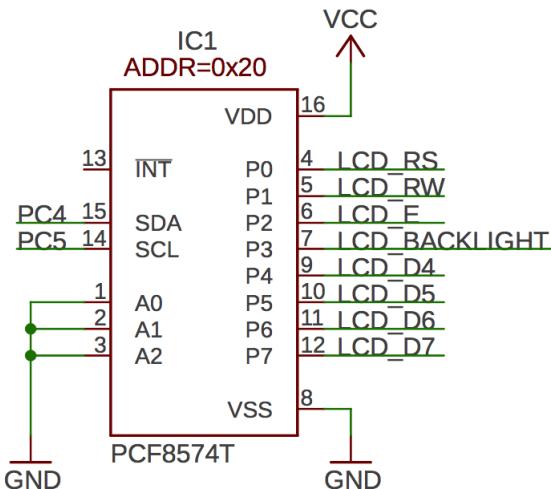
Större delen av DAvid -kortets hårdvara nås genom TWI. De listas här nedan under olika rubriker. Rubriken slutar med hårdvarans sjubitars TWI-adress. Samtliga TWI-adresser finns listade i kapitel 2 i detta dokument.

¹Var dock observant på eventuella adress-konflikter!

1.2.1. PCF8574, I/O-expander

Adresser i rubriker är i sjubitars format. Se nedan.

I/O-expandern PCF8574 används ymnigt på kortet för att omvandla seriell TWI till parallell kommunikation med de flesta ombordkomponenter. En typ-uppkoppling är den till LCD där alla 8 bitar används:



Figur 1.13.: Den verkliga arbetshästen på kortet är denna seriell-(TWI)-till-parallel-omvandlare. Utan TWI-bussen igång är funktionerna ytterst begränsade.

I figuren ser man på kretsens vänstersida det seriella interfacet. På högersidan återfinns de åtta parallella I/O-pinnarna som i detta fall går till LCD.

TWI -bussens seriella signaler SDA och SCL är dragna till processorns hårdvarustöd för TWI (PC4 och PC5). De tre bitarna A2, A1, A0 utgör de tre lägsta bitarna i komponentens adress och möjliggör maximalt 8 PCF8574-kretsar på samma TWI -buss. De tre bitarna anges med xyz i raden nedan. Observera att adressen är sju (7) bitar.

PCF8574_ADDR = 0100xyz ; A2=x A1=y A0=z

För LCD:n är de nollställda genom att de är dragna till 0 V vid kortets design. Den 7-bitars LCD-adressen, LCD_ADDR, blir då

LCD_ADDR = 0100000 = \$20 ; A2=A1=A0=0

Vid adressering av en TWI -komponent skickas adressen tillsammans med en *läs/skriv*-bit, R/W som minst signifikant bit vilket medför att varje TWI -komponent kan ses få två adresser, en för läsning och en annan för skrivning. Sammantaget blir denna adress+R/W åtta (8) bitar på TWI -bussen:

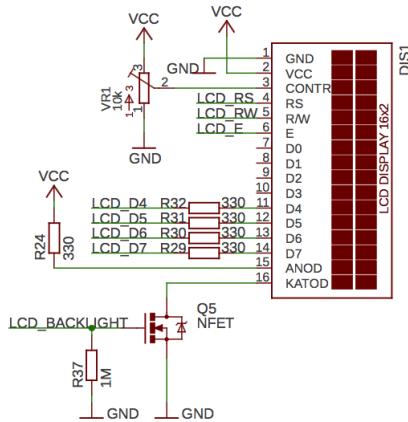
LCD_ADDR_READ = (LCD_ADDR << 1) | 1 = 01000001 = \$41
 LCD_ADDR_WRITE = (LCD_ADDR << 1) | 0 = 01000000 = \$40

Standardiserade TWI -adresser är de på 7-bitarsform men anges inte sällan, och något oegentligt, som 8-bitar enligt ovan. För DAvid :s hårdvara anges de på båda sätt i tabellform i Appendix.

1.2.2. LCD HD44780 [addr \$20]

Denna komponent sitter på TWI -bussen och kommunikation sker till dess drivkrets HD44780 via I/O-expander. För LCD-kommandon hänvisas till drivkretsens datablad.

Kommunikation till kretsen sker med fyra databitar, D7-D4, och tre kontrollsighaler, RS, RW och E. Dessutom kan *backlight* styras via signalen BACKLIGHT som också den kommer



Figur 1.14.: Displayen om 2 rader à 16 tecken är en vanlig standardmodell med drivchippet HD44780. Här används dess 4-bitarsmod och kontrolleras helt av en PCF8574 som även kan styra backligheten.

från LCD:ns I/O-expander, PCF8574. Backlighten drivs av transistorn Q5 då strömdrivingens förmågan hos PCF8574 inte är tillräcklig för att tända den. Samtidigt är backlightens anod är ansluten till V_{cc} via R24 för att den inte lysa för starkt.

I de fall texten på LCD är svag kan den påverkas med en kontrastpotentiometer.

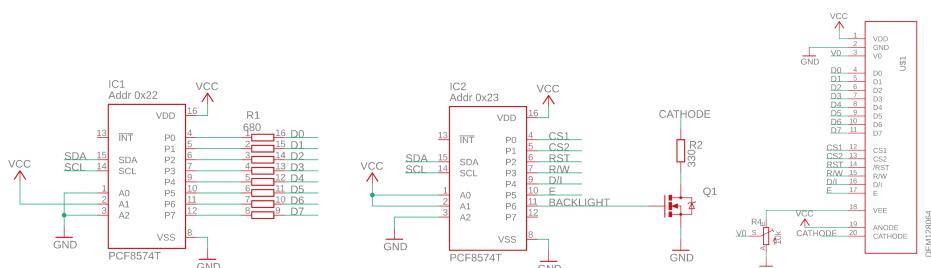
R/w-pinnen är helt åtkomlig varför LCD:ns BUSY-flagga kan pollas. Detta medför att R/W måste styras med omsorg: Om läsning önskas från LCD så driver den bussen. Om den lägger en bit hög och man samtidigt programmerat samma utbit på PCF8574 att vara låg blir det en spänningsskonflikt. För att minimera den i dessa fall uppkomna strömrusningen är D7–D4 på LCD strömbegränsade med seriemotstånden R29–R32.

1.2.3. PIXY, grafisk display [addr \$22 – \$23]

Den grafiska displayen PIXY är speciellt framtagen för kursen. Den består av en grafisk displaymodul med 128x64 pixlar och ett TWI-interface. PIXY finns i två utseenden, en med

- vit bakgrund och svart text, och en med
- blå bakgrund och vit text.

Displaymodulerna är i övrigt identiska och försedda med parallell data- och kontrollbuss. I PIXY sker kommunikationen seriellt via TWI och två 8574-or. Direkt parallell åtkomst av bussarna är inte möjlig.



Figur 1.15.: Den vänstra kretsen [\$22] är databussen och den i mitten [\$23] innehåller de för displayerna nödvändiga kontrollsignalerna. Potentiometern R4 används för att ställa in lagom kontrast.

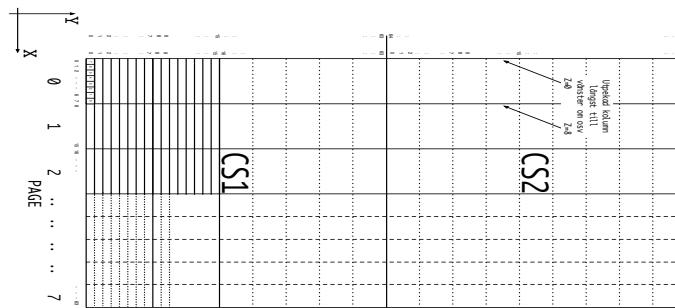
1. Allmänt

Drivkretsen är i båda fall NT7108C, se appendix för datablad. Drivkretsen kan hantera en 64x64-pixelyta varför två NT7108C behövs för displayens 128x64 pixlar. Signalerna CS1 och CS2 enablar varje displayhalva för sig. Signalerna är aktivt låga. Om båda är aktiva, dvs CS1=CS1=0, sker skrivning till båda drivkretsarna samtidigt.

PIXY har en egen reset-signal, RST, för initiering. Även RST är aktivt låg. Signalen E används för skrivning på fallande flank som vanligt.²

Adressering Skärmytan är uppdelad i två halvor om 64x64 pixlar. Inom respektive halva adresseras bytes i Y-adress och PAGE-adress. En ettsatt bit i en byte ger en tänd pixel på skärmen.

Med PAGE och CS-adress³ som mest signifikant och Y-adress som minst signifikant del kan hela adressrymden tecknas PAGE:CS:Y=000:0:000000–111:1:111111, dvs sammantaget 1024 rader å 8 bitar = 8192 pixlar. I figuren nedan (som återfinns förstorad i appendix) föreslås ett koordinatsystem och uppräkningen sker då med början i övre vänstra hörnet, fortsatt åt höger till nästa rad osv ända till adress 8191 längst ner till höger. Observera att detta enbart är ett exempel, andra koordinatsystem och uppräkningar kan vara att föredra från fall till fall.

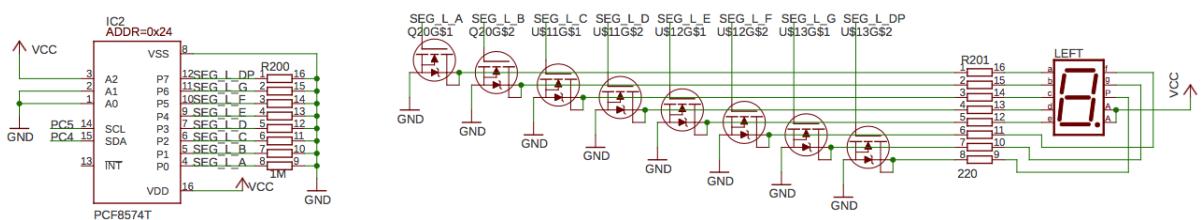


Fysisk inkoppling PIXY ansluts till DAvid -kortet via en 8-till-10-polig kabel. Den 8-poliga änden kopplas till PIXY-kortets baksida och den 10-poliga till DAvid -kortet.

PIXY

1.2.4. 7-segmentdisplay [addr \$24, \$25]

De två sjusegmentsdisplayerna drivs av var sin I/O-expander på adresserna \$24 och \$25 men är i övrigt samma. Här beskrivs den vänstra, \$24.



Figur 1.16.: De två sjugementsdisplayerna (här den vänstra) kontrolleras av var sin TWI-till-parallel-omvandlare.

²Praktiskt taget identiskt samma drivkrets finns under ett antal olika fabrikat (SBN0064G, AX6108, med flera) med varierande kvalitet på databladern. Ovan använda signaler skulle egentligen skrivits som CS1, CS2, RST, R/W vilket de görs korrekt i vissa datablad och inte i andra. Det finns också ”samma” drivkretsar där signalerna är aktivt höga. Mycket förvirrande.

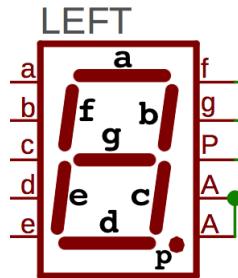
³Här tänks CS vara CS0 och CS1 istället för CS1 och CS2.

Schematekniskt är displayen och dess drivning utförd i två delar som i figuren. Till vänster syns TWI -interfacet och till höger själva sjusegmentsdisplayen med sina drivtransistorer och strömbegränsningsmotstånd. De två delarna beskrivs var för sig.

TWI -interfacet utgörs av en PCF8574 I/O-expander där utgångarna är försedda med *pull-down*-motstånd för att inte oavsiktligt tända displayerna innan I/O-expandern är konfigurerad.

Kapselns åtta utsignaler, P0–P7, går direkt till drivtransistorerna för att tända displayens segment A till G och decimalpunkt DP med signalerna SEG_L_A–SEG_L_DP.

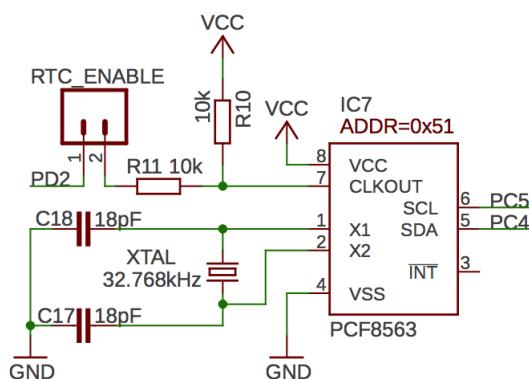
Displayen i sig utgörs av åtta röda lysdioder (LED) och är av typen *common anode* med gemensam V_{cc} där ett LED-segment tänds genom att dess katod dras till 0 V genom transistorerna U10–U13. De åtta strömbegränsningsmotstånden i kapseln R201 bestämmer segmentens ljusstyrka.



Figur 1.17.: Sambandet mellan signaler och segment på respektive sjusegmentsdisplay framgår av figuren. A är V_{cc} och P motsvarar decimalpunkten, endast a–g och P kan styras.

1.2.5. PCF8563, Realtidsklocka [addr \$51]

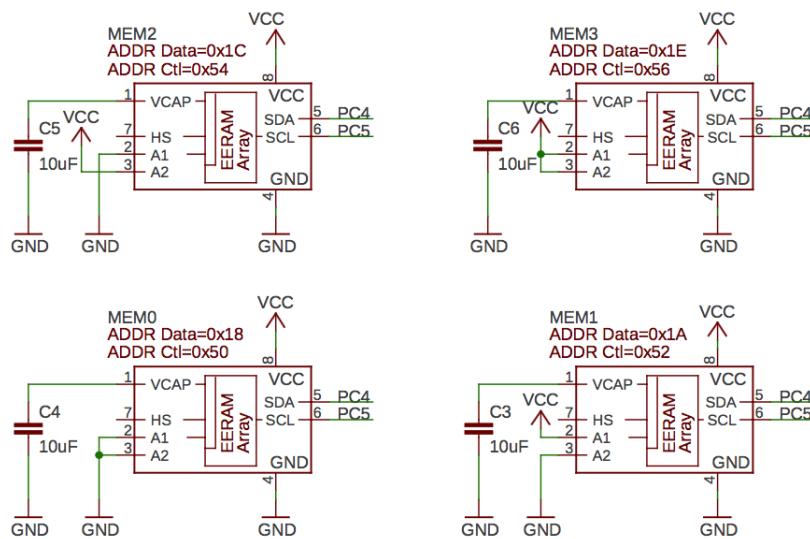
Realtidsklockan, *Real Time Clock*, RTC, PCF8563, är en komplett klocka med fyraårskalender för att kunna ta hänsyn till skottår. Från TWI -bussen ser den ut som ett minne där klockslag och datum ligger BCD-kodat på olika adresser. Kretsen innehåller dessutom ett konfigurationsregister och där den bland annat kan konfigureras till att ge ett periodiskt hårdvaruavbrott, INT0, till processorn.



Figur 1.18.: Klockan drivs av en 32768 Hz kristall med hög precision. Avbrottssignalen hålls hög via ett 10 kohm pull-up-motstånd och sänks till 0 V vid avbrott från kretsen. Om avbrott önskas måste RTC_ENABLE byglas.

1.2.6. 47C16, Minne [addr \$19 – \$1E / \$50 – \$56]

Kortet är bestyckat med totalt 8 kbyte minne via TWI -bussen i fyra kapslar av typen 47C16⁴. Det är organiserat bytevis och varje kapsel innehåller 2 kbyte.



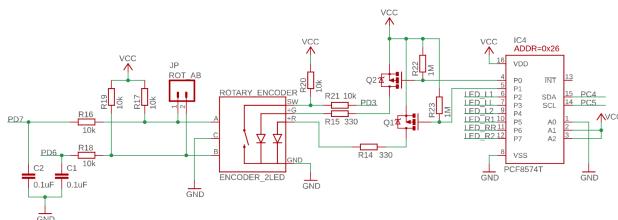
Figur 1.19.: Minnesbanken är sammansatt av fyra 2-kilobytes minnen på samma TWI -buss.

Minnesbanken är fullt utbyggd med fyra kapslar där A2 och A1 används för adressering men ändå inte A0. Varje kapsel adresseras trots detta med två adresser:

- En adress \$19 – \$1E för *data*
- En adress \$50 – \$56 för *control*

1.2.7. Vredrets lysdioder [addr \$26]

Vredrets lysdioder styrs via strömbegränsningsmotstånden R14 och R15 av transistorerna Q1 och Q2 från en I/O-expander.



Figur 1.20.: Vridratten har en inbyggd brytare och kan också signalera med två olikfärgade lysdioder.

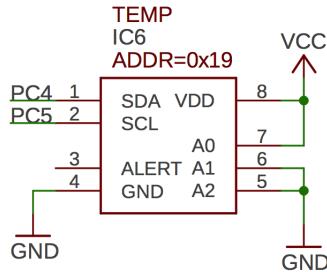
Notera att en **nolla tänder** respektive lysdiod:

$b_1 b_0$	färg
0 0	grön-röd
0 1	grön
1 0	röd
1 1	släckt

⁴16 antyder här ett innehåll om 16 kbit.

1.2.8. Temperatursensor [addr \$19]

Temperatursensorn MCP9808 mäter omgivningstemperaturen inom intervallet -20 till $+100^{\circ}\text{C}$ med en noggrannhet på $\pm 0.25^{\circ}\text{C}$. Kretsen kan ge larmsignalen **ALERT** vid avvikande temperaturer men på grund av pin-brist är denna funktion inte implementerad.



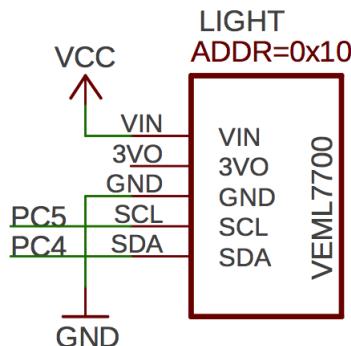
Figur 1.21.: Termometern känner av omgivningstemperaturen med hög precision och ger resultatet direkt i $^{\circ}\text{C}$ angivet med 13 bitar i ett 16-bitars ord. Resultatet är angett i fixpunktsnotation, se databladet.

Kretsen innehåller ett antal adresserbara register för konfiguration och data. För noggrannare beskrivning och användarexempel hänvisas till databladet.

1.2.9. Ljussensor [addr \$10]

Denna sensor sitter på eget kretskort tillsammans med temperatursensorn [\$19] men är åtkomlig med egen TWI -adress.

VEML7700 är en noggrann ljussensor riktad uppåt från kortet. Ljuskänsligheten överensstämmer med det mänskliga ögats och är störst vid våglängden $\lambda = 550$ nm.



Figur 1.22.: Ljussensorn som även den är åtkomlig via TWI är noggrann nog att användas som exponeringsmätare, men kan till exempel också styra belysning eller intensitet på displayern när omgivningsbelysningen ändras.

För noggrannare beskrivning och användarexempel hänvisas till databladet.

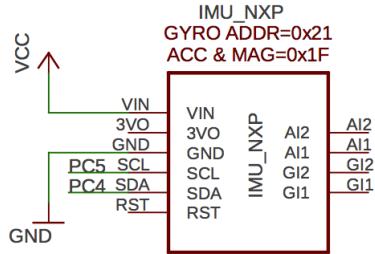
1.3. Adafruit 9DOF, IMU

Det lilla kretskortet 9DOF Breakout från Adafruit innehåller ett antal sensorer som adresseras via TWI -bussen. Sensorerna är för 3.3 V och kortet innehåller anpassning till DAvid:s 5 V systemspänning.

Sensorerna mäter acceleration, magnetflöde och dessutom vridningshastighet i ett *rate gyro*. De påbyggda enheterna har varit omfattande datablad. Läs där.

Dokumentationen är omfattande och läses separat.

1. Allmänt



Figur 1.23.: IMU (Inertial Measurement Unit) är både accelerometer, gyro och magnetometer. Den återfinns på TWI -bussen med olika adresser.

1.3.1. Accelerometer och magnetometer [addr \$1F]

FXOS8700CQ innehåller både en accelerometer och givare för magnetiskt flöde.

1.3.2. Gyro [addr \$21]

FXAS21002C är ett tre-axligt *rate gyro*.

1.4. Mjukvaruutveckling

Det första målet för varje mjukvaruprojekt på detta kort är att ta fram fungerande TWI -rutiner för att läsa och skriva till godtyckliga TWI -adresser. Utan noggrant framtagna och testade TWI -rutiner kan i princip inga enheter ombord användas.

Innan någon kod skrivs är det således av högsta vikt att läsa om TWI i allmänhet och dess hårdvaruimplementation på denna processor i synnerhet.

Under hela mjukvaruutvecklingen behöver du följa med i kortets och Arduino Unos elektiska schema och varje komponents datablad.

Varning: Ta inte för stora kliv. Testa ofta.

1.4.1. Rekommenderad initial utvecklingsgång

Här förutsätts att utvecklingsmiljön är testad och att nedladdning till processorn fungerar. De första målen nedan leder till de TWI -rutiner som resten av projektet bygger på. Med logikanalysator kan felsökning förenklas men det är inte nödvändigt. Regeln är att gå fram i **små steg** och *inte* testa kod innan du vet exakt vad som förväntas av koden. **Om du inte vet exakt vad som skall hända är det ett prov utan värde.**

1.4.2. Mål 0, knappar och lysdiod

Mål 0: Kunna påverka lysdioder och läsa av knappar.

Skriv kod för att blinka lysdioderna LED_L och LED_R med hjälp av knapparna L och R. Samtliga dessa komponenter ligger åtkomliga direkt på processorns I/O-pinnar.

Totaltest: Skriv kod som tändar respektive släcker lysdioden vid varje knapptryckning. Detta visar att koden

- Konfigurerat I/O-portar korrekt
- Hanterar kontaktstudsar
- Kan skriva till rätt pinne/pinnar

1.4.3. Mål 1, sjusegment

Mål: Kunna skriva siffror på de två sjusegmentsdisplayerna.

Displayerna ligger på TWI -bussen efter var sin I/O-expander. Här behöver man enbart *skriva* till displayen. Rutinerna **TWI_OPEN**, **TWI_WRITE:** kan ligga till grund för displayrutinerna.

Skriv ett bibliotek med rutiner som kan öppna och skriva till önskad TWI-enhet givet dess adress i **r16**.

Totaltest: Skriv kod som stegar upp en siffra 0–9 på en sjusegmentdisplay vid varje knapptryck. Detta visar att koden bland annat kan

- Känna av tryckknapp
- Öppna och adressera en I/O-expander
- Skriva till vald I/O-expander

1.4.4. Mål 2, Använda TWI-hårdvara

Mål: Att med erhållna kunskaper om seriell buss ersätta tidigare tillverkade rutiner med sådana som använder det inbyggda hårdvarustödet för TWI .

Om dina rutiner mot TWI är väl valda sedan tidigare (`TWI_WRITE`: osv) ska detta moment enbart medföra ändringar inuti dessa rutiner och program som använder rutinerna ska inte märka av att något förändrats.

1.4.5. Mål 3, LCD

Mål: Bemästra den tvåradiga displayen.

Displayen har styrketesen HD44780 och programmeras som i Datorteknikkursen. Skillnaden är här att den måste styras via en I/O-expander. Se schemat för hur den är inkopplad.

Bygg LCD-rutiner med `twi_open`, `twi_write` ovan som grund. Med dessa kan hela displayen styras/testas.

Inlemma slutligen också `BUSY`-flaggan i dina rutiner, för detta behövs `twi_read`. `BUSY`-flaggan indikerar att LCD:n är upptagen eller inte och ger maximal utskriftshastighet.

Efter att pålitliga, generella, TWI -rutiner, typiskt `twi_open`, `twi_read`, `twi_write`, `twi_seek(?)`, `twi_close`, skrivits för displayen skall dessa kunna utgöra grund för kommunikation med övriga TWI -enheter på kortet.

Här är lämpligt att granska koden hittills, forma den enhetligt och kommentera/dokumenter det publika *handtagen*, dvs de subrutiner som skall användas för resten av koden. Tänk strukturerat och se till att koden följer kodgranskningsreglerna.

Först härförter börjar det egentliga projektet.

A. TWI-adresser och pinout

TWI-adresser för de olika hårdvaruenheterna anges i tabellen nedan. 7-bitarsadressen anges först och sedan byteadressen där x skall vara 1 för läsning och 0 för skrivning.

Tabellen är sorterad efter 7-bitsadress.

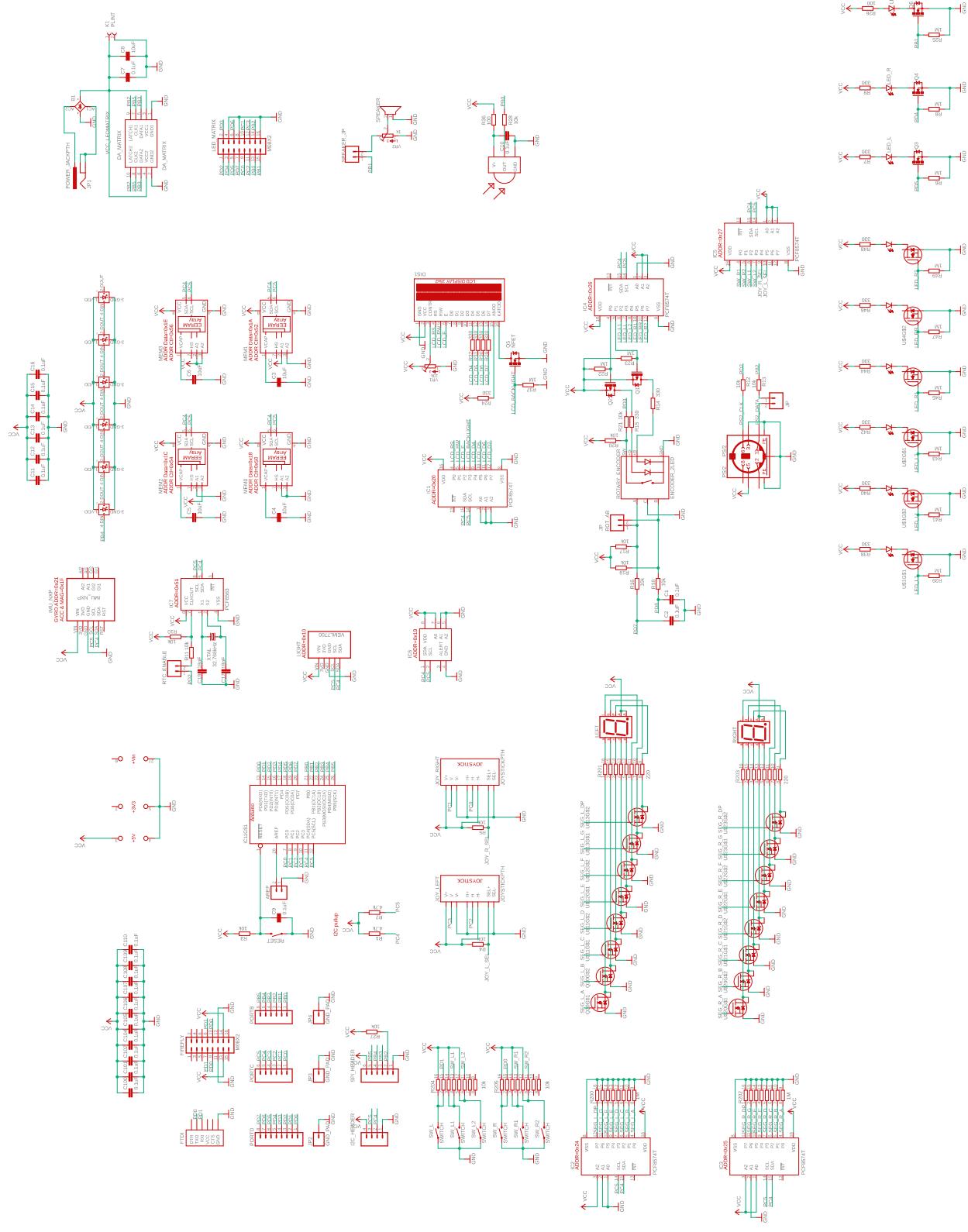
Komponent	TWI -adress	Byteaddress (Read,Write)
Ljussensor	001 0000 (\$10)	0010 000x (\$21, \$20)
Mem0Data	001 1000 (\$18)	0011 000x (\$31, \$30)
Temp	001 1001 (\$19)	0011 001x (\$33, \$32)
Mem1Data	001 1010 (\$1A)	0011 010x (\$35, \$34)
Mem2Data	001 1100 (\$1C)	0011 100x (\$39, \$38)
Mem3Data	001 1110 (\$1E)	0011 110x (\$3D, \$3C)
Acc	001 1111 (\$1F)	0011 111x (\$6F, \$3E)
LCD	010 0000 (\$20)	0100 000x (\$41, \$40)
Gyro	010 0001 (\$21)	0100 001x (\$43, \$42)
PIXYdata	010 0010 (\$22)	0100 010x (\$45, \$44)
PIXYctrl	010 0011 (\$23)	0100 011x (\$47, \$46)
Left8	010 0100 (\$24)	0100 100x (\$49, \$48)
Right8	010 0101 (\$25)	0100 101x (\$4B, \$4A)
RotLED	010 0110 (\$26)	0100 110x (\$4D, \$4C)
RL-Switch	010 0111 (\$27)	0100 111x (\$4F, \$4E)
Mem0Ctl	101 0000 (\$50)	1010 000x (\$A1, \$A0)
RTC	101 0001 (\$51)	1010 001x (\$A3, \$A2)
Mem1Ctl	101 0010 (\$52)	1010 010x (\$A5, \$A4)
Mem2Ctl	101 0100 (\$54)	1010 100x (\$A9, \$A8)
Mem3Ctl	101 0110 (\$56)	1010 110x (\$AD, \$AC)

Korstabell mellan signal och processorpinne**DAvid pinout**

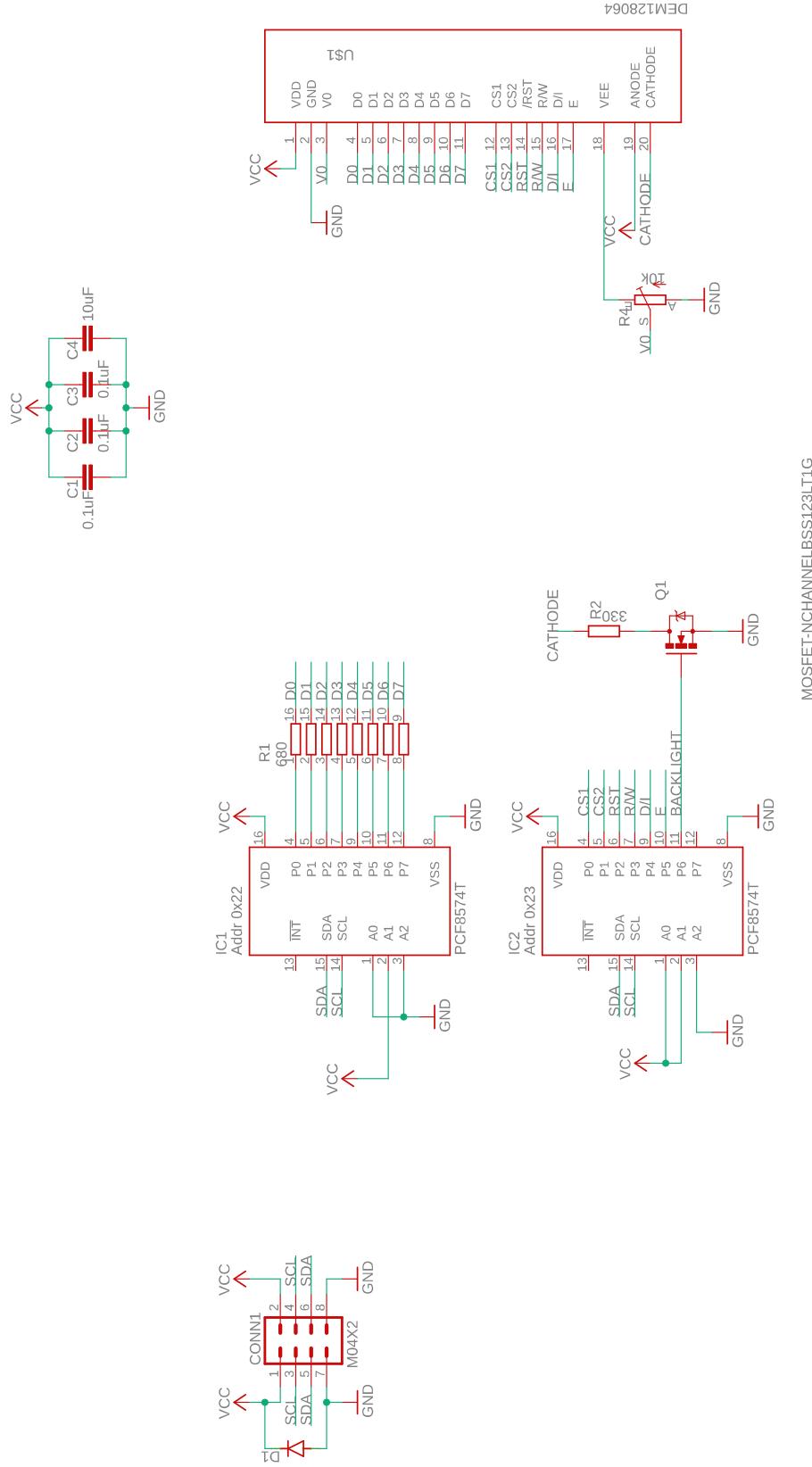
	IR RX RX	IR tX TX	Speaker	DA Matrิก	PS/2	WS2812	Joystick L	Joystick R	Switch L	Switch R	Rotary	Led L	Led R	FTDI	RTC	Firefly	SPI header	I2C header
PB0																		
PB1		TX																
PB2																	SS	
PB3																	MOSI	
PB4																	MISO	
PB5																	SCK	
PC0							X											
PC1							Y											
PC2							X											
PC3							Y											
PC4																	SDA	
PC5																	SCL	
PD0									R						TX			
PD1									L						RX			
PD2															Click out			
PD3															SW			
PD4															Led R			
PD5															Led L			
PD6															B			
PD7															A			

B. Elektriskt schema DAvid

En namngiven signal, till exempel VCC, hänger ihop med samma signal över hela schemat. På liknande sätt är förbindetet namnet LCD_D7 IC1:s utsignal P7 med displayen DIS1:s ingång D7 via resistansen R29.

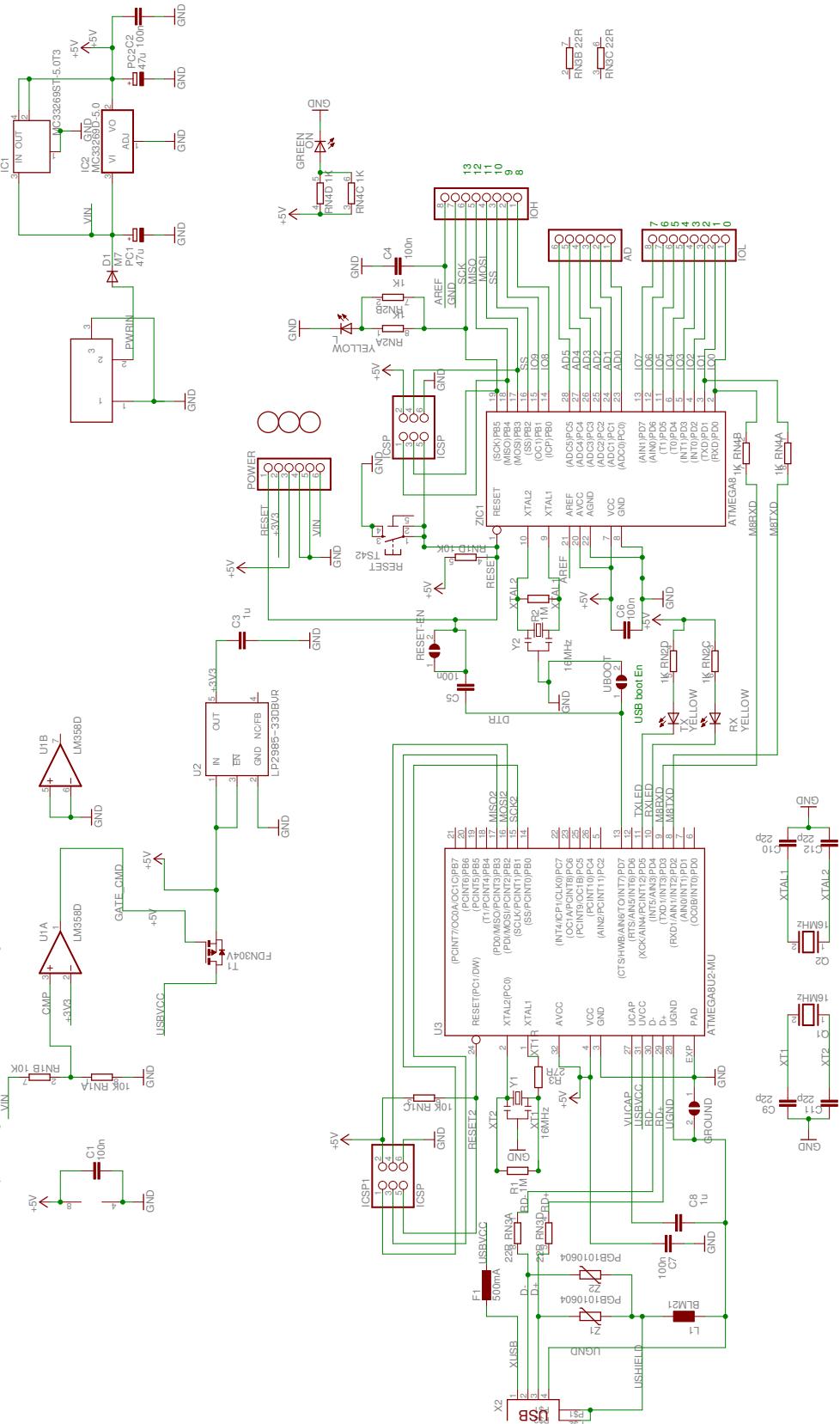


C. Elektriskt schema PIXY



Arduino™ UNO Reference Design

Reference Designs are provided "AS IS" and "WITH ALL FAULTS". Arduino disclaims all other warranties, express or implied, regarding products, including but not limited to, any implied warranties of merchantability or fitness for a particular purpose. Arduino may make changes to specifications and product descriptions at any time, without notice. The Customer must not rely on the absence or characteristics of any features or instructions marked "reserved" or "undefined". Arduino reserves these for future definition and shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to them. The product information on the Web Site or Materials is subject to change without notice. Do not finalize a design with this information.



D. Elektriskt schema Arduino Uno

E. DAMatrix RGB-displaymodul

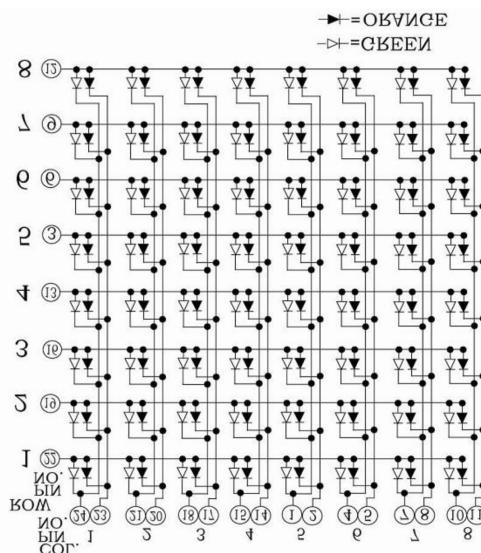
Inledning

Denna text är en beskrivning av den seriella 8x8 RGB-lysdiodsmatrisen DAMATRIX. Texten inleds med en teknisk beskrivning om hur man rent allmänt kan styra en tvåfärgad lycdiodsmatris. Den beskrivningen är nödvändig för att senare förstå alla delar av schemat till DAMATRIX. Med schemat som ledning beskrivs slutligen hur indata skall utformas för korrekt funktion.

Allmänt

Det finns några olika sätt att driva en LED-matrisdisplay. Beroende på hur många pin som finns tillgängliga, eller displayens storlek kan lite olika strategier tillgripas. Här beskrivs några av dem.

Direkt ur databladet kan man hämta tillverkarens kopplingsschema över en matris' alla lycdioder. För enkelhets skull med bara två färger (orange och gröna lycdioder) just nu. Tyvärr var databladstillverkaren ingen ingenjör och ritade hela schemat upp och ner, så vi vänder det och flippar det sedan sidledes för att få normal signalflödesriktning och kunna beskriva funktionen bättre:



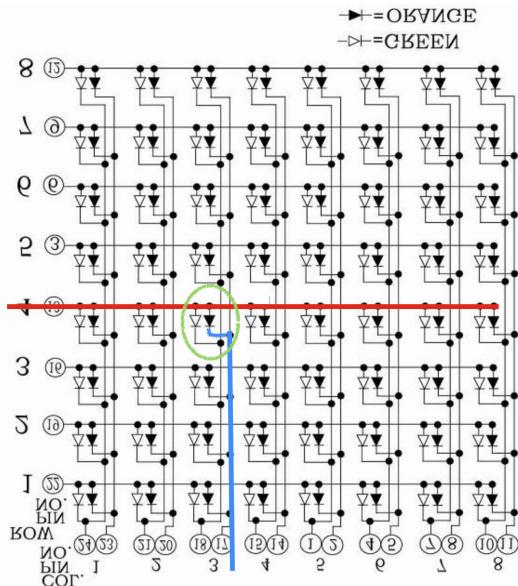
Äntligen är schemat läsbart med positiv potential uppåt, låg potential nedåt och signalflödet från vänster till höger. Som det ska vara!

Matrisens interna koppling är:

- Alla dioder oavsett färg i varje *rad* i matrisen hänger ihop i sina anoder.
- Alla dioder av samma sort och *kolumn* har sina katoder sammankopplade.

Lägg märke till vilke diodända som är anod respektive katod. De återkommer nedan.

För att tända en diod måste raden förses med positiv spänning samtidigt som diodens katod jordas. Till exempel, för en orange diod:



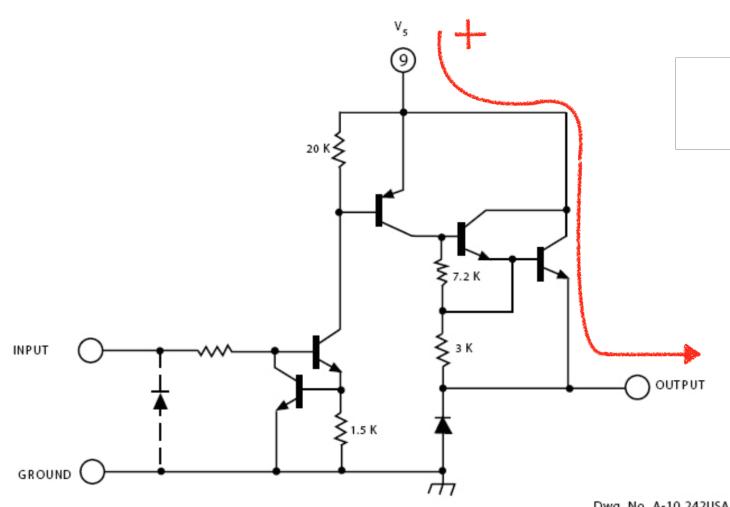
Med spänning på rad 4 (pinne 13) och jord på kolumn 3 (pinne 17) kommer den markerade lysdioden tändas. Diodmatrisens upplägg är en tydlig indikation på att den bör drivs med multiplexning av raderna.

För att tillfredsställa matrisens maximala strömbehov används speciella drivkretsar där *en försörjer raden med tillräcklig ström och en jordar kolumnen*.

Drivarna måste alltså vara av två sorter, en som kan leverera ström och en som kan suga i sig strömmen ner mot jord. Den första kallas *source*, den andra *sink*.

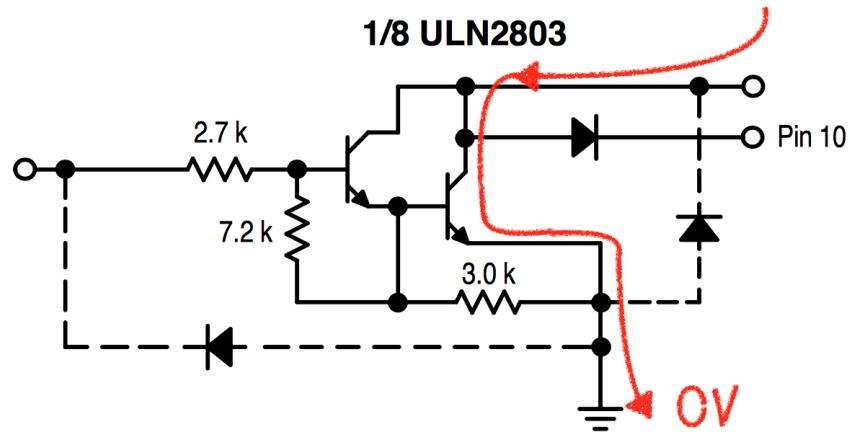
Source Kretsen 2981 innehåller 8 *source drivers*.

Ur dess datablad kan man läsa schemat (per pinne):

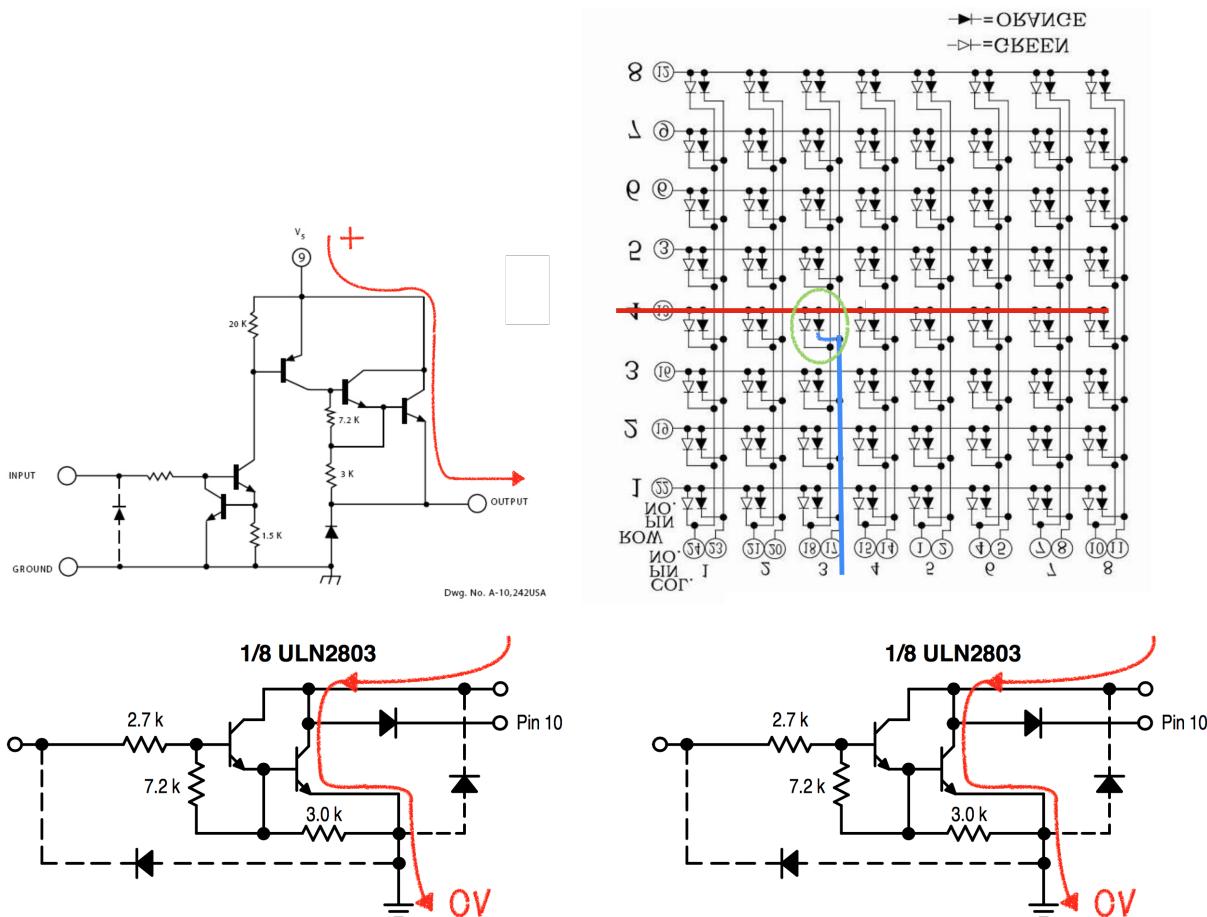


Funktionen är att mata ut (eller inte) ström via dess utgångspinnar. Varje utgångspinne måste anslutas till respektive rad på matrisen.

Sink Kretsen 2803 innehåller på motsvarande sätt 8 *sink drivers*. Funktionen framgår av schemat där man ser att den är konstruerad för att kunna sänka mot jord. Det är helt omöjligt att få denna att sourca, den kan enbart sinka:

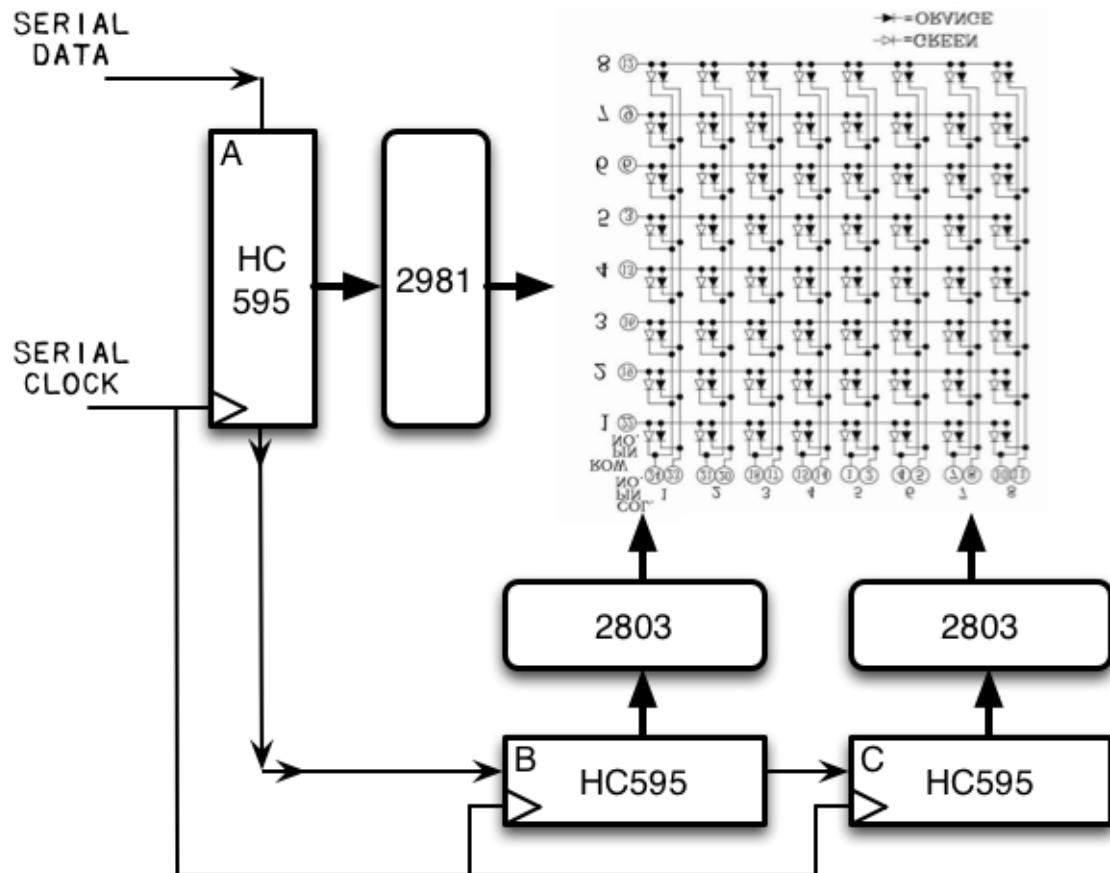


Sammantaget måste matrisen omges av en source-krets och två sink-krestar vilket antyds i layouten nedan. Där en 2803-kapsel används för vardera färg:



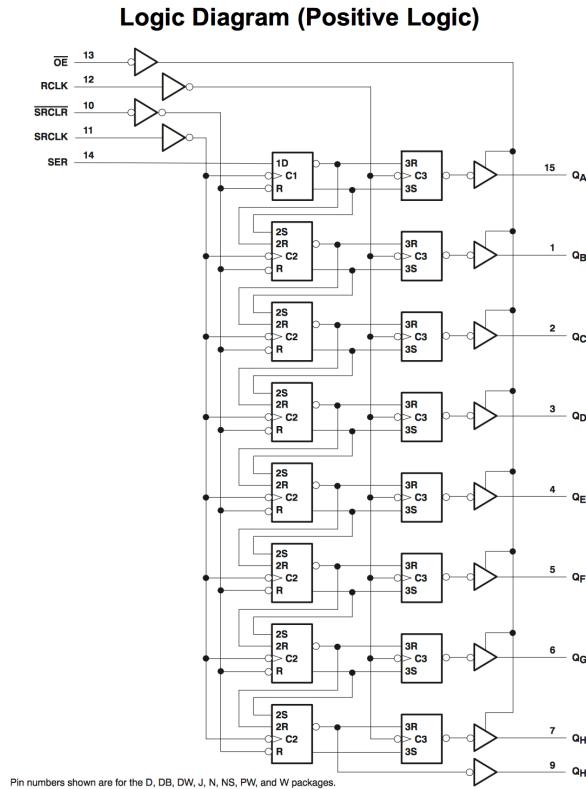
Seriell styrning Än så länge kräver konstruktionen en hel del port-ben för att kunna styras. Ett sätt att komma från denna *parallella* styrning är att ersätta den med en *seriell* sådan.

Principen är att låta insignalen till 2981/2803-orna ovan komma från var sitt skiftregister, här totalt tre. Skiftregistren kan seriekopplas till ett 24-bits skiftregister:



Från processorn anger man data och klockflank så att skiftregistren (HC595) förses med rätt information för att respektive diod skall lysa. För en multiplexad matris, där enbart en rad skall kunna vara tänd åt gången, betyder det att registret A enbart ska innehålla en enda *aktiv* bit, raden. Registren B och C innehåller *aktiva* bitar för de kolumner och färger som skall tändas i den raden.

Skiftregistret Anledningen till att just skiftregistret HC595 används fås ur dess datablad¹:



Det seriella datat skiftas in (med SER och SRCLK) i vänstra uppsättningen vippor (C1 och C2). Först när detta data ligger på rätt plats i dessa vippor klockas de *gemensamt* över till utgångsvipporna (C3) med signalen RCLK. För att något skall hända på utgången måste utgångsbuffertarna aktiveras genom att lägga $\overline{OE} = 0$

Utan de isolerande utgångsvipporna skulle matrisen blinka hej vilt medans informationen klockades på plats.

Schema och styrning För att kunna koppla upp alla dessa komponenter korrekt krävs stor noggrannhet. Enda rimliga metoden är att rita en komplett schema, gärna på A3-papper, med varje kapsel angiven och pinnarna numrerad. Låt sedan någon annan konstruera schemat. Fel i schemat på det här stadiet tar några minuter att korrigera, med allt uppkopplat tar det **timmer!** Och så finns ju risken att någon komponent gått sönder vid felkoppling, vilket ger ännu mer felsökning.

För att undvika denna tidsödande process finns DAMATRIX som är utformad enligt ovan men med tre färger: Röd, Grön och Blå (RGB).

Schemat återfinns nedan och måste förstås för att kunna programmeras.

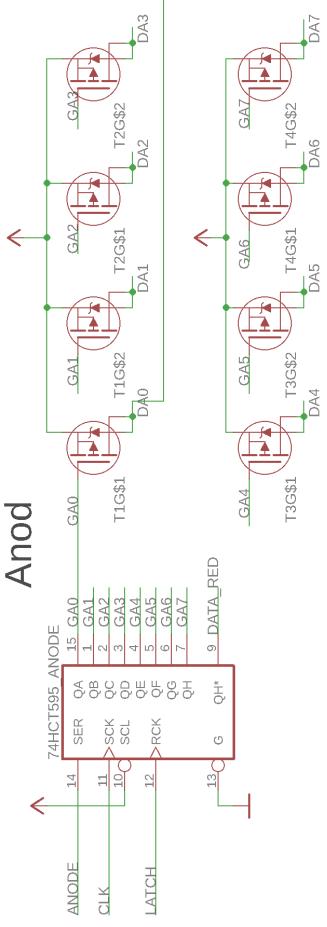
¹Och som vanligt är Texas Instruments datablad tydligast!

Avkopplingskondensatorer 0.1uF

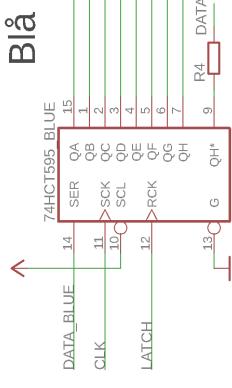
Grön



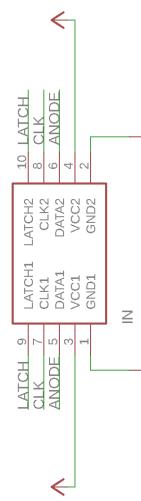
Anod



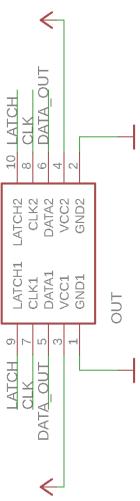
Blå



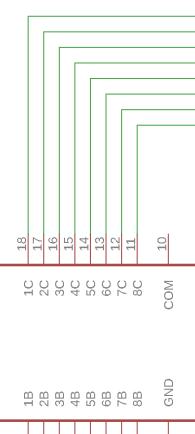
Kontakt IN (2x5)



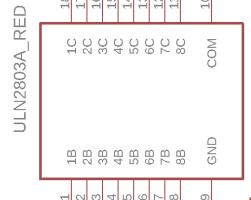
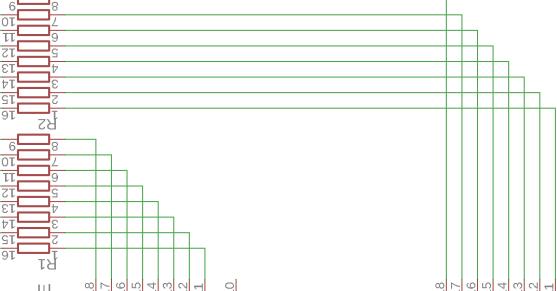
Kontakt OUT (2x5)



ULN2803A_GREEN



LED-matris



Kort rundvandring i schemat Den centrala komponenten i schemat är såklart LED-MATRIS. Till vänster om den återfinns tre drivare (*sink*) för respektive färg, GREEN, BLUE och RED.

För att kunna driva matrisens anoder används FET-transistorerna GA0–GA7. Dessa spelar rollen som *source* i denna krets.

Förutom matningsspänning om 5 V, VCC och GND matas data till kretsen in seriellt i takt med en klocka.

Ytterligare anslutning är via det 10-poliga donet KONTAKT IN där de intressanta signalerna är ANODE, CLK och LATCH. Notera att namngivningen i själva donet är, till exempel, DATA1 och DATA2 medan båda dessa heter ANODE i själva schemat; det är dock samma signal i schemat.

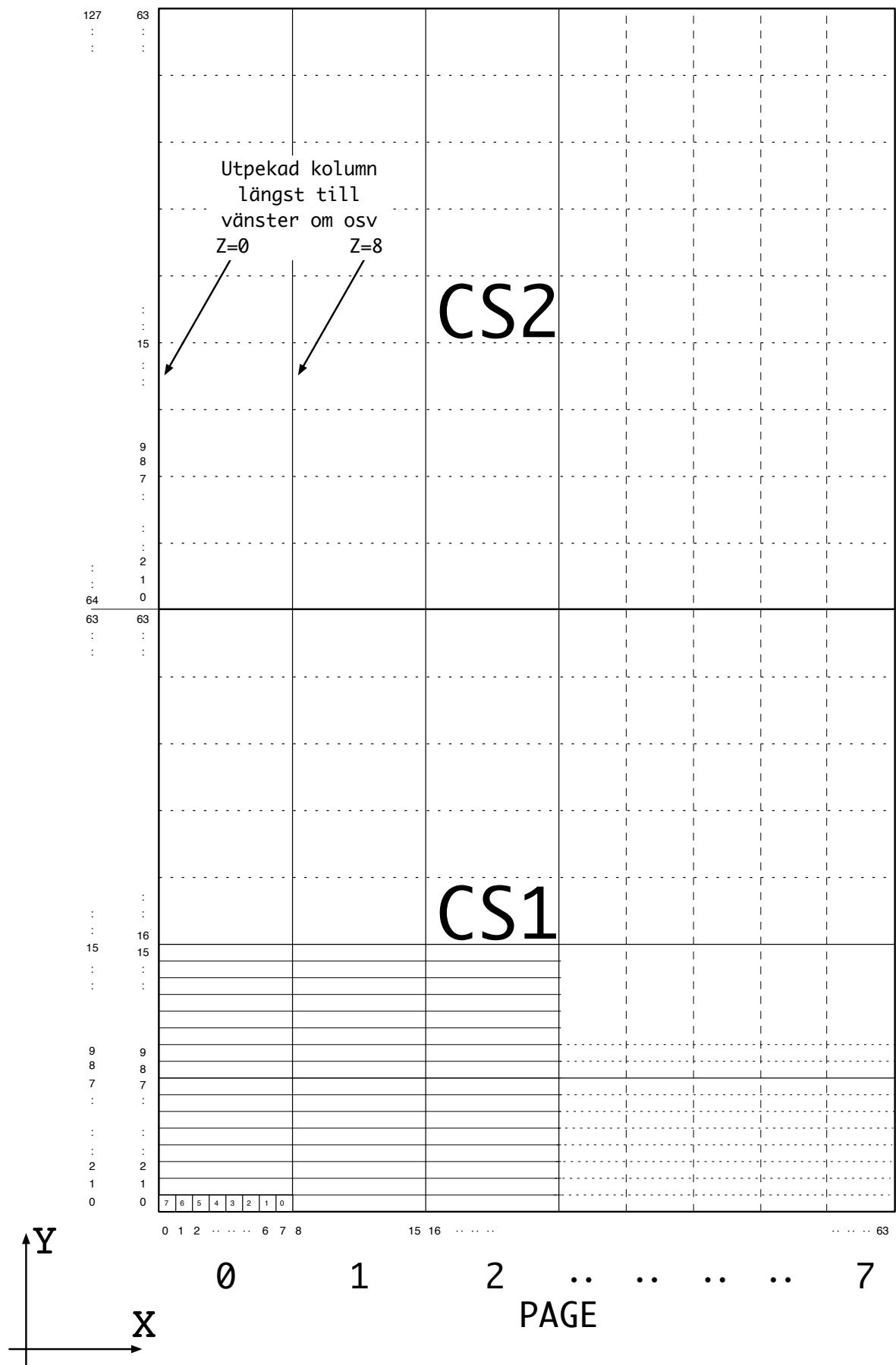
Följer man databitarna från kontaktens ANODE-pinne ser man att de först klockas in i ANODE på HCT595-kretsen, vidare till DATA_RED och så vidare. Slutlig ordning blir ANODE, DATA_RED, DATA_GREEN och DATA_BLUE.

En skrivning till displayen innehåller alltså totalt fyra byte, 32 bitar som klockas in bit för bit, för att kunna tända en rad i olika färger.

Ytterligare klockningar gör att datat klockas ut ur displayen via ett skyddsmotstånd R4 till en eventuell senare i kedjan liggande display. På detta sätt kan åtskilliga displayer anslutas i serie med en 10-polig bandkabel ansluten till KONTAKT UT.

Tips: Medan det är fullt möjligt att *bit-banga* alla bitar med egenskrivna rutiner är det inbyggda protokollet SPI till slut mycket enklare att använda. Protokollet SPI kan skriva en byte i taget med PRESCALER-valbar **hög** hastighet.

F. PIXY minnesadressering



G. PIXY Grafisk displaymodul



NHD-12864WG-BTFH-V#N

Graphic Liquid Crystal Display Module

NHD- Newhaven Display
12864- 128 x 64 pixels
WG- Display Type: Graphic
B- Model
T- White LED Backlight
F- FSTN Positive
H- Transflective, Wide Temperature 6:00 Optimal View
V#N - Built-in Negative Voltage
RoHS Compliant

Newhaven Display International, Inc.

2661 Galvin Ct.
Elgin IL, 60124
Ph: 847-844-8795 Fax: 847-844-8796

www.newhavendisplay.com
nhtech@newhavendisplay.com nhsales@newhavendisplay.com

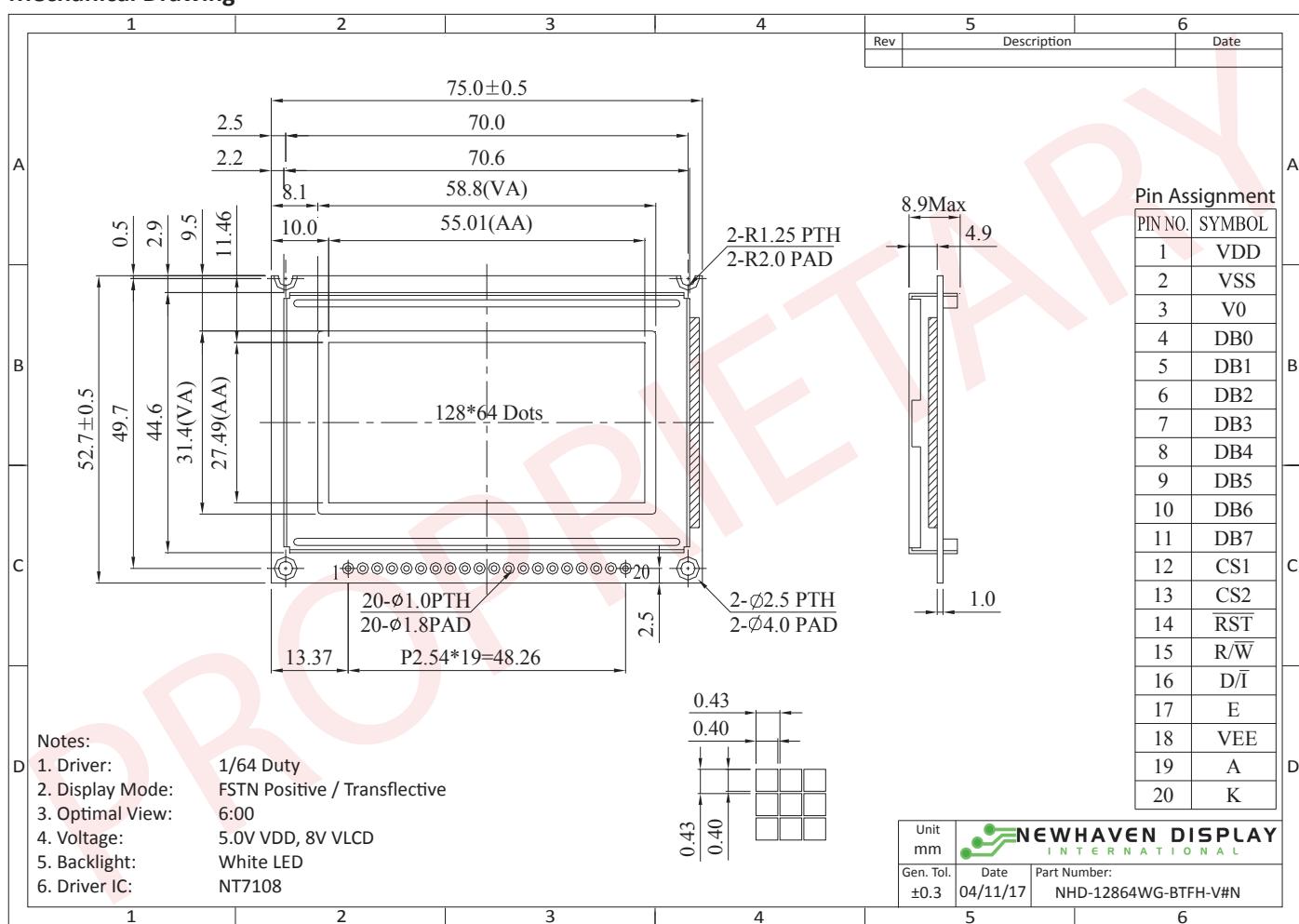
Document Revision History

Revision	Date	Description	Changed by
0	3/7/07	Initial Release	-
1	5/21/08	Backlight info modification	-
2	3/22/10	User guide reformat	BE
3	4/14/10	Block diagram/Initialization updated	BE
4	2/16/11	Mechanical drawing updated	AK
5	12/19/12	Controller information updated	AK
6	3/28/13	Electrical & timing characteristics updated	JN
7	7/22/16	Mechanical Drawing, Electrical & Optical Char. Updated	SB
8	9/7/16	Fixed contrast voltage	SB
9	4/11/17	I_{DD} & I_{LED} Updated	SB
10	5/30/17	Pinout Table & Backlight Characteristics Updated	SB
11	4/4/19	Wiring Diagram & Backlight Voltage Updated	SB

Functions and Features

- 128 x 64 pixels
- Built-in NT7108C controller
- +5.0V power supply
- 1/64 duty cycle
- RoHS Compliant

Mechanical Drawing



The information contained herein is the exclusive property of Newhaven Display International, Inc. and shall not be copied, reproduced, and/or disclosed in any format without permission.

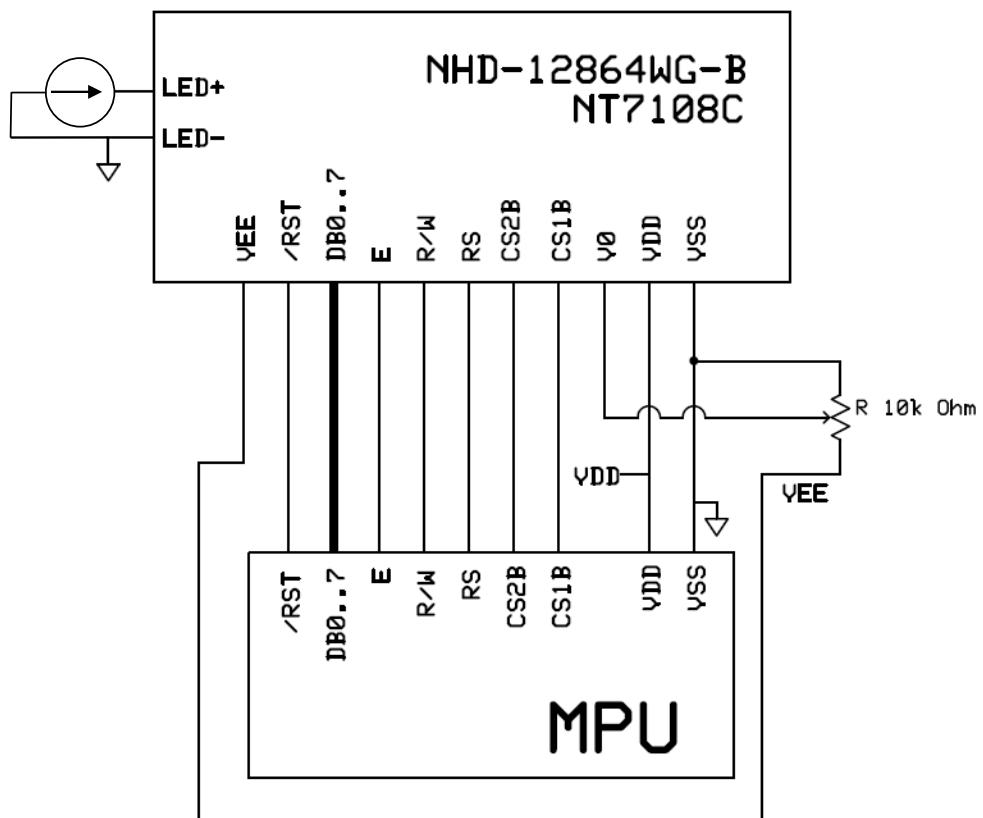
[3]

Pin Description and Wiring Diagram

Pin No.	Symbol	External Connection	Function Description
1	V _{DD}	Power Supply	Supply Voltage for logic (+5.0V)
2	V _{SS}	Power Supply	Ground
3	V _O	Power Supply	Supply Voltage for contrast (approx.. -3.0V)
4-11	DB0-DB7	MPU	Bi-directional 8-bit data bus
12	CS1B	MPU	Chip Selection: CS1=H, CS2=L : select IC1 (left side) CS1=L, CS2=H : select IC2 (right side)
13	CS2B	MPU	
14	/RST	MPU	Active LOW Reset signal
15	R/W	MPU	Read/Write select signal. R/W=1: Read R/W=0: Write
16	RS	MPU	Register Select: 1=Data, 0=Instruction
17	E	MPU	Operation Enable signal. Falling edge triggered.
18	V _{EE}	Power Supply	Negative voltage output (-5V)
19	LED+	Power Supply	Backlight Anode(50 mA @ 3.5V)
20	LED-	Power Supply	Backlight Cathode (Ground)

Recommended LCD connector: 2.54mm pitch pins

Backlight connector: - Mates with: -



Electrical Characteristics

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Operating Temperature Range	T _{OP}	Absolute Max	-20	-	+70	°C
Storage Temperature Range	T _{ST}	Absolute Max	-30	-	+80	°C
Supply Voltage	V _{DD}	-	4.5	5.0	5.5	V
Supply Current	I _{DD}	V _{DD} = 5.0V	1.0	3.0	6.0	mA
Supply for LCD (contrast)	V _{DD} -V _O	T _{OP} = 25°	7.8	8.0	8.2	V
"H" Level input	V _{IH}	-	0.7 * V _{DD}	-	V _{DD}	V
"L" Level input	V _{IL}	-	V _{SS}	-	0.8	V
"H" Level output	V _{OH}	-	2.4	-	V _{DD}	V
"L" Level output	V _{OL}	-	V _{SS}	-	0.4	V
Backlight Supply Current	I _{LED}	-	-	50	60	mA
Backlight Supply Voltage	V _{LED}	I _{LED} = 50mA	3.3	3.5	3.7	V

*The LED of the backlight is driven by current drain; drive voltage is for reference only. Drive voltage must be selected to ensure backlight current drain is below MAX level stated.

Optical Characteristics

Item	Symbol	Condition	Min.	Typ.	Max.	Unit
Optimal Viewing Angles	Top	CR ≥ 2	-	30	-	°
	Bottom		-	60	-	°
	Left		-	45	-	°
	Right		-	45	-	°
Contrast Ratio	CR	-	2	5	-	-
Response Time	Rise	T _{OP} = 25°C	-	200	300	ms
	Fall		-	250	350	ms

Controller Information

Built-in NT7108C controller.

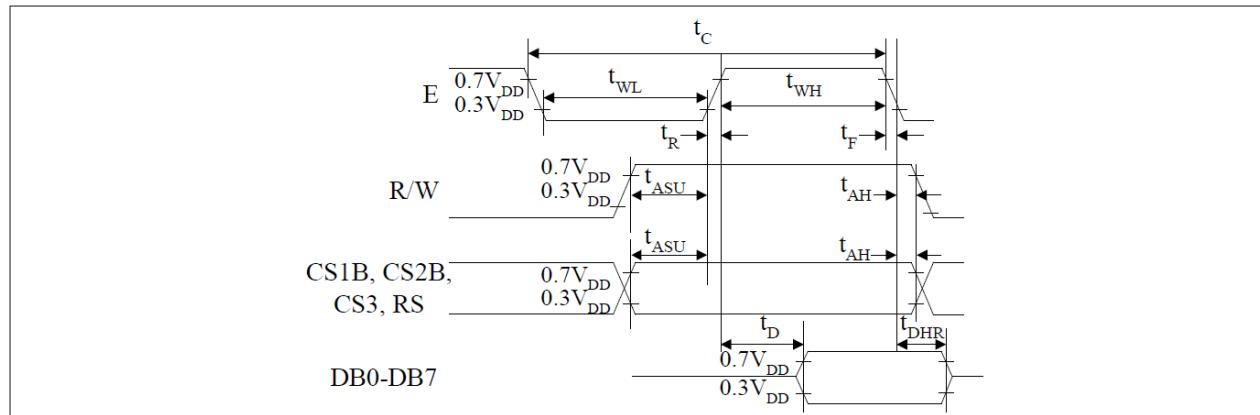
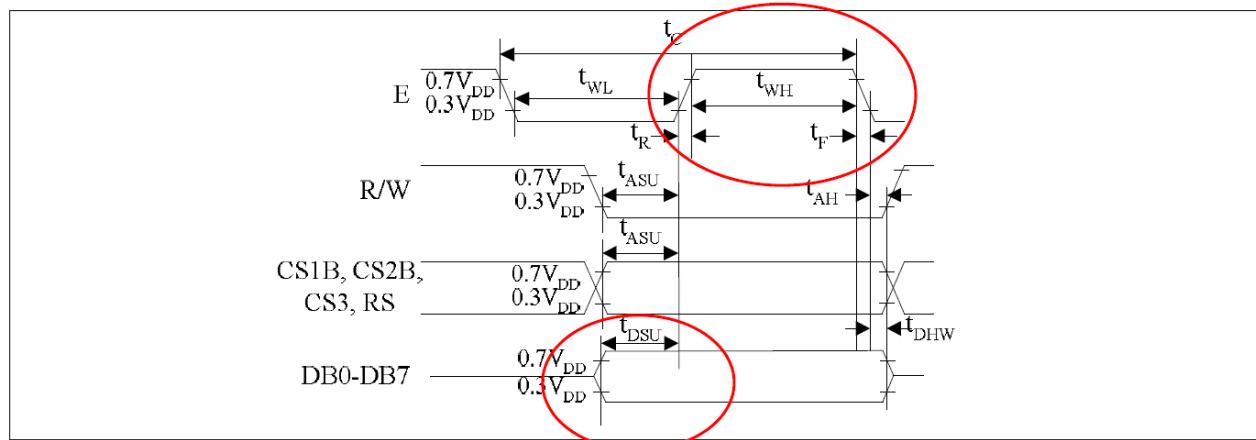
Please download specification at http://www.newhavendisplay.com/app_notes/NT7108.pdf

Table of Commands

Instruction	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	Function
Display on/off	L	L	L	L	H	H	H	H	H	L/H	Controls the display on or off. Internal status and display RAM data is not affected. L:OFF, H:ON
Set address (Y address)	L	L	L	H	Y address (0-63)						Sets the Y address in the Y address counter.
Set page (X address)	L	L	H	L	H	H	H	Page (0-7)			Sets the X address at the X address register.
Display Start line (Z address)	L	L	H	H	Display start line (0-63)						Indicates the display data RAM displayed at the top of the screen.
Status read	L	H	Busy	L	On/Off	Reset	L	L	L	L	Read status. BUSY L: Ready H: In operation ON/OFF L: Display ON H: Display OFF RESET L: Normal H: Reset
Write display data	H	L	Write data								Writes data (DB0: 7) into display data RAM. After writing instruction, Y address is increased by 1 automatically.
Read display data	H	H	Read data								Reads data (DB0: 7) from display data RAM to the data bus.

Timing Characteristics

Characteristic	Symbol	Min	Type	Max	Unit
E cycle	t_C	1000	-	-	ns
E high level width	t_{WH}	450	-	-	
E low level width	t_{WL}	450	-	-	
E rise time	t_R	-	-	25	
E fall time	t_F	-	-	25	
Address set-up time	t_{ASU}	140	-	-	
Address hold time	t_{AH}	10	-	-	
Data set-up time	t_{DSU}	140	-	-	
Data delay time	t_D	-	-	320	
Data hold time (write)	t_{DHW}	10	-	-	
Data hold time (read)	t_{DHR}	20	-	-	



Example Initialization Program

```
' -----
' DB0-DB7    7-14          P1
' CS2B        16            P3.6
' CS1B        15            P3.1
' /RST         17            P3.2
' R/W          5             P3.7
' RS           4             P3.0
' E            6             P3.4
' -----
Sub Init
    Reset P3.2
    Set P3.2
    Reset P3.4
    Reset P3.0
    Reset P3.7
    Reset P3.6
    Reset P3.1
    A = &H3F
    Call Comleft           'display on
    Call Comright          'display on
End Sub
' -----
Sub Comleft
    P1 = A
    Set P3.6
    Reset P3.0
    Set P3.4
    Reset P3.4
    Reset P3.6
End Sub

Sub Comright
    P1 = A
    Set P3.1
    Reset P3.0
    Set P3.4
    Reset P3.4
    Reset P3.1
End Sub

Sub Writeleft
    P1 = A
    Set P3.6
    Set P3.0
    Set P3.4
    Reset P3.4
    Reset P3.6
End Sub

Sub Writeright
    P1 = A
    Set P3.1
    Set P3.0
    Set P3.4
    Reset P3.4
    Reset P3.1
End Sub
```

[8]

Quality Information

Test Item	Content of Test	Test Condition	Note
High Temperature storage	Endurance test applying the high storage temperature for a long time.	+80°C , 200hrs	2
Low Temperature storage	Endurance test applying the low storage temperature for a long time.	-30°C , 200hrs	1,2
High Temperature Operation	Endurance test applying the electric stress (voltage & current) and the high thermal stress for a long time.	+70°C 200hrs	2
Low Temperature Operation	Endurance test applying the electric stress (voltage & current) and the low thermal stress for a long time.	-20°C , 200hrs	1,2
High Temperature / Humidity Operation	Endurance test applying the electric stress (voltage & current) and the high thermal with high humidity stress for a long time.	+60°C , 90% RH , 96hrs	1,2
Thermal Shock resistance	Endurance test applying the electric stress (voltage & current) during a cycle of low and high thermal stress.	-20°C,30min -> 25°C,5min -> 70°C,30min = 1 cycle 10 cycles	
Vibration test	Endurance test applying vibration to simulate transportation and use.	10-55Hz , 15mm amplitude. 60 sec in each of 3 directions X,Y,Z For 15 minutes	3
Static electricity test	Endurance test applying electric static discharge.	VS=800V, RS=1.5kΩ, CS=100pF One time	

Note 1: No condensation to be observed.

Note 2: Conducted after 4 hours of storage at 25°C, 0%RH.

Note 3: Test performed on product itself, not inside a container.

Precautions for using LCDs/LCMs

See Precautions at www.newhavendisplay.com/specs/precautions.pdf

Warranty Information and Terms & Conditions

http://www.newhavendisplay.com/index.php?main_page=terms

H. PIXY Drivkrets NT7108C



NEOTEC SEMICONDUCTOR LTD.

NT7108C

NT7108C

Copyright: NEOTEC (C) 2007
<http://www.neotec.com.tw>

All rights reserved. No part of this publication may be reproduced, stored in a retrieval system, or transmitted in any form or by any means, electric or mechanical, by photocopying, recording, or otherwise, without the prior written consent of NEOTEC

NEOTEC Semiconductor Ltd.
www.neotec.com.tw

NT7108C Rev0.12 2008/09/30
1/23



**NEOTEC SEMICONDUCTOR LTD.****NT7108C**

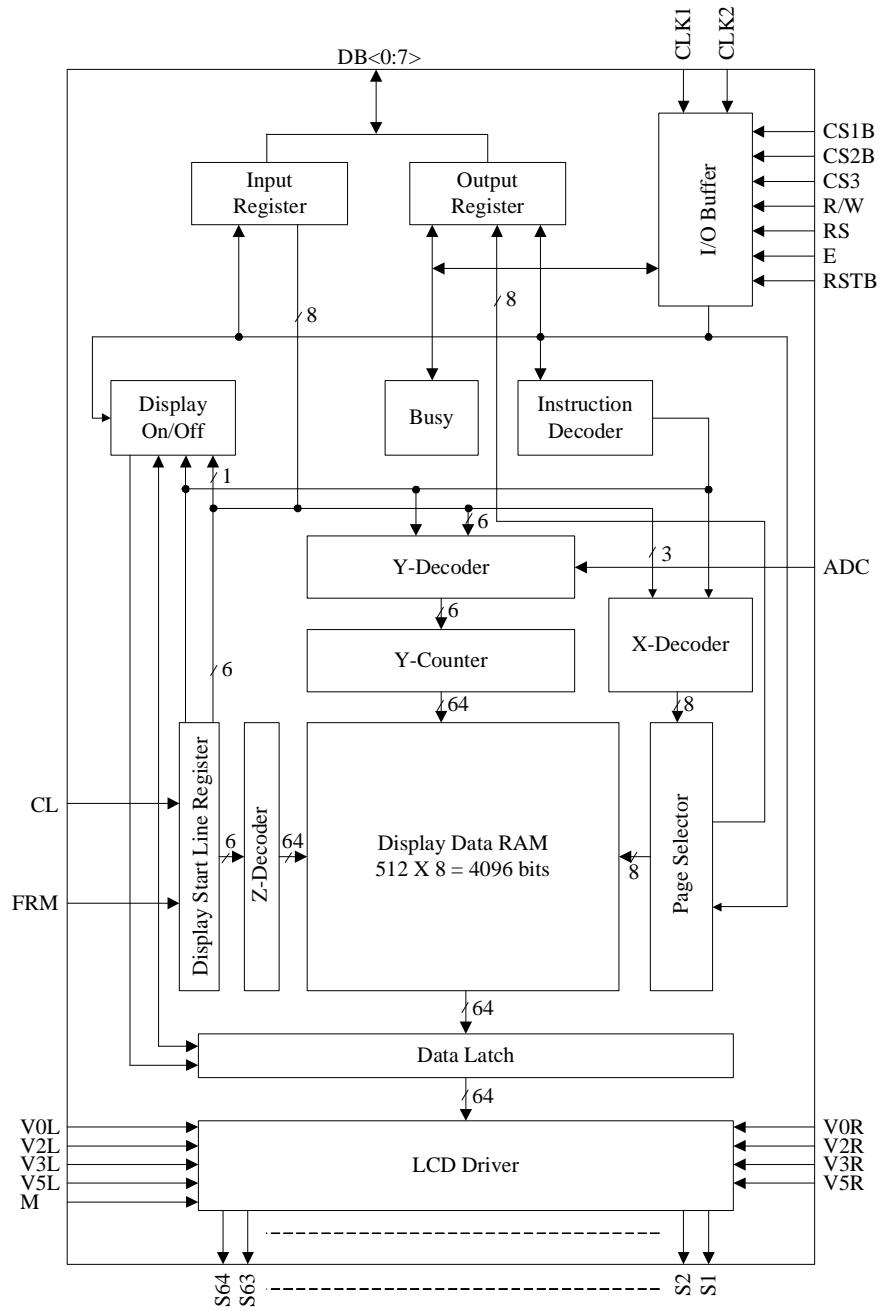
INTRODUCTION

The NT7108 is a LCD driver LSI with 64 channel outputs for dot matrix liquid crystal graphic display systems. This device consists of the display RAM, 64 bits data latch, 64 bit drivers and decoder logic. It has the internal display RAM for storing the display data transferred from a 8 bit micro controller and generates the dot matrix liquid crystal driving signals corresponding to stored data. The NT7108 composed of the liquid crystal display system in combination with the NT7107.

FEATURES

- Dot matrix LCD segment driver with 64 channel output
- Input and output signal
 - Input: 8bit parallel display data control signal from MPU divided bias voltage (V0R, V0L, V2R, V2L, V3R, V3L, V5R, V5L)
 - Output: 64 channels for LCD driving.
- Display data is stored in display data RAM from MPU.
- Interface RAM
 - Capacity: 512 bytes (4096 bits)
 - RAM bit data: RAM bit data = 1: On
RAM bit data = 0: Off
- Applicable LCD duty:1/32-1/64
- LCD driving voltage: 8V-17V(V_{DD}-V_{EE})
- Power supply voltage:+2.7~+5.5V
- Interface

Driver		Controller
COMMON	SEGMENT	
Other NT7107	Other NT7108	MPU
- High voltage CMOS process.
- 100QFP or bare chip available.

BLOCK DIAGRAM


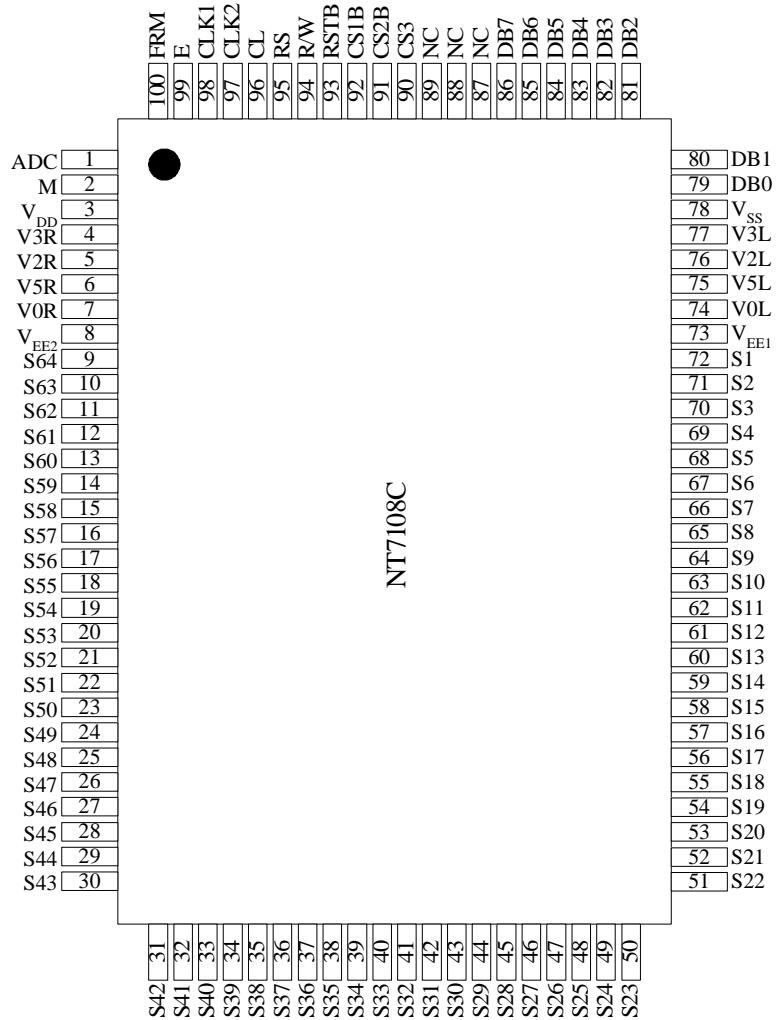


NEOTEC SEMICONDUCTOR LTD.

NT7108C

PIN CONFIGURATION

100 PQFP PACKAGE

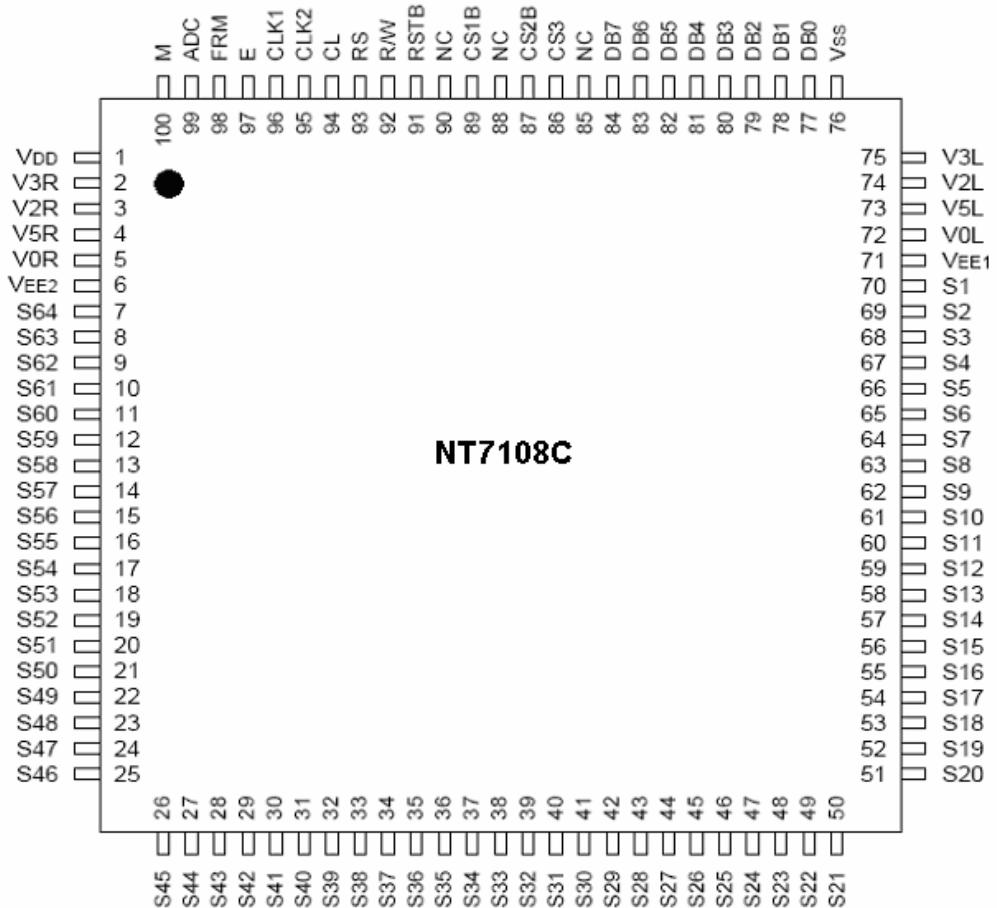




NEOTEC SEMICONDUCTOR LTD.

NT7108C

100 PQ PACKAGE



NEOTEC Semiconductor Ltd.
www.neotec.com.tw

NT7108C Rev0.12 2008/09/30
5/23





NEOTEC SEMICONDUCTOR LTD.

NT7108C

PIN DESCRIPTION**Table 1. Pin Description**

Pin Number QFP	Symbol	I/O	Description				
3 78 73,8	V _{DD} V _{SS} V _{EE1,2}	Power	For internal logic circuit (+2.7~+5.5V) GND (0V) For LCD driver circuit V _{SS} = 0V, V _{DD} = +5V±10%, V _{DD} - V _{EE} = 8V - 17V The same voltage should be connected to V _{EE1} and V _{EE2} .				
74,7 76,5 77,4 75,6	V _{0L} ,V _{0R} , V _{2L} ,V _{2R} , V _{3L} ,V _{3R} , V _{5L} ,V _{5R}	Power	Bias supply voltage terminals to drive LCD. <table border="1" style="margin-left: auto; margin-right: auto;"> <tr> <td>Select Level</td> <td>Non-Select Level</td> </tr> <tr> <td>V_{0L} (R), V_{5L} (R)</td> <td>V_{2L} (R), V_{3L} (R)</td> </tr> </table> The same voltage should connect V _{0L} and V _{0R} (V _{2L} & V _{2R} , V _{3L} & V _{3R} , V _{5L} & V _{5R}).	Select Level	Non-Select Level	V _{0L} (R), V _{5L} (R)	V _{2L} (R), V _{3L} (R)
Select Level	Non-Select Level						
V _{0L} (R), V _{5L} (R)	V _{2L} (R), V _{3L} (R)						
92 91 90	CS1B CS2B CS3	Input	Chip selection In order to interface data for input or output, the terminals have to be CS1B=L, CS2B=L, and CS3=H.				
2	M	Input	Alternating signal input for LCD driving.				
1	ADC	Input	Address control signal to determine the relation between Y address of display RAM and terminals from which the data is output. ADC=H Y0:S1-Y63:S64 ADC=L Y0:S64-Y63:S1				
100	FRM	Input	Synchronous control signal. Presets the 6-bit Z counter and synchronizes the common signal with the frame signal when the frame signal becomes high.				
99	E	Input	Enable signal. Write mode (R/W=L) → data of DB<0:7> is latched at the falling edge of E Read mode (R/W=H) → DB<0:7> appears the reading data while E is at high level.				
98 97	CLK1 CLK2	Input	2 phase clock signal for internal operation Used to execute operations for input/output of display RAM data and others.				
96	CL	Input	Display synchronous signal. Display data is latched at rising time of the CL signal and increments the Z-address counter at the CL falling time.				
95	RS	Input	Data or Instruction. RS=H → DB<0:7>:Display RAM data RS=L → DB<0:7>:Instruction data				
94	RW	Input	Read or Write. R/W=H → Data appears at DB<0:7> and can be read by the CPU while E=H, CS1B=L, CS2B=L and CS3=H. R/W=L → Display data DB<0:7> can be written at falling of E when CS1B=L, CS2B=L and CS3=H.				
79-86	DB0~ DB7	Input/ Output	Data bus. Three state I/O common terminal.				



NEOTEC SEMICONDUCTOR LTD.

NT7108C

Pin Number QFP	Symbol	I/O	Description															
72-9	S1-S64	Output	LCD segment driver output. Display RAM data 1:On Display RAM data 0:Off (relation of display RAM data & M) <table border="1"><tr><td>M</td><td>Data</td><td>Output Level</td></tr><tr><td>L</td><td>L</td><td>V2</td></tr><tr><td>L</td><td>H</td><td>V0</td></tr><tr><td>H</td><td>L</td><td>V3</td></tr><tr><td>H</td><td>H</td><td>V5</td></tr></table>	M	Data	Output Level	L	L	V2	L	H	V0	H	L	V3	H	H	V5
M	Data	Output Level																
L	L	V2																
L	H	V0																
H	L	V3																
H	H	V5																
93	RSTB	Input	Reset signal. When RSTB=L, -ON/OFF register 0 set (display off) -Display start line register 0 set (display line from 0) After releasing reset, this condition can be changed only by instruction.															
87 88 89	NC		No connection. (Open)															

**NEOTEC SEMICONDUCTOR LTD.****NT7108C**

OPERATING PRINCIPLES AND METHODS

I/O BUFFER

Input buffer controls the status between the enable and disable of chip. Unless the CS1B to CS3 is in active mode, Input or output of data and instruction does not execute. Therefore internal state is not change. But RSTB and ADC can operate regardless CS1B-CS3.

INPUT REGISTER

Input register is provided to interface with MPU, which is different operating frequency. Input register stores the data temporarily before writing it into display RAM. When CS1B to CS3 are in the active mode, R/W and RS select the input register. The data from MPU is written into input register, then into display RAM. Data latched for falling of the E signal and write automatically into the display data RAM by internal operation.

OUTPUT REGISTER

Output register stores the data temporarily from display data RAM when CS1B, CS2B and CS3 are in active mode and R/W and RS=H, stored data in display data RAM is latched in output register. When CS1B to CS3 is in active mode and R/W=H, RS=L, status data (busy check) can read out. To read the contents of display data RAM, twice access of read instruction is needed. In first access, data in display data RAM is latched into output register. In second access, MPU can read data which is latched. That is, to read the data in display data RAM, it needs dummy read. But status read is not needed dummy read.

RS	R/W	Function
L	L	Instruction
	H	Status read (busy check)
H	L	Data write (from input register to display data RAM)
	H	Data read (from display data RAM to output register)

RESET

The system can be initialized by setting RSTB terminal at low level when turning power on, receiving instruction from MPU.

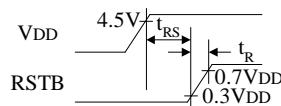
When RSTB becomes low, following procedure is occurred.

- Display off
- Display start line register become set by 0. (Z-address 0)

While RSTB is low, No instruction except status read can be accepted. Therefore, execute other instructions after making sure that DB4=0 (clear RSTB) and DB7=0 (ready) by status read instruction. The Conditions of power supply at initial power up are shown in table 2.

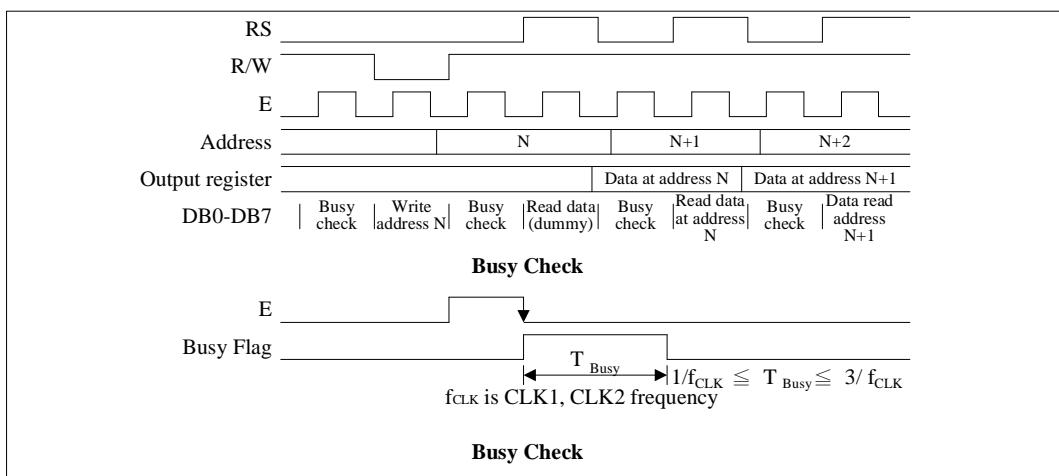
Table 2. Power Supply Initial Conditions

Item	Symbol	Min.	Typ.	Max.	Unit
Reset time	trs	1.0	-	-	μ s
Rise time	tr	-	-	200	ns



Busy Flag

Busy Flag indicates the NT7108 is operating or no operating. When busy flag is high, NT7108 is in internal operating. When busy flag is low, NT7108 can accept the data or instruction. DB7 indicates busy flag of the NT7108.





NEOTEC SEMICONDUCTOR LTD.

NT7108C

Display ON / OFF Flip-Flop

The display on/off flip-flop makes on/off the liquid crystal display. When flip-flop is reset (logical low), selective voltage or non-selective voltage appears on segment output terminals. When flip-flop is set (logic high), non-selective voltage appears on segment output terminals regardless of display RAM data. The display on/off flip-flop can changes status by instruction. The display data at all segments disappear while RSTB is low. The status of the flip-flop is output to DB5 by status read instruction. The display on/off flip-flop synchronized by CL signal.

X Page Register

X page register designates pages of the internal display data RAM. Count function is not available. An address is set by instruction.

Y Address Counter

An Address is set by instruction and is increased by 1 automatically by R/W operations of display data. The Y address counter loops the values of 0 to 63 to count.

Display Data RAM

Display data RAM stores a display data for liquid crystal display. To indicate on state dot matrix of liquid crystal display, write data 1. The other way, off state, writes 0.

Display data RAM address and segment output can be controlled by ADC signal.

- ADC=H à Y-address 0:S1-Y address 63:S64
- ADC=L à Y-address 0:S64-Y address 63:S1

ADC terminal connects the VDD or Vss.

Display Start Line Register

The display start line register indicates of display data RAM to display top line of liquid crystal display. Bit data (DB<0.5>) of the display start line set instruction is latched in display start line register. Latched data is transferred to the Z address counter while FRM is high, presetting the Z address counter. It is used for scrolling of the liquid crystal display screen.

DISPLAY CONTROL INSTRUCTION

The display control instructions control the internal state of the NT7108. Instruction is received from MPU to NT7108 for the display control. The following table shows various instructions.

Instruction	RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0	Function
Display on/off	L	L	L	L	H	H	H	H	H	L/H	Controls the display on or off. Internal status and display RAM data is not affected. L:OFF, H:ON
Set address (Y address)	L	L	L	H	Y address (0-63)						Sets the Y address in the Y address counter.
Set page (X address)	L	L	H	L	H	H	H	Page (0-7)			Sets the X address at the X address register.
Display Start line (Z address)	L	L	H	H	Display start line (0-63)						Indicates the display data RAM displayed at the top of the screen.
Status read	L	H	Busy	L	On/ Off	Reset	L	L	L	L	Read status. BUSY L: Ready H: In operation ON/OFF L: Display ON H: Display OFF RESET L: Normal H: Reset
Write display data	H	L	Write data								Writes data (DB0: 7) into display data RAM. After writing instruction, Y address is increased by 1 automatically.
Read display data	H	H	Read data								Reads data (DB0: 7) from display data RAM to the data bus.

**NEOTEC SEMICONDUCTOR LTD.****NT7108C****DISPLAY ON/OFF**

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	0	1	1	1	1	1	D

The display data appears when D is 1 and disappears when D is 0. Though the data is not on the screen with D=0, it remains in the display data RAM. Therefore, you can make it appear by changing D=0 into D=1.

SET ADDRESS (Y ADDRESS)

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	0	1	AC5	AC4	AC3	AC2	AC1	AC0

Y address (AC0-AC5) of the display data RAM is set in the Y address counter. An address is set by instruction and increased by 1 automatically by read or write operations of display data.

SET PAGE (X ADDRESS)

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	1	0	1	1	1	AC2	AC1	AC0

X address (AC0-AC2) of the display data RAM is set in the X address register. Writing or reading to or from MPU is executed in this specified page until the next page is set.

DISPLAY START LINE (Z ADDRESS)

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	0	1	1	AC5	AC4	AC3	AC2	AC1	AC0

Z address (AC0-AC5) of the display data RAM is set in the display start line register and displayed at the top of the screen. When the display duty cycle is 1/64 or others (1/32-1/64), the data of total line number of LCD screen, from the line specified by display start line instruction, is displayed.



NEOTEC SEMICONDUCTOR LTD.

NT7108C

STATUS READ

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
0	1	BUSY	0	ON/OFF	RESET	0	0	0	0

- **BUSY**

When BUSY is 1, the Chip is executing internal operation and no instructions are accepted.

When BUSY is 0, the Chip is ready to accept any instructions.

- **ON/OFF**

When ON/OFF is 1, the display is OFF.

When ON/OFF is 0, the display is ON.

- **RESET**

When RESET is 1, the system is being initialized.

In this condition, no instructions except status read can be accepted.

When RESET is 0, initializing has finished and the system is in usual operation condition.

WRITE DISPLAY DATA

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	0	D7	D6	D5	D4	D3	D2	D1	D0

Writes data (D0-D7) into the display data RAM. After writing instruction, Y address is increased by 1 automatically.

READ DISPLAY DATA

RS	R/W	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
1	1	D7	D6	D5	D4	D3	D2	D1	D0

Reads data (D0-D7) from the display data RAM. After reading instruction, Y address is increased by 1 automatically.

**NEOTEC SEMICONDUCTOR LTD.****NT7108C****MAXIMUM ABSOLUTE LIMIT**

Characteristic	Symbol	Value	Unit	Note
Operating voltage	V _{DD}	-0.3 to +7.0	V	(1)
Supply voltage	V _{EE}	V _{DD} -19.0 to V _{DD} +0.3		(4)
Driver supply voltage	V _B	-0.3 to V _{DD} +0.3		(1),(3)
	V _{LCD}	V _{EE} -0.3 to V _{DD} +0.3		(2)
Operating temperature	T _{OPR}	-30 to +85	°C	
Storage temperature	T _{STG}	-55 to +125		

NOTES:

1. Based on V_{SS}=0V
2. Applies the same supply voltage to V_{EE1} and V_{EE2}. V_{LCD}=V_{DD}-V_{EE}.
3. Applies to M, FRM, CL, RSTB, ADC, CLK1, CLK2, CS1B, CS2B, CS3, E, R/W, RS and DB0-DB7.
4. Applies to V_{0L(R)}, V_{2L(R)}, V_{3L(R)} and V_{5L(R)}.

Voltage level: V_{DD} ≥ V_{0L}=V_{0R} ≥ V_{2L}=V_{2R} ≥ V_{3L}=V_{3R} ≥ V_{5L}=V_{5R} ≥ V_{EE}.



NEOTEC SEMICONDUCTOR LTD.

NT7108C

ELECTRICAL CHARACTERISTICS

DC CHARACTERISTICS (V_{DD}=5.0V, V_{SS}=0V, V_{DD}-V_{EE}=8 to 17V, Ta=-30°C to +85°C)

Characteristic	Symbol	Condition	Min.	Typ.	Max.	Unit	Note
Operating Voltage	V _{DD}	-	2.7	-	5.5	V	
Input high Voltage	V _{IH1}	-	0.7V _{DD}	-	V _{DD}		(1)
	V _{IH2}	-	2.0	-	V _{DD}		(2)
Input low Voltage	V _{IL1}	-	0	-	0.3V _{DD}		(1)
	V _{IL2}	-	0	-	0.8		(2)
Output high voltage	V _{OH}	I _{OH} =-200 μA	2.4	-	-		(3)
Output low voltage	V _{OL}	I _{OL} =1.6mA	-	-	0.4		(3)
Input leakage current	I _{LKG}	V _{IN} =V _{SS} -V _{DD}	-1.0	-	1.0		(4)
Three-state(off) input current	I _{TSL}	V _{IN} =V _{SS} -V _{DD}	-5.0	-	5.0		(5)
Driver input leakage current	I _{DIL}	V _{IN} =V _{EE} -V _{DD}	-2.0	-	2.0		(6)
Operating current	I _{DD1}	During display	-	-	100		(7)
	I _{DD2}	During access Access cycle = 1 MHz	-	-	500		(7)
On resistance	R _{ON}	V _{DD} -V _{EE} =15V I _{LOAD} = ±0.1mA	-	-	7.5	kΩ	(8)

NOTES:

1. CL, FRM, M RSTB, CLK1, CLK2
 2. CS1B, CS2B, CS3, E, R/W, RS, DB0 - DB7
 3. DB0 - DB7
 4. Except DB0 -DB7
 5. DB0 - DB7 at high impedance
 6. V0L(R), V2L(R), V3L(R), V5L(R)
 7. 1/64 duty, f_{CLK}=250kHz, frame frequency=70HZ, output: no load
 8. VDD - VEE =15.5V
- V0L(R)>V2L(R)=VDD-2/7(V_{DD}-V_{EE})>V3L(R)=V_{EE}+2/7(V_{DD}-V_{EE})>V5L(R)



NEOTEC SEMICONDUCTOR LTD.

NT7108C

AC CHARACTERISTICS ($V_{DD}=+5V\pm10\%$, $V_{SS}=0V$, $T_a=-30^{\circ}C$ to $+85^{\circ}C$)

Clock Timing

Characteristic	Symbol	Min	Type	Max	Unit
CLK1, CLK2 cycle time	t_{CY}	2.5	-	20	μs
CLK1 "low" level width	t_{WL1}	625	-	-	ns
CLK2 "low" level width	t_{WL2}	625	-	-	
CLK1 "high" level width	t_{WH1}	1875	-	-	
CLK2 "high" level width	t_{WH2}	1875	-	-	
CLK1-CLK2 phase difference	t_{D12}	625	-	-	
CLK2-CLK1 phase difference	t_{D21}	625	-	-	
CLK1, CLK2 rise time	t_R	-	-	150	
CLK1, CLK2 fall time	t_F	-	-	150	

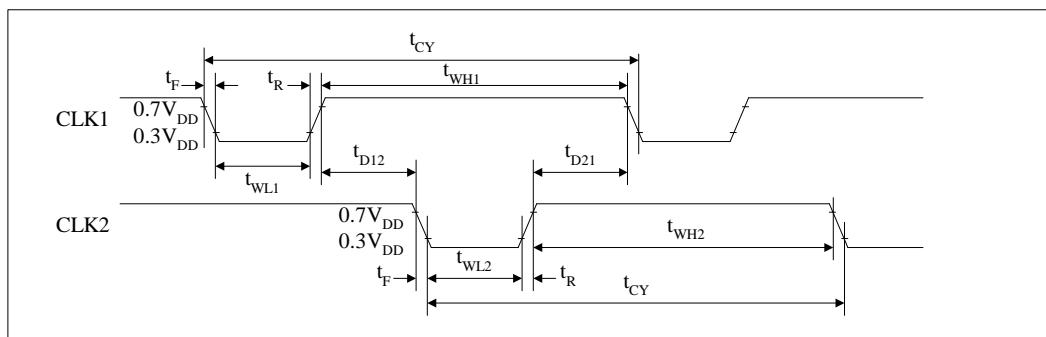
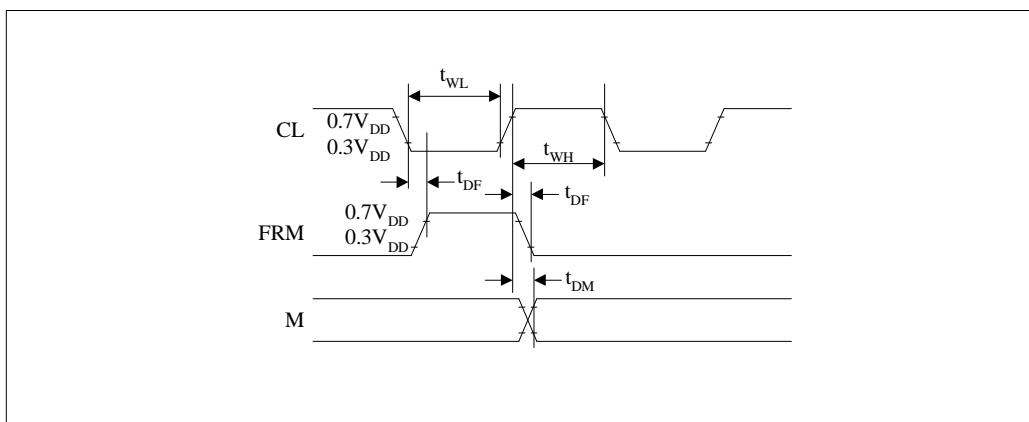


Figure 1. External Clock Waveform

Display Control Timing

Characteristic	Symbol	Min	Type	Max	Unit
FRM delay time	tDF	-2	-	2	μs
M delay time	tDM	-2	-	2	
CL "low" level width	twL	35	-	-	
CL "high" level width	tWH	35	-	-	


Figure 2. Display Control Waveform



NEOTEC SEMICONDUCTOR LTD.

NT7108C

MPU Interface

Characteristic	Symbol	Min	Type	Max	Unit
E cycle	t_C	1000	-	-	ns
E high level width	t_{WH}	450	-	-	
E low level width	t_{WL}	450	-	-	
E rise time	t_R	-	-	25	
E fall time	t_F	-	-	25	
Address set-up time	t_{ASU}	140	-	-	
Address hold time	t_{AH}	10	-	-	
Data set-up time	t_{DSU}	140	-	-	
Data delay time	t_D	-	-	320	
Data hold time (write)	t_{DHW}	10	-	-	
Data hold time (read)	t_{DHR}	20	-	-	

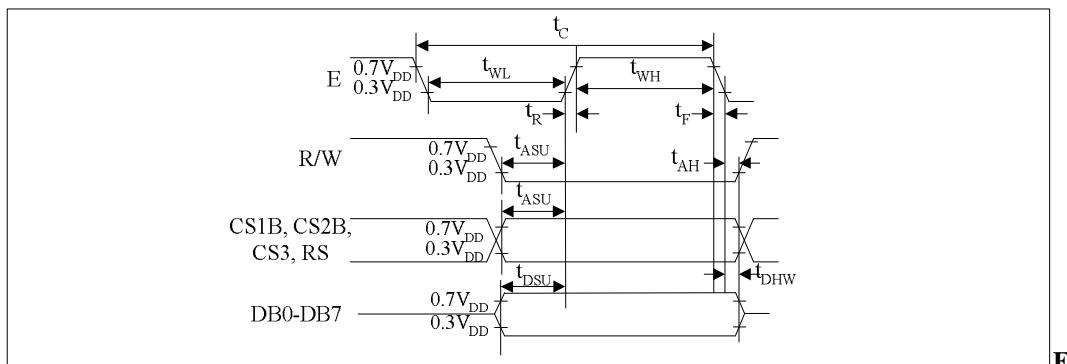


figure 3. MPU Write Timing

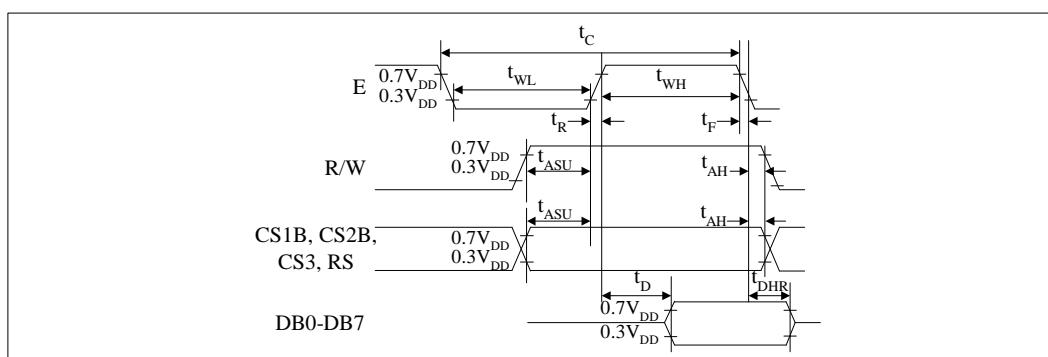
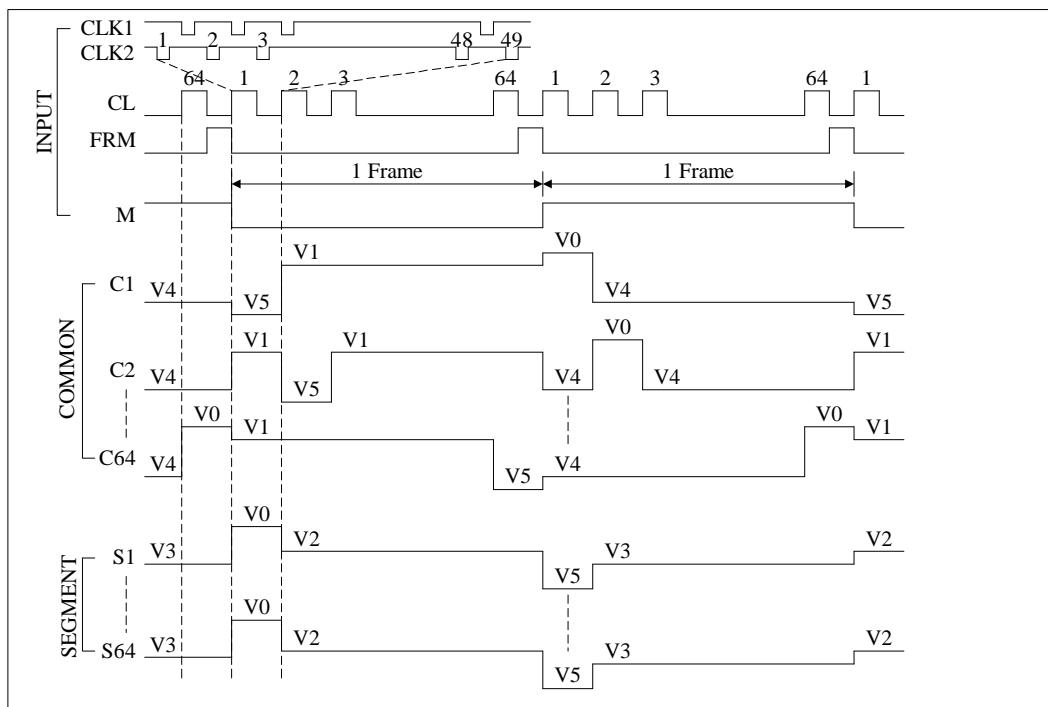


Figure 4. MPU Read Timing

TIMING DIAGRAM (1/64 DUTY)


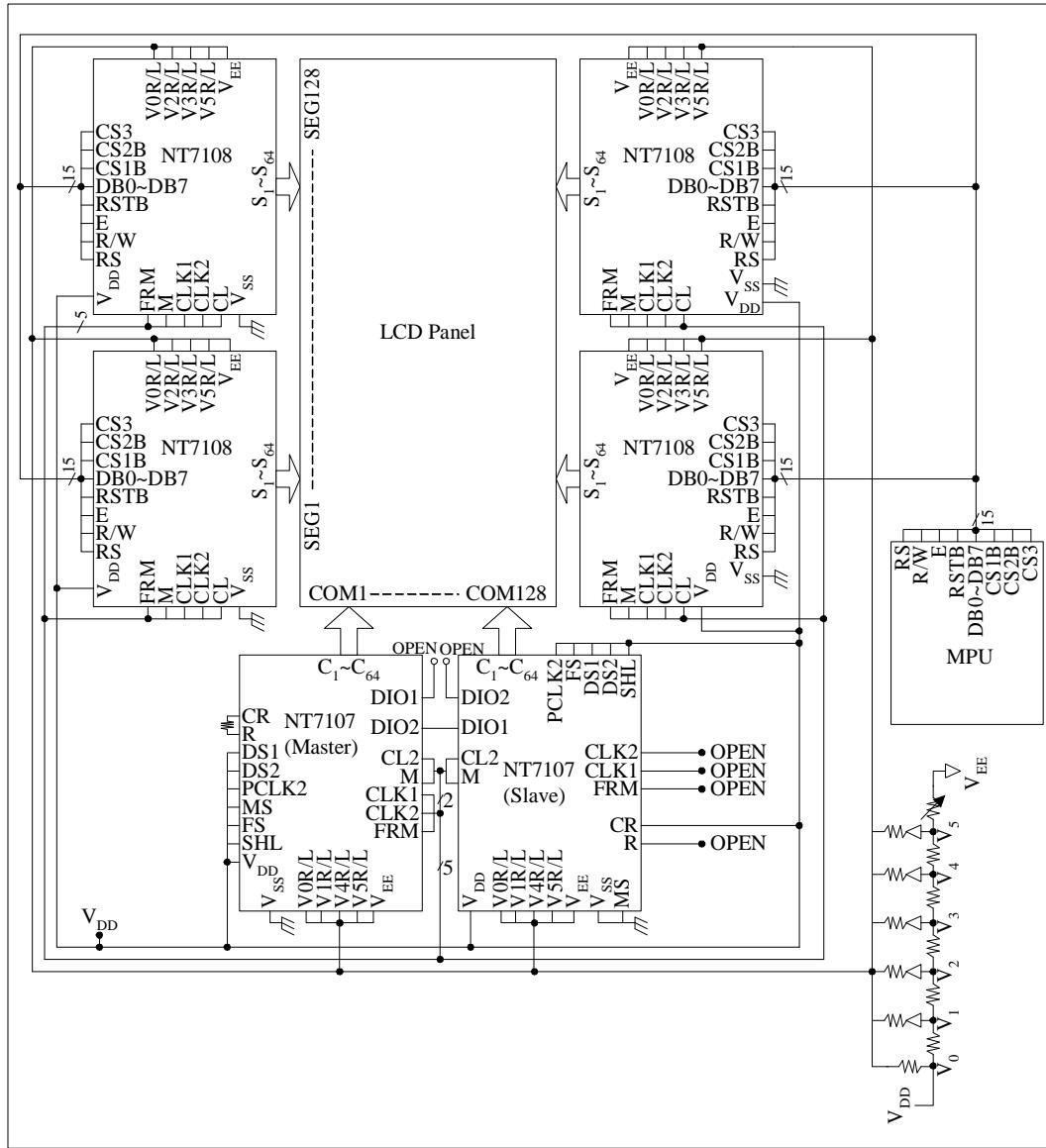


NEOTEC SEMICONDUCTOR LTD.

NT7108C

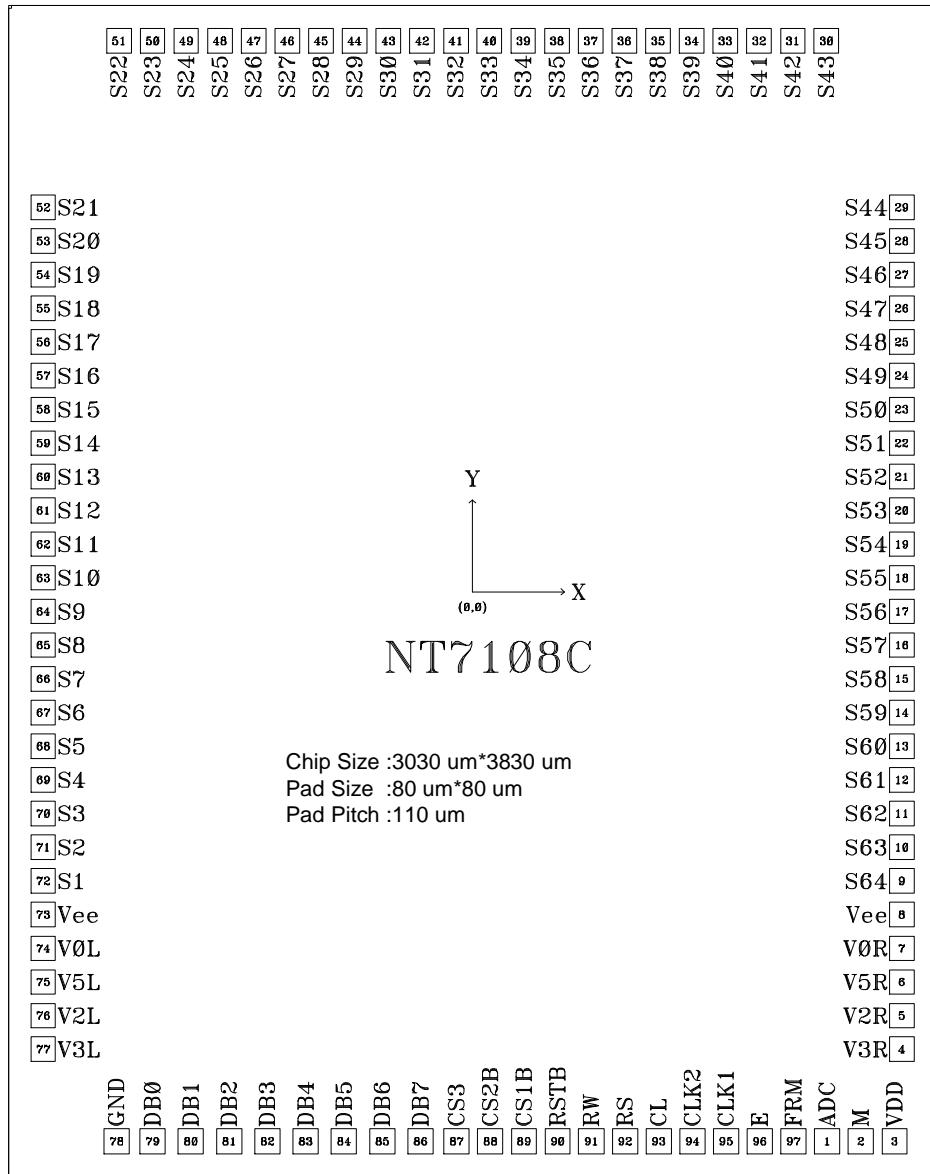
APPLICATION CIRCUIT

1/128 duty COMMON driver (NT7107) interface circuit



PAD DIAGRAM

Note: Please connects the substrate to V_{DD} or floating





NEOTEC SEMICONDUCTOR LTD.

NT7108C

PAD DIAGRAM

PAD		COORDINATES	
N0.	NAME	X	Y
1	ADC	1158.00	-1794.80
2	M	1268.00	-1794.80
3	VDD	1378.00	-1794.80
4	V3R	1401.50	-1494.40
5	V2R	1401.50	-1384.40
6	V5R	1401.50	-1274.40
7	V0R	1401.50	-1164.40
8	Vee	1401.50	-1054.40
9	S64	1401.50	-944.40
10	S63	1401.50	-834.40
11	S62	1401.50	-724.40
12	S61	1401.50	-614.40
13	S60	1401.50	-504.40
14	S59	1401.50	-394.40
15	S58	1401.50	-284.40
16	S57	1401.50	-174.40
17	S56	1401.50	-64.40
18	S55	1401.50	45.60
19	S54	1401.50	155.60
20	S53	1401.50	265.60
21	S52	1401.50	375.60
22	S51	1401.50	485.60
23	S50	1401.50	595.60
24	S49	1401.50	705.60
25	S48	1401.50	815.60
26	S47	1401.50	925.60
27	S46	1401.50	1035.60
28	S45	1401.50	1145.60
29	S44	1401.50	1255.60
30	S43	1155.50	1798.70
31	S42	1045.50	1798.70
32	S41	935.50	1798.70
33	S40	825.50	1798.70
34	S39	715.50	1798.70
35	S38	605.50	1798.70
36	S37	495.50	1798.70
37	S36	385.50	1798.70
38	S35	275.50	1798.70
39	S34	165.50	1798.70
40	S33	55.50	1798.70
41	S32	-54.50	1798.70
42	S31	-164.50	1798.70
43	S30	-274.50	1798.70
44	S29	-384.50	1798.70
45	S28	-494.50	1798.70
46	S27	-604.50	1798.70
47	S26	-714.50	1798.70
48	S25	-824.50	1798.70
49	S24	-934.50	1798.70
50	S23	-1044.50	1798.70

PAD		COORDINATES	
N0.	NAME	X	Y
51	S22	-1154.50	1798.70
52	S21	-1401.50	1255.60
53	S20	-1401.50	1145.60
54	S19	-1401.50	1035.60
55	S18	-1401.50	925.60
56	S17	-1401.50	815.60
57	S16	-1401.50	705.60
58	S15	-1401.50	595.60
59	S14	-1401.50	485.60
60	S13	-1401.50	375.60
61	S12	-1401.50	265.60
62	S11	-1401.50	155.60
63	S10	-1401.50	45.60
64	S9	-1401.50	-64.40
65	S8	-1401.50	-174.40
66	S7	-1401.50	-284.40
67	S6	-1401.50	-394.40
68	S5	-1401.50	-504.40
69	S4	-1401.50	-614.40
70	S3	-1401.50	-724.40
71	S2	-1401.50	-834.40
72	S1	-1401.50	-944.40
73	Vee	-1401.50	-1054.40
74	V0L	-1401.50	-1164.40
75	V5L	-1401.50	-1274.40
76	V2L	-1401.50	-1384.40
77	V3L	-1401.50	-1494.40
78	GND	-1162.00	-1794.80
79	DB0	-1044.50	-1794.80
80	DB1	-919.50	-1794.80
81	DB2	-794.50	-1794.80
82	DB3	-669.50	-1794.80
83	DB4	-544.50	-1794.80
84	DB5	-419.50	-1794.80
85	DB6	-294.50	-1794.80
86	DB7	-169.50	-1794.80
87	CS3	-52.00	-1794.80
88	CS2B	58.00	-1794.80
89	CS1B	168.00	-1794.80
90	RSTB	278.00	-1794.80
91	RW	388.00	-1794.80
92	RS	498.00	-1794.80
93	CL	608.00	-1794.80
94	CLK2	718.00	-1794.80
95	CLK1	828.00	-1794.80
96	E	938.00	-1794.80
97	FRM	1048.00	-1794.80



NEOTEC SEMICONDUCTOR LTD.

NT7108C

Revision History

Ver. No	Date	Page	Description
0.11	2007/12/17	21	Modify Pad size description.
0.12	2008/09/30	18	Revise Data set-up time (t_{DSU}) and sequence of MPU interface timing