

传输线基础

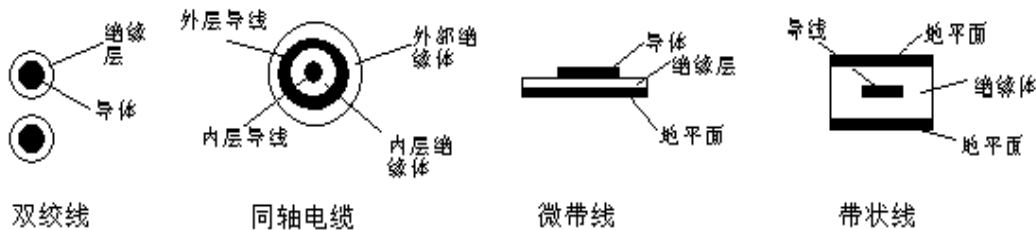
华腾微电子 Ming

一. 基本概念

在一般的电路分析中,所涉及的网络都是集总参数的,即所谓的集总参数系统。电路的所有参数,如阻抗、容抗、感抗都集中于空间的各个点上,即各个元件上。各点之间的信号是瞬间传递的。集总参数系统是一种理想化的模型。实际的情况是各种参数分布于电路所在空间的各处,当这种分散性造成的信号延迟时间与信号本身的变化时间相比已不能忽略的时候,就不能再用理想化的模型来描述网络。这时,信号是以电磁波的速度在信号通道上传输,信号通道(或者说是信号的连线)是带有电阻、电容、电感的复杂网络,是一个典型的分布参数系统。在电路分析中,对于那些必须考虑信号传输,由两个具有一定长度的导体组成回路的连接线,我们称之为传输线。由于传输线的一个基本特征是信号在其上的传输需要时间,因而人们也常常将传输线称之为延迟线。作为一个分布参数系统,传输线的基本特征可以归纳为:

- <1>. 电参数分布在其占据的所有空间位置上。
- <2>. 信号传输需要时间。传输线的长度直接影响着信号的特性,或者说可能使信号在传输过程中产生畸变。
- <3>. 信号不仅仅是时间(t)的函数,同时也与信号所处位置(x)有关,即信号同时是时间(t)和位置(x)的函数。

我们常见的传输线有以下四种类型,注意到都是由两段导体构成:



和普通点对点的连线相比,传输线的优点主要表现在三个方面:较少的失真,较低的辐射,以及更小的串扰。其原因可以在下面的具体分析中看出。

二. 分布式系统和集总电路

一块电路的大小直接影响到信号在线路上传播的时间,很显然当信号脉冲在传播过程中,信号被分散在传输线上,线路上各点的电势是不稳定的,这种电路就称为分布式系统。而相反,如果电路系统很小,使得走线的距离很短,输入信号在极短的时间内就可以到达接收端,这样传输线上的每一点电势基本上可以看成是均衡的,这样的系统称为集总电路。一般划分的标准是将传输线的延时(T_p)与上升时间(T_r)进行比较,当 $T_p < T_r/6$ 时,就可以认为该电路是集总电路。

对于集总电路而言,由于传输延时很短,因而受到的反射等高频影响小于分布式的电路。但一块正常的 PCB 板传输线的延时一般是 0.18ns/inch ,而高速电路的逻辑门的上升时间则是 0.2ns 左右,所以只有走线在 200MIL 以内才能作为集总电路考虑,在实际 PCB 板的设计中往往远远超过这一限度,所以进行高速的分析是非常有必要的。

三. 传输线的特征阻抗

对于传输线来说,特征阻抗是一个非常重要的参数。所谓特征阻抗,就是信号在传递的每一步的阻抗,从信号传播的角度来看,信号每传递一步都需要发送线路和回路之间的一个电压差来驱动,如果传输线的横截面积相同,那么这个电压信号也是恒定的,也就是说信号在这条线传递时会产生同样的瞬时阻抗,这被视为传输线的一种特性,故而称为特征阻抗。

最简单的特征阻抗的模型是： $Z_0=V/I$, Z_0 代表传输线的特征阻抗， V 代表信号进入传输线的电压， I 代表电流。又有： $I=Q/T, Q=CV, C=C_L V_L T$, 其中 C_L 是单位长度传输线的电容。综合上面几个式子，可以推出： $Z_0=1/C_L V_L$ 。可以看出，特征阻抗只跟传输线单位长度的电容以及信号传播速度有关。

对于 PCB 板的微带走线，基本遵循下面两个公式：



微带线剖面图

$$Z_0 = \frac{87}{\sqrt{\epsilon_r + 1.41}} \ln\left(\frac{5.98h}{0.8w + t}\right)$$

$$V_L = 85\sqrt{0.475\epsilon_r + 0.67}, \quad V_L \text{ 是信号在传输线上的传播速度}$$

四. 信号失真分析

导致信号失真的因素主要是反射，比如振铃现象。这是由于源端，终端和传输线的阻抗不匹配造成的。其中比较关键的参数是反射系数 ρ ：

$$\rho = \frac{Z_0 - Z_H}{Z_0 + Z_H}$$

我们将传输线的模型列出电报方程，并求解可得电压信号的变化规律为：

$$u(t, x) = \frac{1}{2} u_\lambda(t - \sqrt{LC}x) - \frac{\rho}{2} u_\lambda[t - \sqrt{LC}(2l - x)]$$

电压 $u(t, x)$ 中的第一项 $u_\lambda(t - \sqrt{LC}x)$ 是入射波。第二项 $u_\lambda[t - \sqrt{LC}(2l - x)]$ 是反射波，所以当 $\rho=0$, 即 $Z_0 = Z_H$ 时, 属于终端匹配的情况, 没有反射发生; 当 ρ 不为零的时候, 我们可以假设两种极限的情况: 一种是终端短路的情况, 即 $Z_H=0$, $\rho=1$, 电压波在终端全部反射, 相位差是 180° , 第二种是终端开路的情况, 即负载 Z_H 为无穷大, 则 $\rho=-1$, 电压波全部反射, 但相位不变。

以上讲的情况都是始端匹配的情况, 即从终端返回的反射波回到始端时全部由始端电阻吸收, 不再发生新的反射。但在实际情况下始端不一定匹配, 因此反射波到达不匹配的始端时将发生新的反射, 因此在始端和终端均不匹配时就会发生多次往复反射。这种现象会使传输的信号波畸变。我们在讨论时, 可以不管是始端还是终端均看作为终端。每次反射时, 将反射的波形看作为入射波, 该波要到达的端点看成是终端, 这样即可用前述的结果进行讨论。

实际布线的时候, 对于不同的走线长度, 我们一定要考虑反射的影响, 一般对于短距离的走线, 我们可以不加匹配电阻, 其振铃现象不是很严重, 如图 a, 但当走线长度过长, 造成严重的波形失真的时候, 如图 b, 就必须要考虑如何匹配的问题, 从图 c 中很明显的看出, 在加了串联电阻匹配之后的信号非常稳定。除了串联电阻匹配的方式之外, 还有终端并联电阻匹配的方式, 但要注意并联的上拉下拉电阻一定要接在靠近终端的地方, 千万不能出现“T”型的连接方式。串联匹配和并联匹配各有优缺点, 前者比较简单, 但会有延时产生, 同时会降低电路驱动能力; 并联匹配效果较好, 但在多个接收端时显得较为复杂, 同时在静态时会有能量损耗。在复杂的电路中这两种匹配往往同时出现。

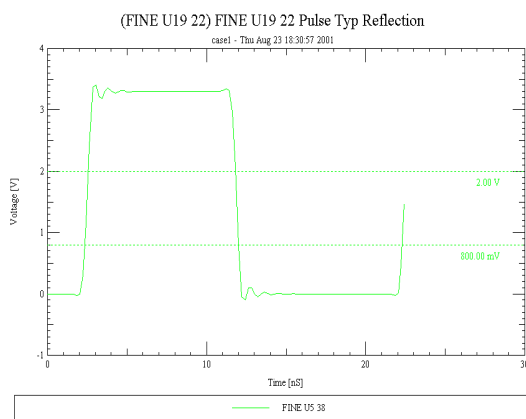


图 a

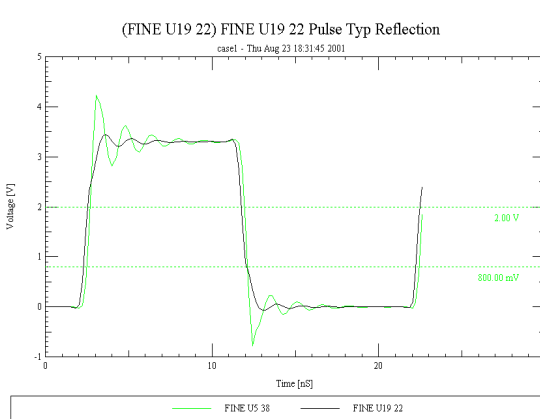


图 b

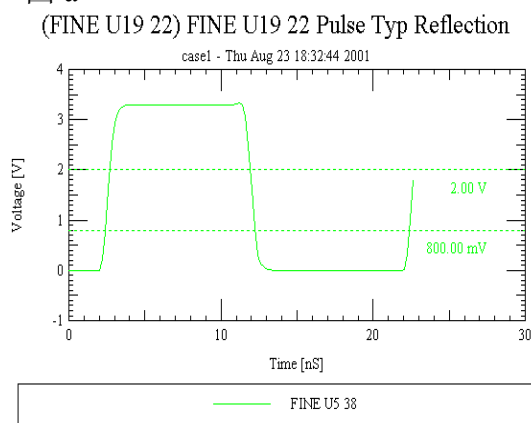


图 c

同时要注意，不要认为只有分布式的电路系统才会才生振铃，其实集总电路也会产生振铃现象，只是它不是由于反射而是由于电路的振荡从而产生的。其振荡的大小是和电路的品质因素 Q 密切相关的， Q 值代表了电路中信号衰减的速度， Q 值越高，衰减的越慢。 Q 的大小可以通过单位时间电路存储的能量与丢失的能量的比值来衡量。 Q 值的大小和电压的波动的关系为：

$$\frac{V_{overshoot}}{V_{step}} = e^{-\left[\frac{\pi}{(4Q^2-1)^{1/2}}\right]}$$

从公式中可以得到，当 $Q=1$ 的时候，有 16% 的过冲；当 $Q=2$ 时，有 44% 的过冲；当 $Q<1/2$ 的时候就不存在过冲或者振铃现象。 Q 值的计算公式为：

$$Q = \frac{(L/C)^{1/2}}{R_s}, \quad L \text{ 是导线的平均电感, } C \text{ 是接收端的负载电容, } R_s \text{ 是驱动端的输出电阻}$$

五. 决定电磁辐射的因素

电磁干扰 (EMI) 指电路板发出的杂散能量或外部进入电路板的杂散能量，它包括：传导型 (低频) EMI、辐射型 (高频) EMI、ESD (静电放电) 或雷电引起的 EMI。传导型和辐射型 EMI 具有差模和共模表现形式。在所有 EMI 形式中，辐射型 EMI 最难控制，因为辐射型 EMI 的频率范围为 30MHz 到几个 GHz，在这个频率段上，能量的波长很短，电路板上即使非常短的布线都能成为发射天线。此外，在这个频段电路的电感增大，可能导致噪声增加。EMI 较高时，电路容易丧失正常的功能。

在 EMI 频率范围内,人们关心的不仅是信号的时钟频率,还包括信号的高阶谐波。高阶谐波频率的振幅由器件输出信号的上升时间和下降时间决定。信号的上升沿和下降沿变化得越快,信号频率越高,EMI 就越大。最高 EMI 频率也称为 EMI 发射带宽,它是信号上升时间的函数,计算公式为 $F=0.35/T_r$ 。

EMI 的大小也和线路上的寄生电容电感有关,简单的说增大电容和降低电感都有利于减少电磁辐射。传输线的阻抗 $Z_0=(L/C)^{1/2}$,所以降低阻抗也能减少 EMI。当布线加宽或与回路之间的距离变近时,电容数值就会升高,而当导体变宽、变厚或变短时,磁场就会减弱,电感就会降低。降低电感更重要还与闭合回路的面积有关,因为磁场的大小是由导线及其电流回路构成的闭环面积的函数。如果把导线与其回路靠近,两者产生的磁场就会相互抵消,这是因为二者磁场大小大致相等,极性相反。在很狭窄的空间内,信号路径及其回路周围的磁场大部分对消掉了,因而电感很低。从美国通信委员会(FCC)在测试 EMI 的进程中可以看到,电路产生的磁场的大小直接与总的电流回路的面积成正比。

我们还需提到的是电流路径对 EMI 的影响,每个电路都存在一个闭环回路,当电流从一个器件流入另一个器件,在导线上就会产生大小相同的回流,从而构成闭合回路。在 PCB 上,当信号流过导线,如果信号频率低(最多几百 Hz),回路电流就会沿着阻抗最小的路径,通常是最短且/或最宽的路径,流回到发送信号的器件。但当频率较高时,即使存在更短的回路,回路电流也要直接从始发信号路径下的布线层流回信号源,这条路径具有最小阻抗,即电感最小和电容最大。这种靠大电容耦合抑制电场,靠小电感耦合抑制磁场来维持低电抗的方法称为自屏蔽。所以在 PCB 铺铜时一定要不要人为切断这种最佳回流通路。

六. 串扰分析

串扰产生的根本原因就是由与相邻导线之间磁场的互相干扰,而引起噪声信号的产生。所以影响串扰大小的最重要的因素是导线之间互感的大小,互感的计算公式如下:

$$L_m = L \left[\frac{1}{1 + (s/h)^2} \right]$$

其中 L_m 代表互感, L 是一根导线的电感, s 是两根导线之间的间距, h 是传输线离地平面的高度。

下一步是计算传输线路中电流的变化率(dI/dt),它主要是与信号上升时间有关,上升时间越快,电流变化率越大。这样,产生的串扰电压大小为:

$$V_{\text{crosstalk}} = \frac{dI}{dt(\text{max})} L_m$$

以上计算的是两根传输线之间的串扰电压,实际情况是每根走线周围都有若干走线。这时候计算串扰可以先单独考虑每两根之间的影响,最后再线性叠加起来。

从上面的公式可以看出,增大信号线之间的间距,或者缩短到地平面的距离,都可以有效的减少串扰噪声。这也是 PCB 布线规则确定的理论依据。

七. 趋肤效应和集束效应

在低频的情况下,导体内部的电流密度是均匀的,在中心流动的电流和边缘的电流密度是相同的。但当频率逐步增加时,流动电荷会渐渐向边缘靠近,甚至中间将没有电流通过。与此类似的还有集束效应,现象是电流密集区域集中在导体的内侧,见下图:



这两种现象不同之处在于前者与频率密切相关，而后者主要和导线中心距与直径的比值有关。这里我们主要考虑趋肤效应，计算趋肤深度的公式如下：

$$D = \left(\frac{2P}{\omega\mu} \right)^{\frac{1}{2}}$$

这里 P 表示导体的电阻率， ω 代表频率（单位：弧度/秒）， μ 代表圆周方向的磁率。从公式可以看到，趋肤深度和频率的平方根成反比。

由于趋肤效应引发的关键问题是导体电阻的增加，传输线的总电阻为：

$$R = \left\{ (R_{DC})^2 + [R_{AC(f)}]^2 \right\}^{\frac{1}{2}} \quad \Delta$$

其中 R_{DC} 是直流电阻，它不随频率的变化而变化， $R_{AC(f)}$ 是指交流电阻，它的大小为：

$$R_{AC(f)} = \frac{(2.61 \times 10^{-7}) (f_{pr})^{\frac{1}{2}}}{\pi D}$$

D 是指导体的直径，f 指频率， p_r 是指以 1 盎司沉铜为基准的相对电阻率。

Δ 方程表现出来的物理意义为：当低频的时候，不考虑交流电阻，所以导体的电阻是恒定的，随着频率的增加，总的电阻正比于频率的平方根，这个临界频率出现在趋肤效应出现的时候，也就是当趋肤深度将小于导体厚度的时候，对于圆形的导体，临界状态是趋肤深度等于导体的半径，对于 PCB 板上的微带线来说是趋肤深度等于导体厚度的一半。对于通常的 1 盎司沉铜，5MIL 线宽的 PCB 板来说，当频率达到 14MHZ 就会产生趋肤效应。

那么，趋肤效应在实际的布局布线中有什么具体影响呢？对于较短的传输线，我们把它当作是理想的，可以不考虑传输过程中的耗损，但实际电路中，尤其是长距离传输的电路，就不能不考虑传输线电阻存在而导致的额外耗损。一般认为，传输线上的损耗如果在 0.2dB，也就是在 2% 以下，可以被看成是低损耗的传输线，一旦超过这一限度，则是应该尽量避免的。可以计算得到低损耗传输线所允许的最大电阻： $R_s = 0.046\%$ 。当频率较高，趋肤效应比较严重的时候，我们在确定最大布线长度的时候就必须考虑到由于趋肤效应而引起的电阻变化。