

Домашнее задание 1

ПЛИС Altera ССИ, минимизация алгебраических функций

Цели и задачи

Цель: на 6 ССИ индикаторах высветить номер своего студенческого билета.

Задачи:

- 1 Реализовать шифратор для вывода знака на ССИ:
 - 1.1 написать алгебраические уравнения в СКНФ и СДНФ;
 - 1.2 минимизировать с помощью: законов алгебры логики, карт Карно, метода Квайна;
 - 1.3 привести полученные выражения к базису 2И-НЕ/2ИЛИ-НЕ;
 - 1.4 начертить цифровую схему.
- 2 Реализовать счётчик с коэффициентом счёта 6.
- 3 Реализовать преобразователь кода, на выходе которого формируется последовательность бинарных чисел соответствующая цифрам студенческого билета.

В отчёт необходимо включить:

1. таблицы истинности, по которым были составлены уравнения для шифратора;
2. последовательность действий минимизации и соответствующий результат;
3. конечную схему шифратора;
4. схему счётчика;
5. временные диаграммы, полученные в результате симулирования;

Рекомендации к выполнению

Основные законы алгебры логики

- 1 Аксиомы:
 - 1.1 $\bar{\bar{x}} = x$
 - 1.2 $x \vee \bar{x} = 1$
 - 1.3 $x \vee 1 = 1$
 - 1.4 $x \vee x = x$
 - 1.5 $x \vee 0 = x$
 - 1.6 $x \wedge \bar{x} = 0$
 - 1.7 $x \wedge x = x$
 - 1.8 $x \wedge 0 = 0$
 - 1.9 $x \wedge 1 = x$
- 2 Коммутативность:
 - 2.1 $x \wedge y = y \wedge x$
 - 2.2 $x \vee y = y \vee x$
- 3 Ассоциативность:
 - 3.1 $(x \wedge y) \wedge z = x \wedge (y \wedge z)$
 - 3.2 $(x \vee y) \vee z = x \vee (y \vee z)$

- 4 Дистрибутивность:
- 4.1 $x \wedge (y \vee z) = (x \wedge y) \vee (x \wedge z)$
- 4.2 $x \vee (y \wedge z) = (x \vee y) \wedge (x \vee z)$
- 5 Законы де Моргана:
- 5.1 $\overline{x \wedge y} = \overline{x} \vee \overline{y}$
- 5.2 $\overline{x \vee y} = \overline{x} \wedge \overline{y}$
- 6 Законы поглощения:
- 6.1 $x \wedge (x \vee y) = x$
- 6.2 $x \vee (x \wedge y) = x$

Основные принципы работы в среде Quartus

Создание проекта

File → new → «New Quartus II project»

После создания проекта необходимо создать файл «Block Diagram/Schematic File». Сохранить под именем «main». И в окне Project Navigator выбрать этот файл и нажать правой кнопкой мыши и из выпавшего меню выбрать «Set as Top-Level entity».

Двойное нажатие мыши на рабочем поле открывает меню выбора цифровых компонентов.

Лог. эл. «ИЛИ» будет называться «OR2»

Лог. эл. «ИЛИ-НЕ» – «NOR2»

Лог. эл. «И» – «AND2»

Лог. эл. «И-НЕ» – «NAND2»

Назначение выводов схем

После успешной компиляции проекта необходимо выбрать:

Assignments → Pin Planner

В окне All Pins будут отображены все входы, выходы схемы. В столбце Location выбрать соответствующие название вводов/выводов.

Симулирование цифровых схем

Для симуляции необходимо выбрать File → new → University Program VWF.

В появившемся окне в правой колонке нажать правой кнопкой мыши и выбрать insert Node or Bus, далее нажать кнопку «Node Finder...» и после этого нажать List.

Из левого столбца необходимо выбрать названия выводов и перетащить их в правый столбец. После этого нажать кнопку Ok.

Вернувшись к прежнему окну задать необходимые уровни сигналов, которые определены как ввод (input), после этого нажать кнопку “Run functional simulation”.

Элементы цифровой электроники на языке verilog

D-триггер

```
module D_trig(clk, D, Q, nQ);  
    input clk, D;  
    output Q, nQ;  
    reg q;  
  
    assign Q = q;  
    assign nQ = ~Q;  
  
    always @(posedge clk)  
        q <= D;  
endmodule
```

Счётчик

```
module counter(clk, reset, out_pos);  
    input clk;  
    input reset;  
    output reg [3:0] out_pos;  
  
    always @(posedge clk)  
    begin  
        if (reset == 0)  
            out_pos = 0;  
        else  
            out_pos <= out_pos + 1'd1;  
        end  
    end  
endmodule
```

Исходные данные для конфигурации ПЛИС

На одном из шагов создания проекта необходимо назначить микросхему EP4CE6F17C8N.

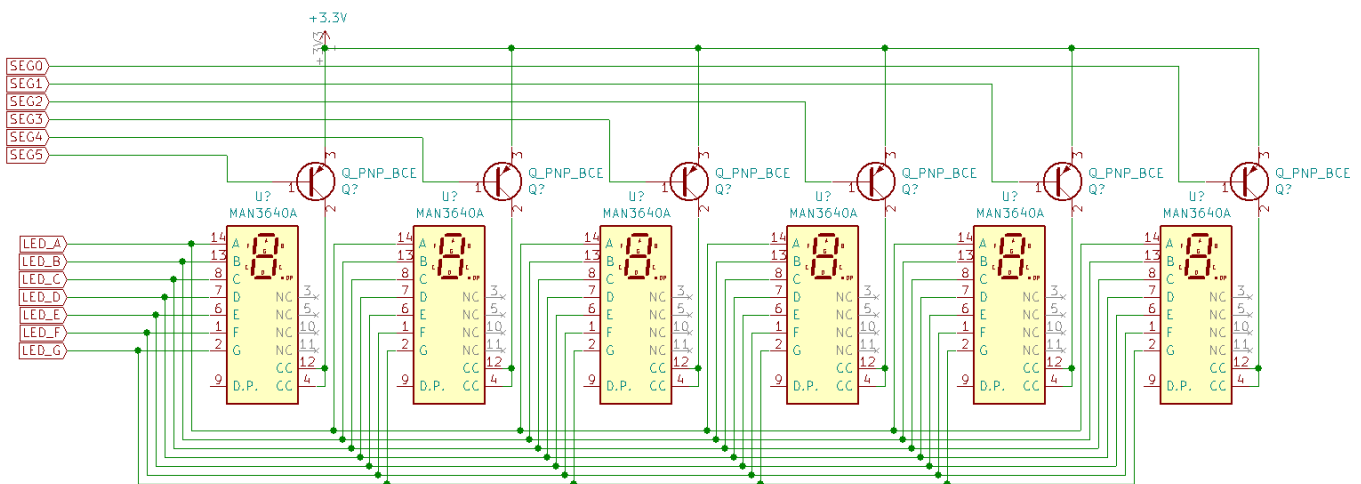


Рисунок 1 – Схема включения ССИ

Таблица 1 – Назначение портов ввода/вывода для ССИ

Направление порта	Название вывода ПЛИС	Буквенное обозначение
Output	PIN_D1	LED-A
Output	PIN_F3	LED-B
Output	PIN_F2	LED-C
Output	PIN_F1	LED-D
Output	PIN_G2	LED-E
Output	PIN_G1	LED-F
Output	PIN_E7	LED-G
Output	PIN_E6	LED-H

Таблица 2 – Назначение портов ввода/вывода для выбора адреса ССИ микросхем U2_138 U3_138

Направление порта	Название вывода ПЛИС	Буквенное обозначение
Output	PIN_L3	A2
Output	PIN_L4	A1
Output	PIN_F8	A0

Таблица 3 – Соответствие выходов A0,A1,A2 с включением сегментов

A0	A1	A2	SEG0	SEG1	SEG2	SEG3	SEG4	SEG5
0	0	0	1	0	0	0	0	0
1	0	0	0	1	0	0	0	0
0	1	0	0	0	1	0	0	0
1	1	0	0	0	0	1	0	0
0	0	1	0	0	0	0	1	0
1	0	1	0	0	0	0	0	1

Таблица 4 – Назначение портов ввода/вывода для активации работы микросхем U2_138 U3_138

Направление порта	Название вывода ПЛИС	Буквенное обозначение	описание
Output	PIN_G5	U2_138_select	“1” – включено “0” – выключено
Output	PIN_J1	U3_138_select	

Опорная частота микросхемы составляет 50 МГц и назначен на ввод **PIN_E1**.