

7.1 I/O系统基本概念

输入/输出系统

外部设备：包括输入/输出设备以及通过输入/输出接口才能访问的外存储设备

接口：在各个外设与主机之间传输数据时进行各种协调工作的逻辑部件

输入设备：用于向计算机系统输入命令和文本、数据等信息的部件

输出设备：用于将计算机系统的信息输出到计算机外部进行显示的部件

外存设备：除计算机内存及CPU缓存等外的存储器

I/O系统 I/O软件：驱动程序、用户程序、管理程序、升级补丁。通常采用I/O指令和通道指令实现CPU与I/O设备的交互

I/O硬件：包括外部设备、设备控制器和接口、I/O总线等

I/O控制方式

程序查询方式：CPU通过程序不断查询I/O设备是否已做好准备，从而控制I/O设备与主机交换信息

程序中断方式：只在I/O设备准备就绪并向CPU发出中断请求时才予以响应

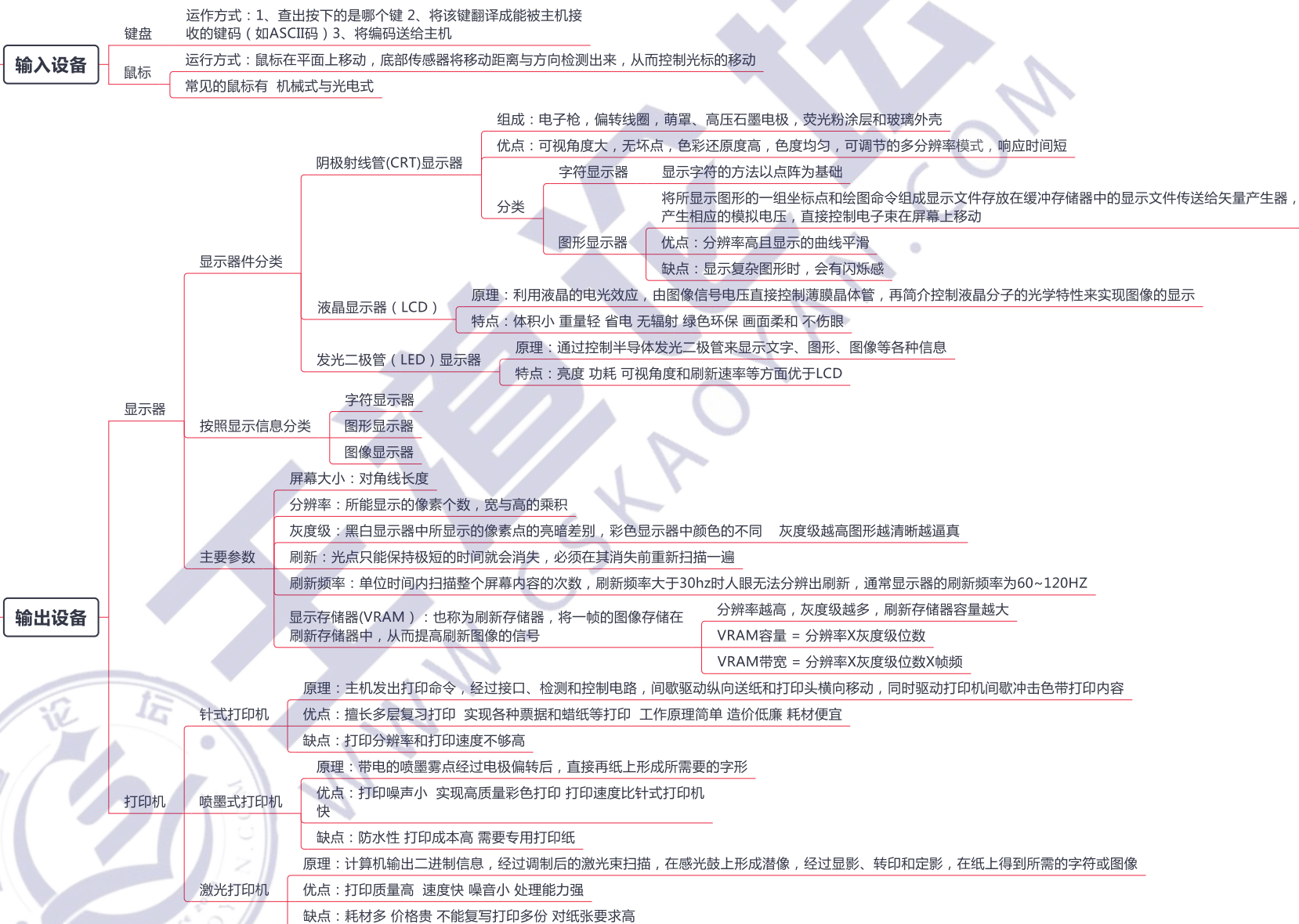
DMA方式：主存和I/O设备之间有一条直接数据通路，当主存和I/O设备交换信息时无须调用中断服务程序

通道方式：在系统中设有通道控制部件，每个通道挂接若干外设，主机在执行I/O指令时，只需要启动有关通道，通道执行通道程序，完成I/O设备

主要用于数据传输率较低的外设

主要用于数据传输率较高的设备

7.2 外部设备（上）

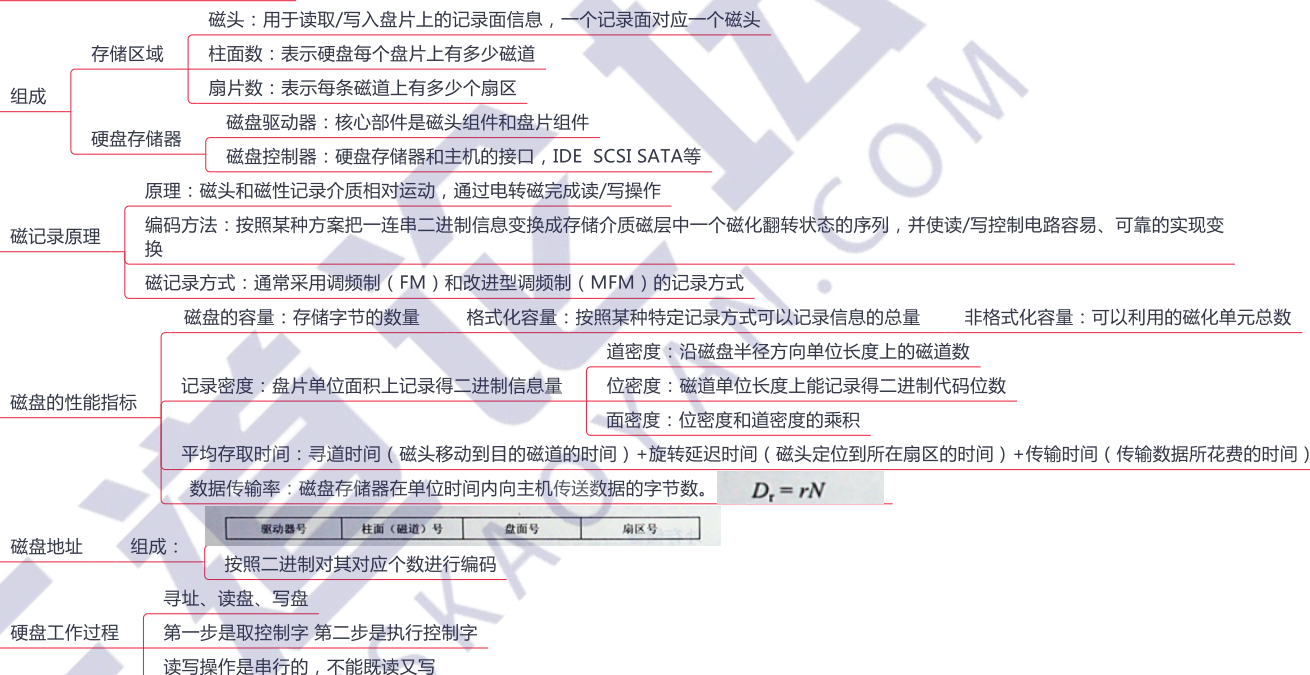


7.2 外部设备（下）

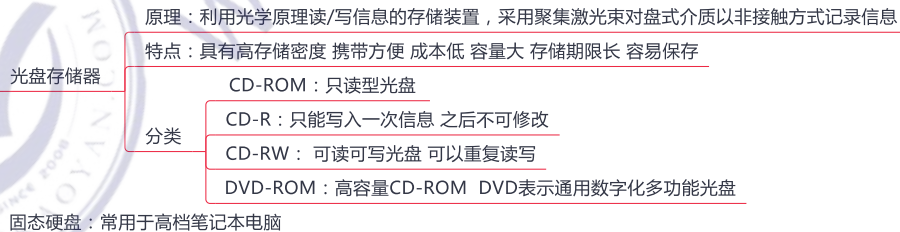
磁表面存储器

优点：存储容量大 价格低 非破坏性读出 记录信息可以长久保存

缺点：存取速度慢 机械机构复杂 对工作环境要求高



RAID 是指将多个独立的物理磁盘组成一个独立的逻辑盘，数据在多个物理盘上分割交叉存储，并行访问，具有更好的存储性能、可靠性和安全性



7.3 I/O接口

I/O接口功能

实现主机和外设之间的通信联络控制。（时序配合问题，协调相互速度问题） 保证计算机系统更能够统一协调的工作

进行地址译码和设备选择

实现数据的缓冲 相处CPU和外设之间的速度差异

信号格式转换：实现消除主机与外设之间的电平 数据格式等差异

传送控制命令和状态信息：协调外设的运作状态

如启动时CPU向外设发送启动命令，外设准备好后向CPU发送准备好命令

外设向CPU提出中断请求和DMA请求时，CPU也有相应的响应信号反馈给外设

I/O接口的基本结构

内部接口 内部接口与系统总线相连（实质是与内存、CPU相连）。数据传输方式只能是并行传输

外部接口 外部接口通过接口电缆和外设相连。 外部接口可能是串行结构 所以I/O接口要有串/并转换功能

I/O接口类型

数据传输方式

并行接口：一个字节或者一个字的所有位同时传送

串行接口：一位一位传输

控制方式分类

程序查询接口

中断接口

DMA接口

按照功能分类

可编程接口

不可编程接口

I/O端口及其编址

统一编址

又称存储器映射方式，将I/O端口当做存储器单元进行地址分配

优点：不需要设置专门输入输出指令，CPU访问存储器更灵活，端口编址空间较大

缺点：端口占用存储器地址 数据输入输出的时候，执行速度较慢

独立编制

又称I/O映射方式，I/O端口地址与存储器地址无关

优点：程序编制清晰 便于理解

缺点：需要设置专门的输入/输出指令访存 增加了控制的复杂性

7.4 IO方式（上）

程序查询方式

原理：信息交换完全交给主机执行程序实现，主机对设备的状态进行询问，然后根据结果决定下一步是传送数据还是等待

优点：设计简单且设备量小

缺点：CPU需要花费大量时间进行查询和等待 一段时间内只能和一台外设交互信息 效率低 CPU存在原地踏步现象

程序中断方式

当计算机出现异常情况或者特殊请求，CPU暂时中止当前程序，转去处理异常或者特殊情况

中断的基本概念

实现CPU与IO并行工作

处理硬件故障和软件错误

实现人机交互，用户干预机器需要用到中断系统

实现多道程序、分时操作，多道程序的切换需借助于中断系统

实时处理需要借助中断系统来实现快速响应

实现应用程序和操作系统（管态程序）的切换，称为“软中断”

多处理器系统中各处理器之间的信息交流和任务切换

中断请求

内/外中断

内中断：内中断主要是指在处理器和内存内部产生的中断，包括程序运算引起的各种错误，如地址非法、校验错等

外中断：外中断是指来自处理器和内存以外的部件引起的中断，包括I/O设备发出的I/O中断等

硬件中断与软件中断

硬件中断：通过外部的硬件产生的中断，硬件中断属于外中断

软件中断：通过某条指令产生的中断，这种中断是可以编程实现的，软件中断是内中断

非屏蔽与可屏蔽中断

非屏蔽中断：非屏蔽中断是一种硬件中断，不受中断标志位IF的影响，即使在关中断（IF = 0）的情况下也会被响应。

可屏蔽中断：可屏蔽中断也是一种硬件中断，受中断标志位IF的影响，在关中断情况下不接受中断请求

中断判优

通过中断判优逻辑确定响应哪个中断源的请求

硬件实现：硬件实现是通过硬件排队器实现的，它可以设置在CPU中，又可以分散在各个中断源中

软件实现：软件实现是通过查询程序实现的

硬件故障中断属于最高级

软件中断

非屏蔽中断优于可屏蔽中断

一般逻辑

DMA 请求优于I/O设备传送的中断请求

高速设备优于低速设备

输入设备优于输出设备

实时设备优于普通设备

工作流程

中断源有中断请求

CPU响应中断条件

CPU允许中断及开中断

一条指令执行完毕，且没有更紧迫的任务

CPU响应中断后，经过某些操作，转去执行中断服务程序

中断隐指令

关中断：保证被中断的程序在中断服务程序执行完后能接着正确地执行

完成操作

保存断点：将原来的PC内容保存

引出中断服务程序：取出中断服务程序的入口地址并传送给程序计数器(PC)

中断向量：中断服务程序的入口地址

该方法叫做中断向量法

中断处理过程

关中断

保存断点

引出中断服务程序

保存现场和屏蔽字

开中断

执行中断服务程序

关中断

恢复现场和屏蔽字

开中断、中断返回

7.4 IO方式（下）

多重中断和中断屏蔽技术

处理中断的时候又来了中断 套娃

多重中断功能具备的条件

中断服务程序中设置开指令

优先级别高的中断源有权中断优先级别低的中断源

DMA方式

概述

DMA方式是一种完全由硬件进行成组信息传送的控制方式，DMA方式在外设与内存之间开辟一条“直接数据通道”

适用于磁盘机 磁带机等高速设备

硬件开销大

它使主存与CPU的固定联系脱钩，主存既可被CPU访问，又可被外设访问

在数据块传送时，主存地址的确定、传送数据的计数等都由硬件电路直接实现

特点

主存中要开辟专用缓冲区，及时供给和接收外设的数据

DMA传送速度快，CPU和外设并行工作，提高了系统效率

DMA在传送开始前要通过程序进行预处理，结束后要通过中断方式进行后处理

主存地址计数器：存放要交换数据的主存地址

传送长度计数器：记录传送数据的长度，计数溢出时，数据即传送完毕，自动发中断请求信号

数据缓冲寄存器：暂存每次传送的数据

组成

DMA请求触发器：I/O发出控制信号，使得DMA请求触发置位

“控制/状态”逻辑：由控制和时序电路及状态标志组成，用于指定传送方向，修改传送参数，并对DMA请求信号和CPU响应信号进行协调和同步。

中断机构：当一个数据块传送完毕后触发中断机构，向CPU提出中断请求

传送方式

停止CPU访问主存：CPU放弃地址线、数据线和有关控制线的使用权，DMA接口获得总线控制权

DMA与CPU交替访存：这种方式适用于CPU的工作周期比主存存取周期长的情况

周期挪用（或周期窃取） CPU不在访存，I/O的访存请求与CPU未发生冲突

CPU正在访存，此时必须待存取周期结束后，CPU再将总线占有权让出

I/O和CPU同时请求访存，出现访存冲突，此时CPU要暂时放弃总线占有权，由I/O设备挪用一個或几个存取周期

传送过程

预处理：由CPU完成一些必要的准备工作（寄存器置初值、设置传送方向、启动该设备）

数据传送：DMA的数据传输可以以单字节（或字）为基本单位，也可以以数据块为基本单位，数据传送阶段完全由DMA（硬件）控制

后处理：DMA控制器向CPU发送中断请求，CPU执行中断服务程序做DMA结束处理

DMA方式与中断方式的区别

中断方式是程序的切换，需要保护和恢复现场 DMA方式除了预处理和后处理，其他时候不占用CPU的任何资源

中断请求的响应只能发生在每条指令执行完毕时 DMA请求的响应可以发生在每个机器周期结束时

中断传送过程需要CPU的干预 DMA传送过程不需要CPU的干预，适合于高速外设的成组数据传送

DMA请求的优先级高于中断请求

中断方式具有对异常事件的处理能力 中断方式具有对异常事件的处理能力

中断方式具有对异常事件的处理能力 DMA方式靠硬件传送