

数字逻辑与数字系统 课程设计



●实验环境：

1. 硬件环境： PC机
2. 软件环境： QuartusII
3. 语言： VHDL语言 Verilog语言
4. 仿真： Modelsim



题目可以自行拟订

参考题目有

1. 8位模型机的设计(重点推荐)
2. 电梯控制器的设计
3. 智力竞赛抢答器逻辑电路的设计
4. 数字钟+电子秒表的设计与仿真
5. 十字路口信号灯控制系统
6. 基于Verilog语言的函数信号发生器设计
7. 电子密码锁设计
8. 出租车计费系统设计
9. 自动售货机设计
10. 四则运算计算器设计:可包含存储器应用——乘法器的设计（九九乘法）



评分标准:

- (1) 系统的难易程度;
- (2) 自己独立完成的程度 (仿真) ;
- (3) 报告整理的规范情况;
- (4) 验收答辩情况。

具体见评分表

设计方案 可行性 (10)	功能 复杂度 (15)	功能模块 仿真 (20)	系统整体 仿真 (15)	答辩 情况 (10)	报告完成 情况 (30)	成绩
---------------------	-------------------	--------------------	--------------------	------------------	--------------------	----



重要时间:

7月3号(第1周周五): 上午8点, 确定题目, 答疑

7月7号(第2周周二): 上午8点, 进度汇报, 部分功能验收

7月14号(第3周周二): 上午8点, 整体验收

7月19号24点前(第4周周日): 提交报告

1班-4班发送到45687441@qq.com

5班-8班发送到279834500@qq.com

