1、假设我们修改MIPS指令集，使得ALU类指令具有register-memory 寻址方式，这样如下两条指令：

lw $1, 0($n)

add $2, $2, $1

就可以用add $2, 0($n) 一条指令取代，并且假设实现这种ISA仅仅使得时钟周期增加5%，而不影响CPI。我们采用SPECint2000的gcc对新的设计进行性能评测，已知测试程序gcc中各类指令所占的比例如表3所示：

表3 各类指令所占的比例

|  |  |  |  |
| --- | --- | --- | --- |
| Instruction | Average | Instruction | Average |
| load | 26% | jump | 1% |
| store | 10% | call | 1% |
| add | 19% | return | 1% |
| sub | 3% | shift | 2% |
| mul | 0% | and | 4% |
| compare | 5% | or | 9% |
| load imm | 2% | xor | 3% |
| cond branch | 12% | Other logical | 0% |
| cond move | 1% |  |  |

试回答下列问题：

1. 采用新指令集的机器，其应用程序至少需要删除掉多少load指令才能达到原来机器的性能？
2. 在原来机器上运行的应用程序中具有的lw add指令序列，在某些情况下编译器并不适合用新的add指令（采用register-memory 寻址方式）来替换它们。试举例说明。

2、假设对于一条有k段的流水线，由于条件分支的影响，每次条件转移成功（taken)将造成k-1个时钟周期的断流。假设条件分支在一般程序中所占的比例为p, 转移成功的概率为q。试计算由于分支指令的影响，流水线的最大吞吐率下降的百分比。