

浙江大学

本科实验报告

课程名称：计算机逻辑设计基础

姓 名：刘晨

学 院：计算机科学与技术学院

系：图灵 1901

专 业：计算机科学与技术

学 号：3190104666

指导教师：董亚波

2020 年 10 月 10 日

浙江大学实验报告

课程名称： 计算机逻辑设计基础 实验类型： 综合

实验项目名称： 常用电子仪器的使用

学生姓名： 刘晨 专业： 图灵班 学号： 3190104666

同组学生姓名： 孙思颖 指导老师： 董亚波

实验地点： 东 4-509 实验日期： 2020 年 10 月 10 日

一、实验目的和要求

熟悉基本逻辑门电路的功能、外部电气特性和逻辑功能

熟悉 TTL 与非门和 CMOS 或非门的封装及管脚功能

掌握主要参数和静态特性的测试方法，加深对各参数意义的理解

进一步建立信号传输有时间延时的概念

进一步熟悉示波器仪器的使用

二、实验内容和原理

实验内容：

1. 验证集成电路 74LS00 “与非” 门的逻辑功能
2. 验证集成电路 CD4001 “或非” 门的逻辑功能
3. 测量集成电路 74LS00 逻辑门的传输延迟时间 t_{pd}
4. 测量集成电路 CD4001 逻辑门的传输延迟时间 t_{pd}
5. 测量集成电路 74LS00 传输特性与开关门电平 V_{ON} 和 V_{OFF}
以及噪声容限

测量数字集成电路的基本参数当中的以下参数：

2. 输出高电平 V_{oH}
3. 输出低电平 V_{oL}
4. 电压传输特性
5. 关门电平 V_{OFF}
6. 开门电平 V_{ON}
7. 噪音容限
8. 平均传输延迟时间 t_{pd}
9. 低电平输入电流 I_{iL}

实验原理：

2.输出高电平 V_{oH} 是指当输出端为高电平时的电压，一般大于 2.4V，它可衡量输出端高电平负载特性

74LS00 的 V_{oH} 是指在输入端接地或低电平时，输出端为高电平并输出 400 μA 电流时测量的输出电平

3.输出低电平 V_{oL} 是指当输出端为低电平时的输出电压，一般小于 0.4V，可衡量输出端低电平负载特性

74LS00 的 V_{oL} 是指在输入端接高电平时，输出端为低电平并灌入 4mA 电流时测量的输出电平

4.电压传输特性是指输出电压随输入电压而变化的关系特性。它可以充分显示出门输入输出的逻辑特征，可以反应出二值量化及门开关跃迁是一个连续过渡的过程。

5.关门电平 V_{OFF} 指使输出电压刚好达到输出转折至额定电平值时

的最高输入低电平电压

6. 开门电平 V_{ON} 指使输出电压刚好达到输出转折跃迁至另一状态额定电平值时的最低输入高电平电压

7. 噪音容限是指加到正常输入值上、且不会在电路的输出产生不可预料变化的最大外部噪音电压。

8. 平均传输延迟时间 t_{pd} : 传输时间是一个动态参数, 是晶体管 PN 结电容、分布寄生电容、负载电容等充放电时间引起的输出信号滞后于输入信号一定时间的参数

平均传输时间 t_{pd} 由两部分构成

从高电平跃迁到低电平滞后时间 t_{PHL}

从低电平跃迁到高电平滞后时间 t_{PLH}

平均延迟时间一般把电压的最大和最小值的中间 50% 点作为时间参考点, 测出 t_{PHL} 和 t_{PLH} 后求其平均值:

$$t_{pd} = (t_{PHL} + t_{PLH}) / 2$$

为提高测量精度, 采用环形振荡器测量传输延迟时间: 假设每个与非门延迟时间相同, 则振荡器周期 $T = 6 t_{pd}$

一个逻辑门的延迟时间为 $T / 6$

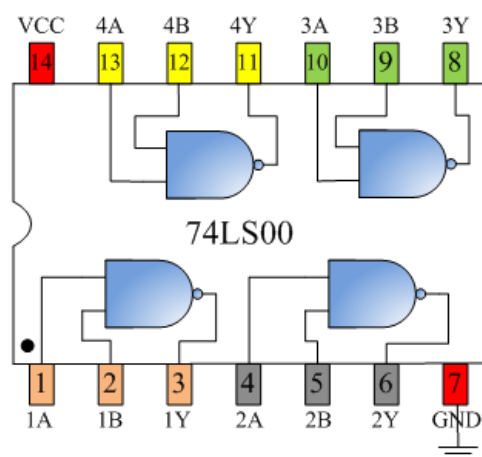
三、实验过程和数据记录

实验 1: 验证 74LS00 “与非” 门逻辑功能

实验过程:

1. 将芯片插入实验箱的 IC 插座中, 注意芯片的方向
2. 按右图连接电路, 74LS00 的 14 脚接电源+5V, 7 脚接 GND

3. 高低电平通过 S1~S6 拨位开关产生，
4. 以真值表顺序遍历输入 A,B 所有组合，测量 A,B 及输出 F 电压并记入右表
5. 重复步骤 3~4，测量其他 3 个门的逻辑关系并判断门的好坏



实验电路图 01 如图所示

实验数据：（四组数据相同）

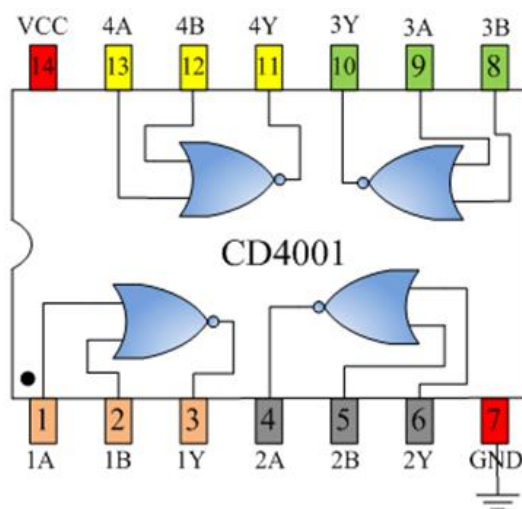
$V_A(V)$	$V_B(V)$	$V_F(V)$
0.09	0.09	4.86
0.09	4.85	4.85
4.85	0.09	4.85
4.85	4.85	0.00

实验 2：验证 CD4001 “或非” 门逻辑功能

实验过程：

1. 将芯片插入实验箱的 IC 插座中
2. 按右图连接电路，CD4001 的 14 脚接电源+5V，7 脚接 GND
3. 高低电平通过 S1~S6 拨位开关产生，
4. 以真值表顺序遍历输入 A,B 所有组合，测量输入端 A,B 及输出端 F 电压值，记录右表

5. 重复步骤 3~4，测量其他 3 个门的逻辑关系并判断门的好坏



实验电路图 02 如图所示

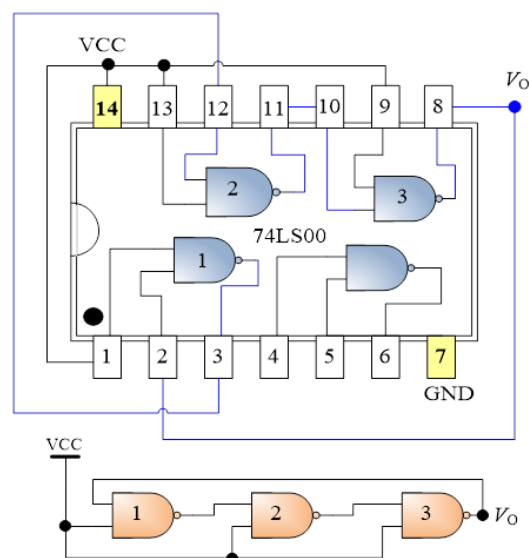
实验数据：（四组数据相同）

$V_A(V)$	$V_B(V)$	$V_F(V)$
0.09	0.09	4.86
0.09	4.85	0.00
4.85	0.09	0.00
4.85	4.85	0.00

实验 3：测量 74LS00 逻辑门的传输延迟时间 t_{pd}

实验过程：

1. 将芯片插入实验箱的 IC 插座，注意芯片方向
2. 按图连接电路，14 脚接电源+5V，7 脚接 GND，用 3 个与非门构成一个振荡器
3. 将示波器接到振荡器的任何一个输入或输出端
4. 调节示波器时基旋钮，测量 V_o 的波形，读出周期 T 并计算传输延迟时间



→实验电路图 03 如图所示

实验数据:

$$t_{pd} = 17.2\text{ns} \quad T = 1.03 \times 10^{-7}\text{s}$$

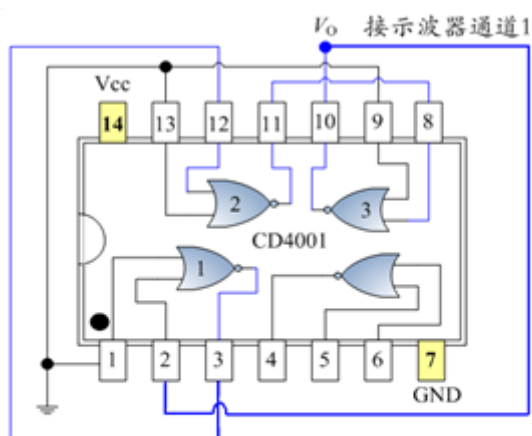
实验 4: 测量 CD4001 逻辑门的传输延迟时间 t_{pd}

实验过程:

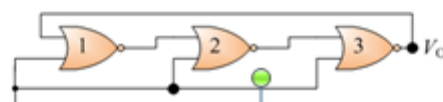
1. 将芯片插入实验箱的 IC 插座, 注意芯片方向
2. 按图连接电路, 14 脚接电源+5V, 7 脚接 GND, 用 3 个或非门构成一个振荡器
3. 将示波器接到振荡器的任何一个输入或输出端
4. 调节示波器时基旋钮, 测量 V_o 的波形, 读出周期 T 并计算传输延迟时间

实验数据:

$$t_{pd} = 46.3\text{ns} \quad T = 2.78 \times 10^{-7}\text{s}$$



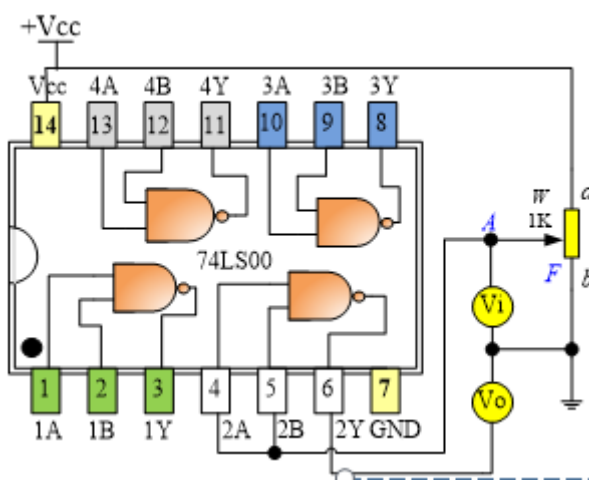
→实验电路图 04 如图所示:



实验 5: 测量 74LS00 传输特性与开关门电平 V_{ON} 和 V_{OFF}

实验过程:

1. 将芯片插入实验箱的 IC 插座
2. 按图连接电路 (见下页)
3. 将万用表接入 A、B 端作为 V_i , 直流电压表接与非门的输出 Y 端作为 V_o
4. 先将电位器 W 逆时针调到底, 然后顺时针缓慢调节, 观察 V_i, V_o 两电压表的读数, 并记录数据填入表格
5. 根据表格数据画出曲线图, 并求 V_{ON} 和 V_{OFF} 和噪声容限



实验电路图 05 如图所示 →

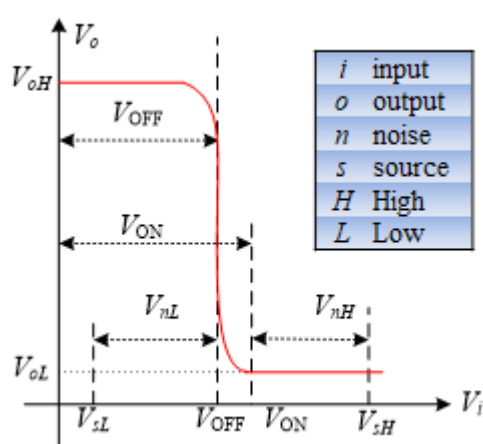
实验数据：

V_i/V	0.11	0.2	0.4	0.6	0.8	1.0	1.2	1.4	1.6
V_o/V	4.95	4.94	4.94	4.94	4.93	4.93	4.93	4.93	4.93
V_i/V	1.8	2.0	2.2	2.4	2.6	2.8	3.0	3.2	3.4
V_o/V	4.93	4.93	4.93	2.87	2.76	2.64	2.53	2.38	2.20
V_i/V	3.45	3.5	3.55	3.92	4.00				
V_o/V	2.13	2.07	2.00	0.00	0.00				

注：由于万用表电压在 3.55V 之后变化极快，无法测量到电压在 3.55-3.92V 当中的数据。

四、实验结果分析

1. 所有与非门和或非门均性能良好，正常工作。
2. 集成电路 74LS00 传输特性为当电压增大到一个值时突然发生变化，



如图所示。

3. 74LS00 的 V_{OFF} 是当输入电压由零逐渐上升、输出电压逐渐下降，当输出电压刚好降到额定最低高电平电压 2.4V 时的最高输入低电平电压。
4. 74LS00 的 V_{OFF} 是当输入电压由零逐渐上升、输出电压逐渐下降，当输出电压刚好降到额定最低高电平电压 2.4V 时的最高输入低电平电压。