

**BỘ GIÁO DỤC VÀ ĐÀO TẠO**  
**TRƯỜNG ĐẠI HỌC SƯ PHẠM KỸ THUẬT**  
**THÀNH PHỐ HỒ CHÍ MINH**

# **BÁO CÁO ĐỒ ÁN**

**Môn học: Đồ án điện tử 1**



**Đề tài: THIẾT KẾ ĐỒNG HỒ SỐ, HIỂN THỊ GIỜ  
PHÚT**

**GVHD:** KS. Hà A Thôi

**HVTH:** Nguyễn Đức Quân

**MSSV:** 20161360

Tp.Hồ Chí Minh, ngày 3 tháng 6 năm 2023

## MỤC LỤC

|   |          |
|---|----------|
| <b>LỜI CAM ĐOAN.....</b>  | <b>1</b> |
| <b>CHƯƠNG 1: GIỚI THIỆU YÊU CẦU – GIỚI HẠN CỦA ĐỀ TÀI .....</b> | <b>2</b> |
| 1.1 GIỚI THIỆU .....  | 2        |
| 1.2 MỤC ĐÍCH ĐỀ TÀI.....  | 2        |
| 1.3 PHẠM VI NGHIÊN CỨU .....                                    | 2        |
| <b>CHƯƠNG 2: CƠ SỞ LÝ THUYẾT.....</b>                           | <b>3</b> |
| 2.1 GIỚI THIỆU .....  | 3        |
| 2.2 Mạch tạo dao động .....                                     | 6        |
| 2.2.1 Mạch dao động sóng vuông sử dụng cổng logic.....          | 7        |
| 2.2.2 Mạch định thời sử dụng cổng logic .....                   | 10       |
| 2.3 Mạch đếm .....  | 14       |
| 2.4 Thanh ghi dịch .....  | 23       |
| 2.4.1 Thanh ghi dịch vào nối tiếp ra song song .....            | 24       |
| 2.4.2 Thanh ghi dịch vào song song ra song song .....           | 25       |
| 2.4.3 Thanh ghi dịch vào song song ra nối tiếp .....            | 26       |
| 2.5 Mạch giải mã BCD sang Led 7 đoạn .....                      | 26       |
| 2.6 Nút nhấn để điều chỉnh thông số thời gian.....              | 29       |
| 2.7 Mạch nguồn .....  | 31       |
| 2.7.1 Mạch chỉnh lưu.....                                       | 33       |
| 2.7.2 Mạch lọc.....   | 36       |

|  |           |
|--|-----------|
| 2.7.3 Mạch ổn áp .....                               | 39        |
| <b>CHƯƠNG 3: THIẾT KẾ .....</b>                      | <b>41</b> |
| 3.1 Thiết kế sơ đồ khối .....                        | 41        |
| 3.2 Thiết kế sơ đồ mạch nguyên lý .....              | 41        |
| 3.2.1 Khối tạo dao động .....                        | 41        |
| 3.2.2 Khối đếm .....                                 | 45        |
| 3.2.3 Khối giải mã .....                             | 50        |
| 3.2.4 Khối hiển thị .....                            | 52        |
| 3.2.5 Khối điều chỉnh giờ, phút .....                | 54        |
| 3.2.6 Khối nguồn .....                               | 58        |
| 4. Sơ đồ nguyên lý toàn mạch .....                   | 59        |
| <b>CHƯƠNG 4: THI CÔNG MẠCH .....</b>                 | <b>61</b> |
| 4.1 Vẽ sơ đồ nguyên lý .....                         | 61        |
| 4.2 Vẽ PCB .....                                     | 61        |
| 4.3 Gia công mạch và lắp ráp kiểm tra mạch .....     | 62        |
| <b>CHƯƠNG 5: KẾT QUẢ THỰC HIỆN VÀ KẾT LUẬN .....</b> | <b>65</b> |
| <b>TÀI LỆU THAM KHẢO .....</b>                       | <b>66</b> |

## **LỜI CAM ĐOAN**

Đề tài này là do tôi tự thực hiện dựa vào một số tài liệu và không sao chép từ tài liệu hay công trình đã có trước đó. Nếu có sao chép tôi hoàn toàn chịu trách nhiệm.

## **Chương 1:**

# **GIỚI THIỆU YÊU CẦU – GIỚI HẠN CỦA ĐỀ TÀI**

## **1.1 GIỚI THIỆU**

Trong bối cảnh thế giới ngày càng phát triển thì các ngành kỹ thuật cũng ngày càng phát triển theo, các hệ thống điện tử ngày càng được mở rộng và nhiều công việc hàng ngày của con người ở các nước trên thế giới đang dần được thay thế bằng các thiết bị điện tử. Các hệ thống thường có hai kiểu thiết kế là tương tự hoặc số. Nhưng hiện nay theo như chúng ta thấy thì hệ thống số thường được sử dụng nhiều hơn nhờ vào những ưu điểm và lợi ích mà nó đem lại như là độ chính xác cao, dễ dàng thiết kế và giá thấp,... mạch số ở những mức độ khác nhau đã được ứng dụng trong nhiều ứng dụng chuyên nghiệp một cách nhanh chóng. Và để có thể thiết kế được những hệ thống điện tử như vậy thì chúng ta cần phải có những kiến thức về kỹ thuật số và biết được những cấu trúc, chức năng của những con IC số và có kiến thức về linh kiện điện tử.

Để áp dụng những kiến thức mà chúng ta đã học được thì đề tài này sẽ có nội dung là: “Thiết kế đồng hồ số”.

## **1.2 MỤC ĐÍCH ĐỀ TÀI**

Sử dụng những kiến thức đã học về kỹ thuật số và mạch điện tử để thực hiện đồ án: “Thiết kế đồng hồ số”. Áp dụng những kiến thức đã học vào thực tế.

## **1.3 PHẠM VI NGHIÊN CỨU**

Mạch đồng hồ số hiển thị giờ, phút, giây trên led 7 đoạn , có nút nhấn điều chỉnh giờ, phút.

## **Chương 2: CƠ SỞ LÝ THUYẾT**

### **2.1 GIỚI THIỆU**

Trước khi đi vào nội dung chính của đề tài thì chúng ta hãy tìm hiểu về lịch sử và cũng như cách hoạt động của đồng hồ.

Đồng hồ là một dụng cụ có chức năng đo và hiển thị thời gian, đồng thời nó cũng là một trong những phát minh lâu đời nhất của loài người. Nó có nhiều cách khác nhau để hiển thị thời gian. Đồng hồ truyền thống có kim chuyển động, còn đồng hồ kỹ thuật số hiện thị những con số đại diện cho thời gian. Hầu hết các đồng hồ kỹ thuật số đều sử dụng cơ chế điện tử và hiển thị bằng màn hình LCD, LED, ... Ngoài ra bây giờ đối người khuyết tật còn có những điện thoại, đồng hồ cho biết thời gian bằng giọng nói hoặc là màn hình có thể đọc được bằng cách chạm.

Đồng hồ mặt trời Sundials và đồng hồ nước là những công cụ đo thời gian đầu tiên được con người sử dụng vào khoảng 3500 trước công nguyên. Hai loại đồng hồ hoạt động dựa trên cơ chế theo dõi mặt trăng, mặt trời, dòng thủy triều để ước lượng các mốc thời gian trong ngày. Những loại đồng hồ này cũng là nền tảng để những chiếc đồng hồ hiện nay ra đời.



**Hình 2.1** Đồng hồ mặt trời và đồng hồ nước

Đồng hồ bỏ túi tương tự đầu tiên được xuất hiện vào năm 1574 tại Thụy Sĩ với kim giờ và kim phút được nhà phát minh thêm vào vào năm 1680 và khoảng một thập kỷ thì kim giây được bổ sung vào. Năm 1571, nữ hoàng Anh được tặng một vòng tay có gắn một

chiếc đồng hồ, đây có thể được coi là chiếc đồng đeo tay đầu tiên nhưng đến năm 1880 đồng hồ đeo tay mới trở nên phổ biến.



**Hình 2.2** Đồng hồ bỏ túi và đồng hồ đeo tay

Vào thế kỉ 19, đồng hồ đeo tay là một phụ kiện độc quyền của phái nữ. Nhưng sau đó đồng hồ đeo tay phát triển mạnh và phổ biến hơn trong chiến tranh thế giới thứ nhất do binh lính có ít thời gian và rất bất tiện trong việc xem giờ từ những chiếc đồng hồ bỏ túi. Đức đã trang bị đồng hồ đeo tay từ những năm 1880, nhưng cho đến năm 1910 lính Mỹ mới bắt đầu trang bị đồng hồ. Khi chiến tranh kết thúc họ đã quen với việc đeo đồng hồ, từ đó đồng hồ đeo tay chính thức trở thành một phụ kiện thời trang cho cả nam và nữ.

Chiếc đồng hồ bỏ túi kỹ thuật số đầu tiên được phát minh bởi kỹ sư người Áo Josef Pallweber, Thay vì mặt đồng hồ thông thường có kim chỉ thời gian, thì đồng hồ của người kỹ sư này có hai cửa sổ trên mặt số trắng men và thông qua đó hiển thị giờ phút có thể nhìn thấy trên đĩa quay. Đến năm 1885, cơ chế Pallweber đã có mặt trên thị trường trong đồng hồ bỏ túi của Cortébert và IWC và được cho là góp phần vào sự phát triển tiếp theo và thành công thương mại của IWC. Các nguyên tắc của chuyển động nhảy giờ Pallweber đã xuất hiện trong đồng hồ đeo tay vào những năm 1920 và vẫn được sử dụng cho đến ngày nay. Mặc dù nhà phát minh ban đầu không có thương hiệu đồng hồ vào thời điểm đó nhưng tên của ông đã được hồi sinh bởi một nhà sản xuất đồng hồ mới thành lập.



**Hình 2.3** Đồng hồ số bỏ túi

Vào năm 1970, chiếc đồng hồ đeo tay kỹ thuật số đầu tiên với màn hình LED được sản xuất hàng loạt. Được gọi là Pulsar, và được sản xuất bởi công ty Đồng hồ Hamilton, chiếc đồng hồ này đã được đề cập trong vòng hai năm trước đó bởi cùng một công ty đã tạo ra một đồng hồ kỹ thuật số nguyên mẫu cho bộ phim Krubrik'2001: A Space Odyssey.



**Hình 2.4** Đồng hồ đeo tay số

Đồng hồ số thường sử dụng dao động 50 hoặc 60 Hz của nguồn điện xoay chiều hoặc máy dao động tinh thể 32.768 Hz như trong đồng hồ quartz. Hầu hết đồng hồ số hiển thị thời gian theo định dạng 24 giờ tại Hoa Kỳ và một số quốc gia khác cách hiển thị thời gian phổ biến là cách hiển thị theo định dạng 12 giờ (kèm chỉ báo AM hoặc PM). Một số loại đồng hồ số, chẳng hạn như đồng hồ đeo tay số, có thể được chuyển đổi giữa chế độ 12 giờ và 24 giờ.

Để biểu thị thời gian, hầu hết các đồng hồ kỹ thuật số sử dụng đèn LED bảy đoạn, VFD hoặc LCD cho mỗi bốn chữ số. Chúng thường bao gồm các yếu tố khác để cho biết thời gian là AM hay PM, báo thức có được đặt hay không, v.v. Đồng hồ kỹ thuật số cũ hơn

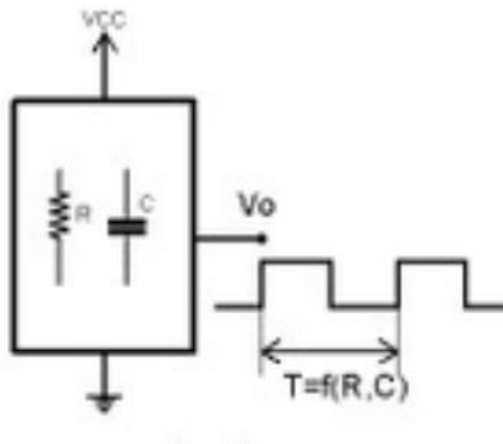


sử dụng các số được vẽ trên bánh xe hoặc màn hình chia đôi, còn đồng hồ kỹ thuật số cao cấp sử dụng màn hình ma trận điểm và sử dụng hình ảnh động để thay đổi chữ số.

## 2.2 Mạch tạo dao động

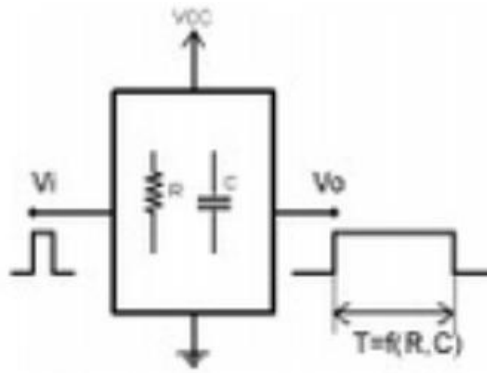
Mạch dao động tạo sóng vuông là một mạch điện tử được sử dụng để tạo ra tín hiệu xung chu kỳ ổn định và chính xác, thường được sử dụng để đồng bộ hoạt động của các thiết bị điện tử, bao gồm cả các mạch logic và vi điều khiển. Tín hiệu xung này được sử dụng làm xung clock để đồng bộ các tín hiệu logic và tín hiệu định thời trong các thiết bị điện tử.

Mạch dao động tạo sóng vuông được thiết kế để tạo ra tín hiệu tắt/mở (switching) liên tục giữa hai trạng thái đối lập (ON và OFF), với độ rộng xung và chu kỳ giữa hai trạng thái tùy thuộc vào các thành phần mạch và phương pháp thiết kế được sử dụng. Khi tín hiệu nguồn được kết nối đến đầu vào của mạch, các linh kiện mạch bên trong sẽ tạo ra một lựa chọn tần số và độ rộng xung cho tín hiệu sóng vuông tại ngõ ra.



**Hình 2.5** Sơ đồ khối của mạch dao động

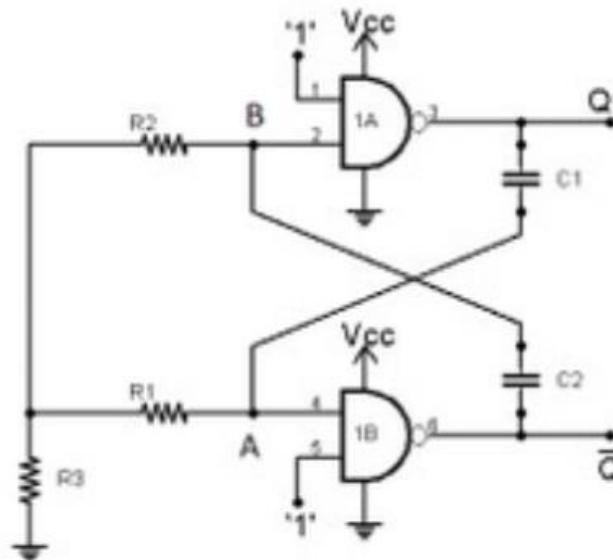
Mạch định thời là mạch được sử dụng để tạo ra một tín hiệu xung điều độ để đồng bộ các hoạt động trong hệ thống điện tử. Tín hiệu xung được tạo ra bởi mạch định thời sẽ được sử dụng để đồng bộ hoạt động của các IC, bộ đếm, bộ nhớ hoặc bất kỳ chức năng nào trong một hệ thống điện tử. Thông qua bộ hẹn giờ và các thiết bị điều khiển, mạch định thời sẽ tạo ra chu kỳ xung thời gian chuẩn xác, giúp tạo ra tín hiệu xung vuông chính xác và ổn định về tần số để đưa ra các phản hồi tương ứng. Nhờ tính ổn định của nó, mạch định thời giúp tối ưu hóa chức năng của các mạch điện tử kỹ thuật số và cải thiện độ chính xác và độ tin cậy của các hệ thống điện tử.



**Hình 2.6** Sơ đồ khối của mạch định thời

### 2.2.1 Mạch dao động sóng vuông sử dụng cổng logic

#### a. Mạch dao động sử dụng cổng NAND

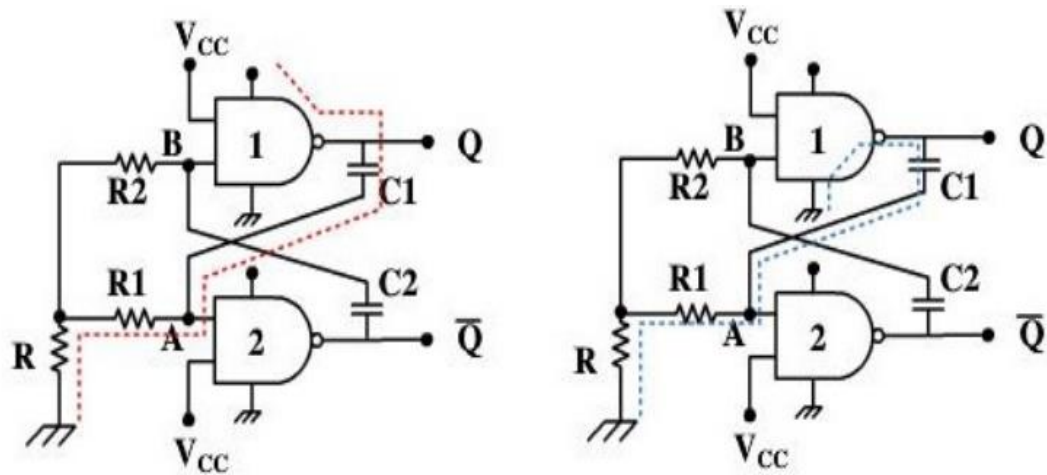


**Hình 2.7** Sơ đồ nguyên lý của mạch dao động sử dụng cổng NAND

Mạch sử dụng cổng NAND nhưng hoạt động như cổng NOT. Khi cấp nguồn cho mạch thì ngõ ra Q và  $\bar{Q}$  có trạng thái trái ngược nhau.

Khi Q='1' thì điện áp  $V_Q = V_{CC} = V_{C1} + V_A$ : do  $V_{C1} = '0'$  suy ra  $V_Q = V_{CC} = V_A$  hay A='1' nên  $\bar{Q} = '0'$ , tụ C1 sẽ được nạp điện: dòng nạp này chạy ra từ  $V_{CC}$ , ra khỏi cổng NAND thứ nhất, qua tụ C1, qua R1, qua R về mass. Điện áp trên tụ C1 tăng thì điện áp  $V_A$  giảm cho đến khi A='0' thì qua cổng NAND thứ hai làm  $\bar{Q} = '1'$ .

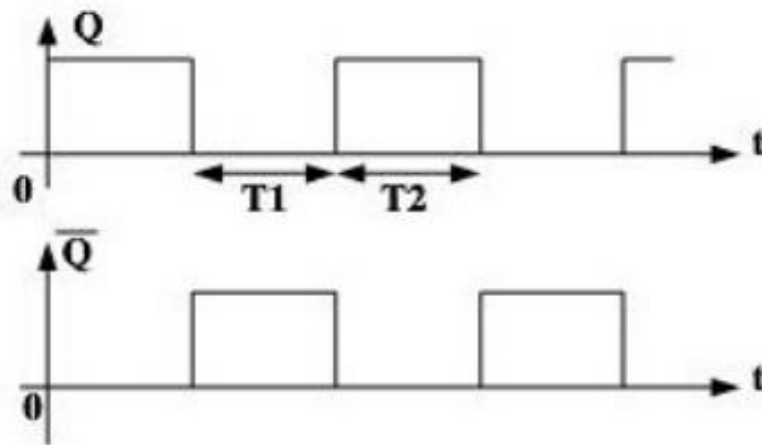
Khi  $\bar{Q} = '1'$  thì điện áp  $V_{\bar{Q}} = V_{cc} = V_{C2} + V_B$ : do  $V_{C2} = 0$  nên  $V_{\bar{Q}} = V_{cc} = V_B$  hay  $B = '1'$  nên  $Q = '0'$ .



**Hình 2.8** Dòng điện nạp và xả của tụ C1

Khi  $\bar{Q} = '1'$  thì tụ C2 sẽ được nạp điện: dòng nạp chạy từ  $V_{cc}$ , ra khỏi cổng NAND thứ hai, qua tụ C2, qua R2, qua R3 rồi về mass. Điện áp trên tụ C2 tăng thì điện áp  $V_B$  giảm. Khi  $Q = '0'$  thì tụ C1 xả điện xuống mass. Sau một khoảng thời gian thì  $B = '0'$  qua công NAND thứ nhất làm  $Q = '1'$ , làm  $A = '1'$  nên  $\bar{Q} = '0'$ .

Đến đây mạch bắt đầu vào quá trình ổn định:  $Q = '1'$  và  $\bar{Q} = '0'$  sẽ làm C1 nạp, C1 xả, làm thay đổi trạng thái, đến lượt  $Q = '0'$  và  $\bar{Q} = '1'$  sẽ làm C1 xả, C2 nạp,... cứ tiếp tục chúng ta sẽ có được xung clock.



**Hình 2.9** Dạng sóng ngõ ra

**Công thức tính chu kỳ dao động:**

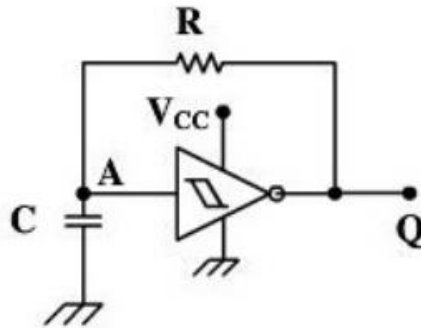
$$T_1 = T_2 = (R + R_3)C \ln \frac{V_{OH} - V_{CO}}{V_{OH} - V_{C1}} \quad (2.1)$$

Với  $V_{C1} = \frac{V_{OH}}{2}; V_{CO} = 0$

Nên  $T_1 = T_2 = (R + R_3)C \ln 2$

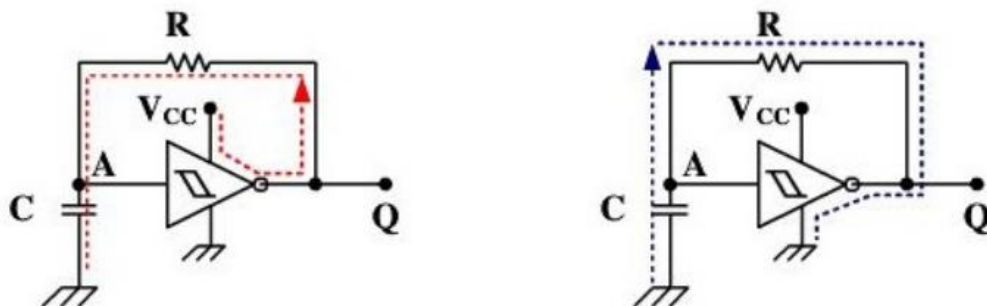
Vậy chu kỳ dao động:  $T = T_1 + T_2 = 2(R + R_3)C \ln 2 = 1,4(R + R_3)C$

### **b. Mạch dao động sử dụng cổng NAND**

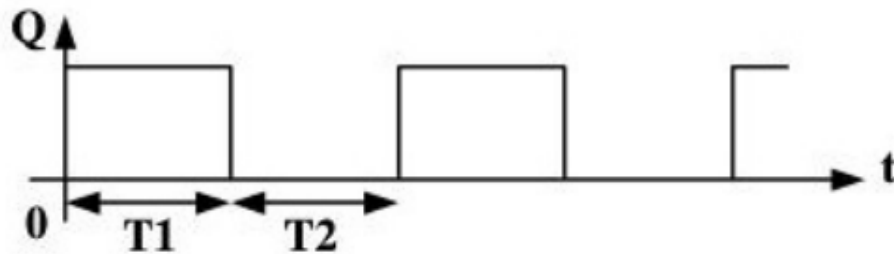


**Hình 2.10** Sơ đồ nguyên lý của mạch dao động sử dụng cổng NOT

Khi cấp nguồn cho mạch thì điện áp trên tụ C bằng 0:  $V_C = 0$  hay  $A = '0'$  làm ngõ Q = '1'. Tụ C được nạp điện với dòng nạp chạy từ  $V_{CC}$ , chạy ra khỏi cổng, qua R, qua C rồi về mass. Điện áp trên tụ C tăng cho đến khi nhỏ hơn  $V_B$ , hay  $A = '0'$  làm ngõ Q = '1', ... và quá trình này sẽ được lặp lại. Vậy giá trị điện áp của tụ thay đổi nằm trong ngưỡng từ  $V_{IL}$  đến  $V_{IH}$ .



**Hình 2.11** Dòng nạp và xả của C



**Hình 2.12** Dạng sóng ngõ ra

**Công thức tính chu kỳ dao động:**

$$T = 2T_1 = 2T_2 = 2RC \cdot \ln \frac{V_{OH} - V_{IL}}{V_{OH} - V_{IH}} \quad (2.2)$$

Với  $V_{OH}$  là điện áp ra mức cao,  $V_{IH}$  là điện áp vào mức cao,  $V_{IL}$  là điện áp ngõ vào mức thấp.

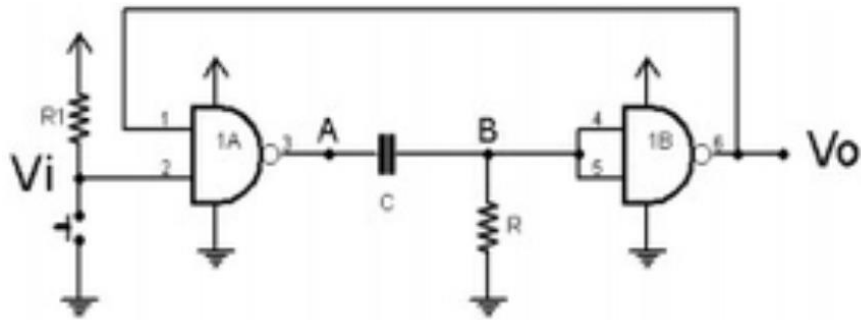
Tùy vào từng loại IC mà công thức tính chu kỳ sẽ có sự khác nhau.

## **2.2.2 Mạch định thời sử dụng cổng logic**

Mạch định thời (timing circuit) là một loại mạch điện được thiết kế để tạo ra một tín hiệu xung với chu kỳ hoặc thời gian định trước. Mạch này thường được sử dụng trong các thiết bị điện tử như đồng hồ, bộ đếm, máy tính, ... để đo thời gian hoặc đồng bộ các tín hiệu điện tử. Mạch định thời có thể được thiết kế bằng nhiều loại linh kiện, bao gồm các điện trở, tụ điện, IC (ví dụ mạch tích hợp), các bộ chia tần, ... Một số loại mạch định thời phổ biến nhất là mạch RC và mạch 555. Mạch định thời có vai trò quan trọng trong đồng hồ số. Để tạo ra các số trên màn hình đồng hồ số, tín hiệu xung được tạo ra từ mạch định thời sẽ được chia thành các xung nhỏ hơn và được sử dụng để đánh số các đoạn LED trên màn hình.

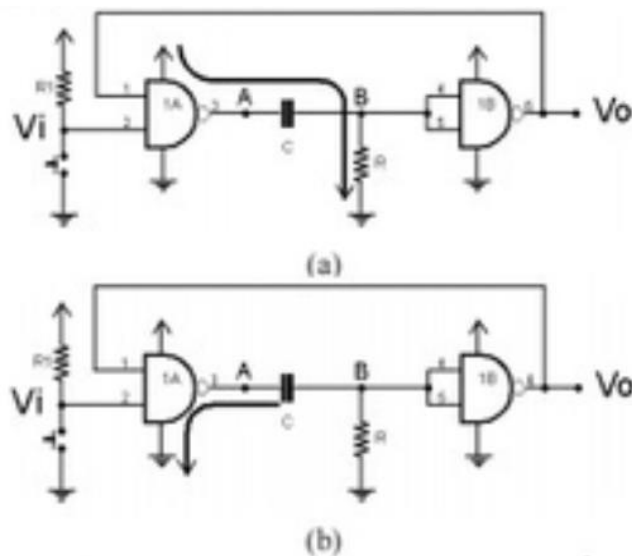
### **a. Mạch định thời sử dụng cổng NAND**

Mạch định thời không thể tự tạo ra xung khi không có tác động ở ngõ vào. Ngõ ra có một trạng thái ổn định nên người ta còn gọi là mạch đơn ổn. Đối với mạch này thì mức logic tác động cho ngõ vào là mức thấp.

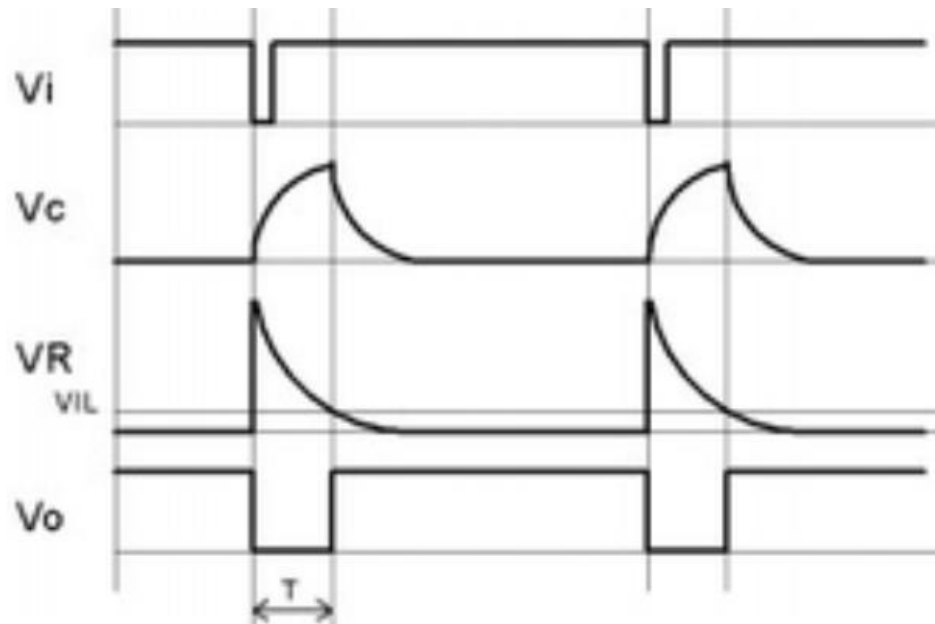


**Hình 2.13** Sơ đồ mạch định thời sử dụng cổng NAND

Ở trạng thái ổn định khi không có tác động vào ngõ vào  $V_o$  tại ngõ vào  $V_i$  có mức điện áp cao. Điện áp tại B là 0V do có điện trở R nối tiếp xuống mass nên ngõ ra  $V_o$  có mức logic '1', mức logic này hồi tiếp về ngõ vào cổng 1A nên các ngõ vào cổng 1A đều có mức logic '1'. Do đó, ngõ ra tại A có mức logic '0', kết quả là tụ C không có điện áp cung cấp nên tụ C không được nạp. Khi tác động mức logic thấp vào ngõ vào  $V_o$  thì ngõ ra cổng 1A tại A có mức logic là 1 nên tụ C sẽ bắt đầu nạp. Khi tụ C bắt đầu nạp thì tại B có mức logic cao nên ngõ ra  $V_o$  có mức logic thấp và mức thấp này tồn tại trong thời gian tụ C nạp. Mức logic thấp của ngõ ra hồi tiếp về ngõ vào cổng 1A giữ cho mức logic tại A vẫn ở mức cao khi ngõ vào  $V_i$  không còn tác động trở về mức cao. Khi tụ C nạp dần đầy thì điện áp tại B dần giảm xuống và khi  $V_{IH} = V_{IL}$  thì ngõ ra sẽ trở về mức logic cao nên cổng logic 1A xuống mức thấp và tụ C sẽ xả theo như hình trên.



**Hình 2.14** Hoạt động của mạch định thời sử dụng cổng NAND



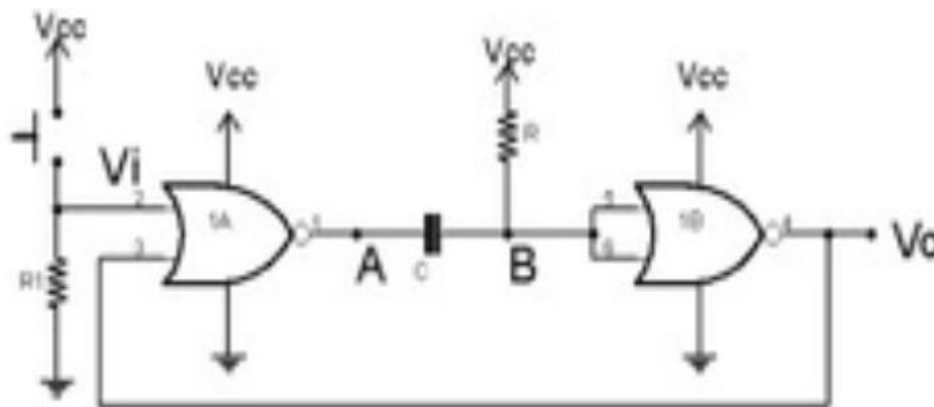
**Hình 2.15** Dạng sóng định thời của mạch định thời sử dụng cổng NAND

Công thức tính thời gian tồn tại xung đơn ổn:

$$T \approx RC \ln 2 \quad (2.3)$$

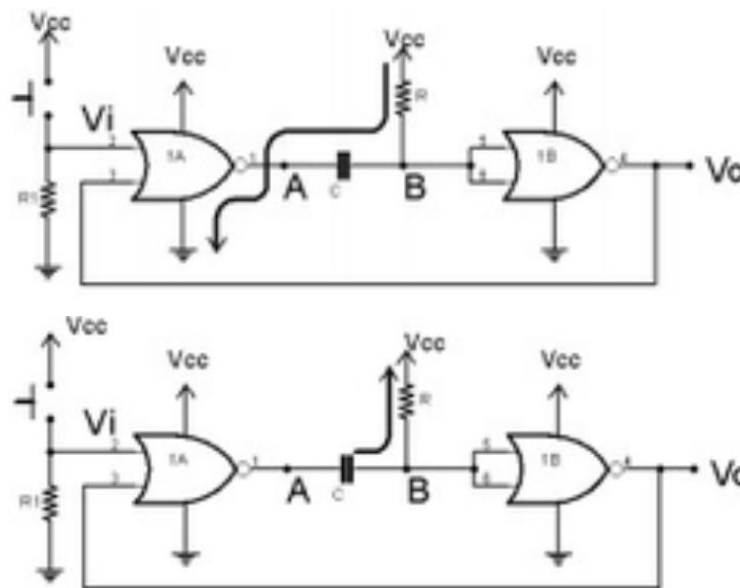
#### b. Mạch định thời sử dụng cổng NOR

Hoạt động của mạch cũng gần giống với mạch cổng NAND nhưng trạng thái kích của cho ngõ vào và ngõ ra ngược lại với mạch cổng NAND. Ở trạng thái ổn định ngõ vào  $V_i$  có mức logic thấp, tại B có mức logic cao do có điện trở nối lên nguồn  $V_{CC}$ , ngõ ra có mức logic thấp hồi tiếp về ngõ vào cổng 1A. Vì cả hai ngõ vào cổng 1A có mức logic thấp nên tại A có mức logic cao và tại B cũng là logic cao, kết quả là tụ C không được nạp.

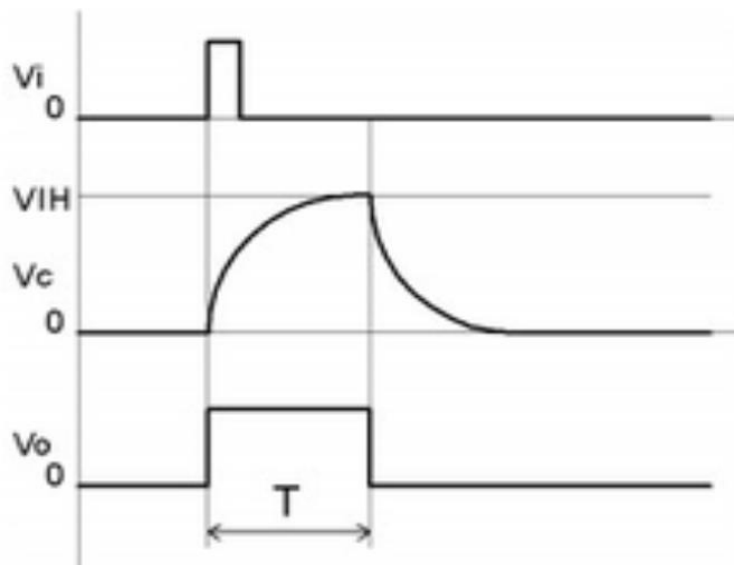


**Hình 2.16** Dạng sóng định thời của mạch định thời sử dụng cổng NOR

Khi ngõ vào  $V_i$  được tác động mức cao, ngõ ra cổng 1A tại A có mức logic thấp nên tụ C sẽ bắt đầu nạp. Khi tụ C bắt đầu nạp thì tại B có mức logic thấp nên ngõ ra  $V_o$  có mức logic cao và mức cao này tồn tại trong thời gian tụ C nạp. Mức logic cao của ngõ ra hồi tiếp về ngõ vào cổng 1A giữ cho mức logic tại A vẫn ở mức thấp khi ngõ vào  $V_i$  không còn tác động về mức thấp. Khi tụ C nạp dần đầy thì biến áp tại B dần tăng lên và khi  $V_{IH} = V_{IL}$  thì ngõ ra sẽ trở về mức logic thấp nên ngõ ra cổng logic 1A lên mức cao, tụ C xả theo chiều như hình dưới.



**Hình 2.17** Các trạng thái hoạt động của mạch định thời sử dụng cổng NOR



**Hình 2.18** Các dạng sóng của mạch định thời sử dụng cổng NOR



Công thức tính thời gian tồn tại xung đơn ổn là

$$T \approx RC \ln 2. \quad (2.4)$$

## 2.3 Mạch đếm

Mạch đếm là một trong những dạng mạch tuần tự, nó được cấu thành từ các Flip-Flop và số bit đếm phụ thuộc vào số lượng Flip-Flop mà ta sử dụng. Mạch có một đầu vào cho xung đếm và nhiều đầu ra. Khi một tín hiệu xung được tạo ra (thường là thông qua một xung clock), đồng hồ đếm tăng lên một đơn vị và hiển thị giá trị tương ứng. Khi đếm đến một giá trị tới hạn thì mạch sẽ quay trở về trạng thái ban đầu.

Một mạch đếm xung cơ bản bao gồm các thành phần sau:

- Bộ tạo xung (Clock generator): Thường là bộ dao động, được sử dụng để tạo ra một tín hiệu xung tương tự với tần số cố định hoặc biến thiên.
- Bộ đếm (Counter): Được sử dụng để đếm số lượng xung đến hiện tại.
- Bộ thanh ghi lưu trữ (Storage registers): Lưu trữ giá trị đếm được.

Có nhiều phương pháp kết hợp các Flip-Flop cho nên có rất nhiều loại mạch đếm. Tuy nhiên, chúng ta có thể sắp chúng vào ba loại chính là: mạch đếm nhị phân, mạch đếm BCD, và mạch đếm modul M.

### Phân loại mạch đếm:

*Mạch đếm nhị phân (Binary Counter):* một mạch điện tử được sử dụng để đếm số lượng tín hiệu vào và đưa ra đầu ra dưới dạng số nhị phân. Mạch đếm nhị phân được thiết kế để đếm lên hoặc đếm xuống từ một giá trị nhị phân bắt đầu, và sau đó trở lại giá trị ban đầu để tiếp tục đếm. Mạch đếm nhị phân thường được thiết kế với các Flip-Flop D, tức là mạch lưu trữ 1-bit. Với mỗi Flip-Flop D, có thể lưu trữ giá trị ‘0’ hoặc ‘1’, tùy thuộc vào tín hiệu đầu vào. Ví dụ, một mạch đếm nhị phân 4-bit sẽ bao gồm bốn Flip-Flop D. Mạch đếm nhị phân được điều khiển bởi một tín hiệu clock, thường được cung cấp bởi một bộ phát tín hiệu. Mỗi khi tín hiệu clock xuất hiện, mạch đếm nhị phân sẽ đếm lên hoặc đếm xuống bằng cách thay đổi giá trị của các Flip-Flop D. Ví dụ, nếu mạch đếm nhị phân đang ở giá trị “0110” (tức là đang đếm từ 6), khi tín hiệu clock xuất hiện, mạch đếm sẽ chuyển sang giá trị “0111” (tức là đếm đến 7).

Một số mạch đếm nhị phân được thiết kế để đếm lên đến một giá trị tối đa và sau đó trở lại giá trị ban đầu để bắt đầu đếm lại. Ví dụ, một mạch đếm nhị phân 4-bit sẽ đếm từ “0000” đến “1111” và sau đó trở lại giá trị “0000” để bắt đầu lại quá trình đếm. Mạch đếm nhị phân này được gọi là mạch đếm nhị phân đồng bộ (Synchronous Binary Counter).

Ngoài ra, còn có một số mạch đếm nhị phân được thiết kế để đếm liên tục lên hoặc xuống mà không cần trở lại giá trị ban đầu. Mạch đếm nhị phân này được gọi là mạch đếm nhị phân không đồng bộ (Asynchronous Binary Counter).

*Mạch đếm BCD (Binary-Coded Decimal Counter):* là một loại mạch đếm sử dụng để đếm các số từ 0 đến 9 trong hệ thập phân. Mạch này tương tự như mạch đếm nhị phân (Binary Counter), tuy nhiên nó được thiết kế để đếm các giá trị BCD (Binary-Coded Decimal), tức là các giá trị thập phân được mã hóa dưới dạng nhị phân. Một mạch đếm BCD có thể được thiết kế với các Flip-Flop D, tương tự như mạch đếm nhị phân. Tuy nhiên, mỗi Flip-Flop D được kết nối đến một bộ giải mã BCD (BCD Decoder), có chức năng chuyển đổi các giá trị nhị phân thành giá trị BCD tương ứng. Ví dụ, giá trị “1001” được chuyển đổi thành số thập phân 9.

Một mạch đếm BCD 4-bit sẽ bao gồm bốn Flip-Flop D, mỗi Flip-Flop D được kết nối với một bộ giải mã BCD 2-bit để chuyển đổi giá trị nhị phân 2-bit thành giá trị BCD tương ứng. Khi tín hiệu clock xuất hiện, mạch đếm BCD sẽ tăng giá trị của các Flip-Flop D lên ‘1’. Nếu giá trị của Flip-Flop D vượt quá giá trị 9 (tức là giá trị BCD tối đa), nó sẽ được reset về ‘0’ và Flip-Flop D kế tiếp sẽ được tăng giá trị lên 1. Mạch đếm BCD thường được sử dụng trong các ứng dụng yêu cầu đếm các giá trị thập phân, chẳng hạn như trong các thiết bị đo lường và điều khiển. Với sự trợ giúp của các bộ giải mã BCD, mạch đếm BCD có thể giúp hiển thị các giá trị đếm dưới dạng số thập phân trên các hiển thị LED bảy đoạn.

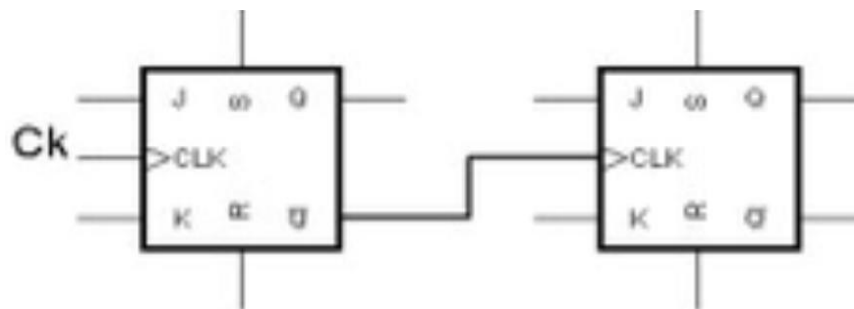
*Mạch đếm module M:* là một loại mạch đếm xác định tần số pha của tín hiệu đầu vào bằng cách giới hạn giá trị đếm tối đa của mạch đếm thành một giá trị cố định (M). Khi giá trị đếm đạt đến giá trị M, mạch đếm sẽ đưa ra một tín hiệu đếm tự động và trở về giá trị ban đầu (bằng 0 nếu là mạch đếm từ 0 đến M hoặc M-1 nếu là mạch đếm từ 1 đến M).

Thông thường, mạch đếm module M được xây dựng từ các Flip-Flop đồng bộ (synchronous Flip-Flop) được kết nối với nhau để tạo thành một mạch đếm. Các Flip-Flop trong mạch đếm module M sẽ chuyển đổi giá trị từ 0 đến M-1 hoặc 1 đến M khi một xung đầu vào được áp dụng cho mạch đếm. Khi giá trị đếm đạt đến giá trị M, tín hiệu được kích hoạt để đưa mạch đếm về giá trị ban đầu và bắt đầu lại quá trình đếm.

Mạch đếm module M được sử dụng rộng rãi trong các ứng dụng xử lý tín hiệu, viễn thông và điện tử năng lượng. Nó có thể được sử dụng để đồng bộ hóa các tín hiệu hoặc để phân tích và xử lý dữ liệu số.

### **Phân loại theo chức năng của mạch đếm:**

*Các mạch đếm lên (Up Counters):* là một loại mạch đếm dùng để đếm các tín hiệu đầu vào và lưu trữ giá trị đếm. Mạch đếm lên có thể được thiết kế để đếm các tín hiệu đầu vào theo các giá trị nhị phân hoặc BCD (Binary-Coded Decimal), tùy thuộc vào yêu cầu ứng dụng.



**Hình 2.19** Phương pháp kết nối xung Clk cho mạch đếm lên

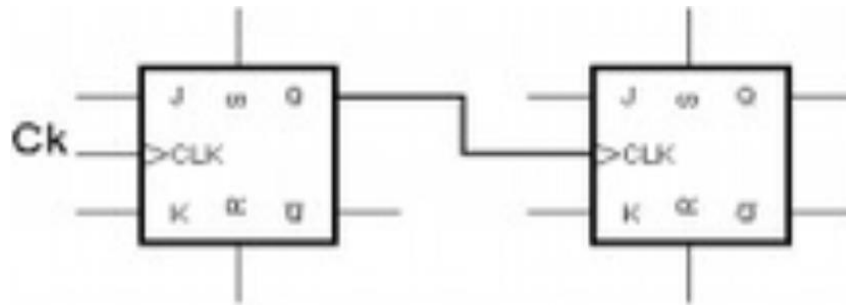
Một mạch đếm lên đơn giản bao gồm một chuỗi các Flip-Flop D hoặc các Flip-Flop JK được kết nối theo dạng chuỗi. Mỗi Flip-Flop lưu trữ một bit thông tin và chuyển đổi giữa hai trạng thái '0' và '1' dựa trên tín hiệu clock đầu vào.

Khi một tín hiệu clock được áp dụng vào mạch đếm lên, giá trị của các Flip-Flop được thay đổi tuần tự, từ Flip-Flop đầu tiên đến Flip-Flop cuối cùng. Nếu mạch đếm lên được thiết kế để đếm các giá trị nhị phân, thì mỗi Flip-Flop sẽ đếm các giá trị '0' hoặc '1' và sau khi đếm tới giá trị 1, Flip-Flop sẽ được reset về giá trị '0' và Flip-Flop kế tiếp sẽ được tăng giá trị lên '1'. Ví dụ, nếu mạch đếm lên được thiết kế để đếm các giá trị nhị phân

3-bit, khi giá trị của Flip-Flop đầu tiên đạt giá trị ‘1’, nó sẽ được reset về ‘0’ và Flip-Flop thứ hai sẽ được tăng giá trị lên ‘1’.

Mạch đếm lên còn có thể được thiết kế để đếm các giá trị BCD (Binary-Coded Decimal). Trong trường hợp này, mỗi Flip-Flop được kết nối đến một bộ giải mã BCD, có chức năng chuyển đổi các giá trị nhị phân thành giá trị BCD tương ứng. Khi một tín hiệu clock được áp dụng, các Flip-Flop sẽ tăng giá trị theo thứ tự BCD.

*Các mạch đếm xuống (Down Counters)* là một loại mạch đếm dùng để đếm ngược các tín hiệu đầu vào và lưu trữ giá trị đếm. Mạch đếm xuống có thể được thiết kế để đếm các tín hiệu đầu vào theo các giá trị nhị phân hoặc BCD (Binary-Coded Decimal), tùy thuộc vào yêu cầu ứng dụng.



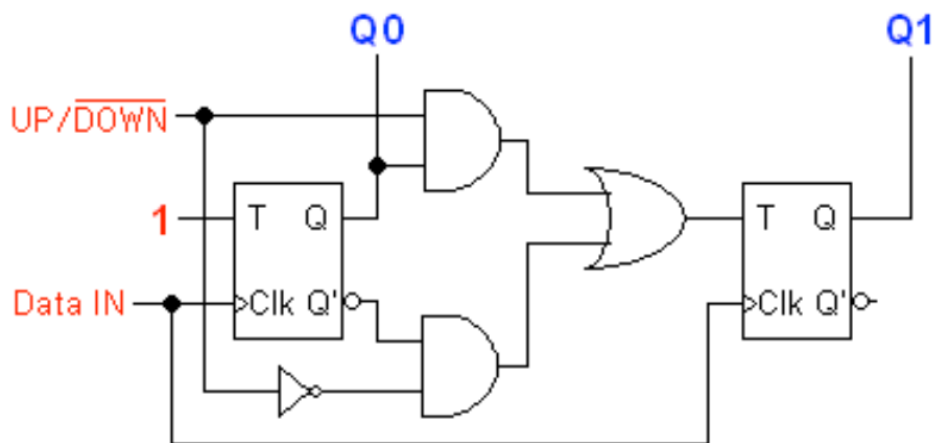
**Hình 2.20** Phương pháp kết nối xung Clk cho mạch đếm xuống

Một mạch đếm xuống đơn giản bao gồm một chuỗi các Flip-Flop D hoặc các Flip-Flop JK được kết nối theo dạng chuỗi. Mỗi Flip-Flop lưu trữ một bit thông tin và chuyển đổi giữa hai trạng thái ‘0’ và ‘1’ dựa trên tín hiệu clock đầu vào. Khi một tín hiệu clock được áp dụng vào mạch đếm xuống, giá trị của các Flip-Flop được thay đổi tuần tự, từ Flip-Flop đầu tiên đến Flip-Flop cuối cùng. Nếu mạch đếm xuống được thiết kế để đếm các giá trị nhị phân, thì mỗi Flip-Flop sẽ đếm các giá trị ‘0’ hoặc ‘1’ và sau khi đếm tới giá trị ‘0’, Flip-Flop sẽ được reset về giá trị ‘1’ và Flip-Flop kế tiếp sẽ được giảm giá trị xuống ‘1’. Ví dụ, nếu mạch đếm xuống được thiết kế để đếm các giá trị nhị phân 3-bit, khi giá trị của Flip-Flop đầu tiên đạt giá trị ‘0’, nó sẽ được reset về ‘1’ và Flip-Flop thứ hai sẽ được giảm giá trị xuống ‘1’.

Mạch đếm xuống cũng có thể được thiết kế để đếm các giá trị BCD (Binary-Coded Decimal). Trong trường hợp này, mỗi Flip-Flop được kết nối đến một bộ giải mã BCD, có

chức năng chuyển đổi các giá trị nhị phân thành giá trị BCD tương ứng. Khi một tín hiệu clock được áp dụng, các Flip-Flop sẽ giảm giá trị theo thứ tự BCD.

*Mạch đếm lên/xuống (up/down counter circuit):* là một mạch điện tử sử dụng để đếm các tín hiệu đầu vào và hiển thị kết quả đếm trên một bộ đếm số. Mạch đếm này có thể được sử dụng trong nhiều ứng dụng, như trong các thiết bị đo đạc, các hệ thống điều khiển tự động, máy tính, và các hệ thống xử lý tín hiệu. Mạch đếm lên/xuống hoạt động dựa trên nguyên tắc của một bộ đếm số đơn giản, trong đó các Flip-Flop được sử dụng để lưu trữ giá trị của bộ đếm và các bộ khuếch đại được sử dụng để đẩy giá trị đếm vào các Flip-Flop. Mạch đếm lên/xuống được điều khiển bởi một tín hiệu đầu vào, được gọi là tín hiệu điều khiển. Khi tín hiệu điều khiển được kích hoạt, mạch đếm sẽ bắt đầu đếm lên hoặc xuống, tùy thuộc vào cấu hình của mạch.



**Hình 2.21** Mạch đếm lên/xuống

Trong mạch đếm lên/xuống này, có hai Flip-Flop T được sử dụng để lưu trữ giá trị đếm. Đầu vào đồng hồ (Clock) được kết nối với các cổng đầu vào của Flip-Flop để đưa giá trị đếm vào bộ đếm. Giá trị của bộ đếm có thể hiển thị trên các LED hoặc bảng đèn hiển thị nếu chúng ta muốn quan sát quá trình đếm.

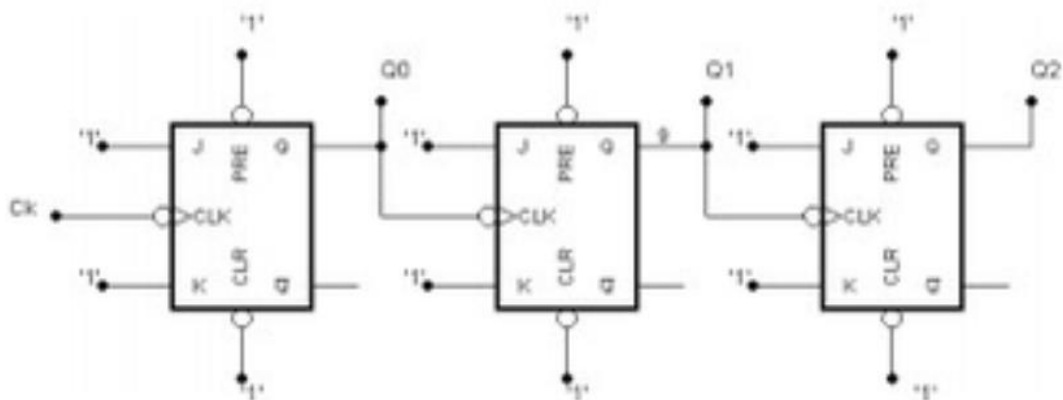
Mạch đếm này cũng có một tín hiệu đầu vào điều khiển (Up/Down) để điều khiển hướng đếm của mạch. Nếu tín hiệu Up/Down là '0', mạch sẽ đếm lên, nếu là '1', mạch sẽ đếm xuống. Tùy thuộc vào cấu hình của mạch, nếu đến giá trị đếm cao nhất hoặc thấp nhất của bộ đếm, nó sẽ được thiết lập lại để bắt đầu lại quá trình đếm. Các cổng logic được sử dụng để điều khiển hoạt động của Flip-Flop và đảo ngược hướng đếm của mạch đếm. Cụ

thể, các cổng NOT được sử dụng để tạo ra tín hiệu ngược của tín hiệu Up/Down. Các cổng AND được sử dụng để kiểm soát hoạt động của Flip-Flop và điều khiển đến các đầu vào của nó, tùy thuộc vào giá trị của tín hiệu điều khiển và các giá trị hiện tại của Flip-Flop.

### **Phân loại theo phương pháp cung cấp xung cho mạch đếm:**

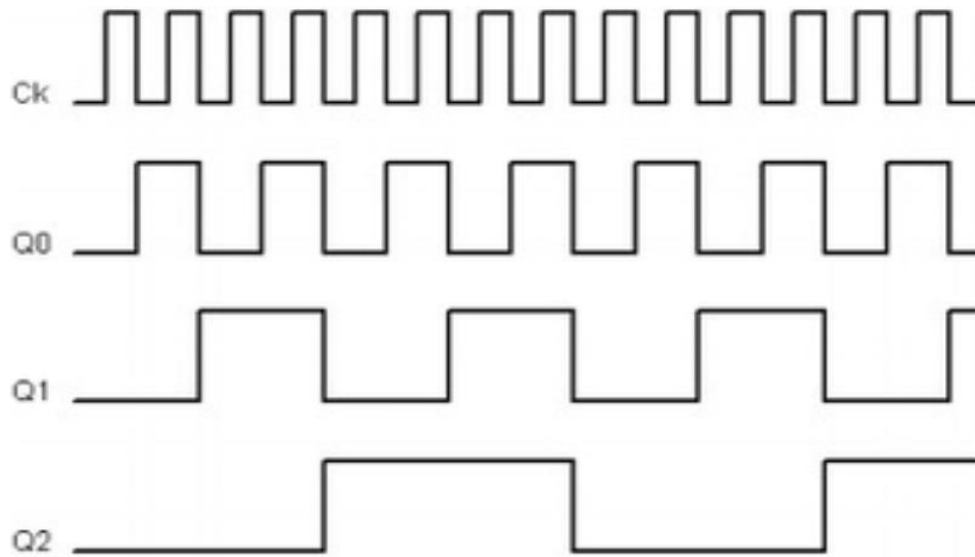
*Mạch đếm không đồng bộ:* sử dụng các Flip-Flop kết nối với nhau theo phương pháp nối tiếp xung clock, nghĩa là chỉ có Flip-Flop đầu tiên (bit LSB) mới được kết nối với xung clock, các Flip-Flop tiếp theo lấy xung clock từ Flip-Flop đứng trước nó. Như vậy trong mạch đếm không đồng bộ các Flip-Flop không được thay đổi trạng thái cùng lúc mà lần lượt từng Flip-Flop thay đổi trạng thái để tạo ra các số đếm.

Trước tiên chúng ta hãy khảo sát và phân tích mạch đếm nhị phân không đồng bộ đếm lên 3 bit hay còn gọi là mạch đếm Mod 8, sử dụng Flip-Flop JK có Clk tác động cạnh xuống, Pre và Cle tác động mức thấp.



**Hình 2.22** Mạch đếm lên không đồng bộ 3 bit

Trong mạch đếm không đồng bộ thì các ngõ vào J và K qua Flip-Flop phải nối với mức logic '1', vì chỉ khi J và k nối với mức logic '1' thì Flip-Flop mới tắt hay đảo trạng thái ngõ ra Q. Còn các ngõ vào Preset và Clear nếu không sử dụng đến thì nối đến mức logic không tích cực của nó, cụ thể trong hình trên thì 2 ngõ vào này nối đến mức logic '1'. Do là mạch đếm không đồng bộ và đếm lên nên phải lấy ngõ ra Q của tầng trước phải nối vào Clk của tầng sau.

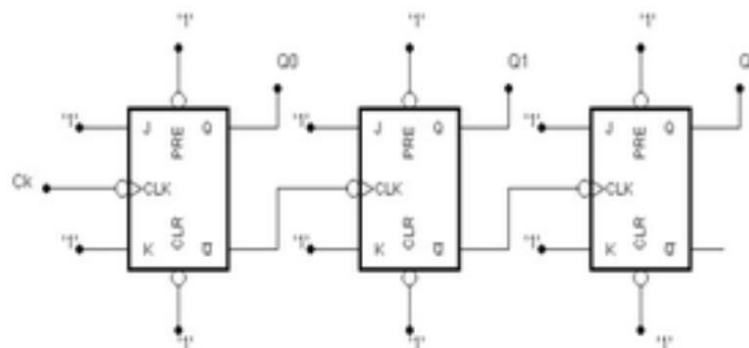


**Hình 2.23** Dạng sóng của mạch đếm lên không đồng bộ 3 bit

Theo dạng sóng như hình trên,  $Q_0$  sẽ thay đổi trạng thái từ ‘0’ lên ‘1’ khi có tác động cạnh xuống của xung Clk, và  $Q_1$  lấy xung Clk từ  $Q_0$  nên khi có cạnh xuống của  $Q_0$  thì  $Q_1$  sẽ thay đổi trạng thái từ ‘0’ lên ‘1’ hay từ ‘1’ xuống ‘0’ và cũng tương tự cho  $Q_2$ .

Chúng ta có thể nhận thấy rằng tần số của tín hiệu  $Q_0$  giảm đi một nửa so với tần số xung của Clk hay có thể nói rằng tần số tín hiệu  $Q_0$  chia 2 lần tần số xung Clk. Tần số tín hiệu  $Q_1$  chia 2 lần tần số tín hiệu  $Q_0$  hay chia 4 lần tần số xung Clk, ta cũng có tần số  $Q_2$  chia 8 lần tần số xung Clk. Như vậy chúng ta có thể nói rằng người ta có thể sử dụng mạch đếm nhị phân 3 bit như một mạch chia 8 lần tần số với ngõ vào là xung Clk và ngõ ra lấy tại  $Q_2$ .

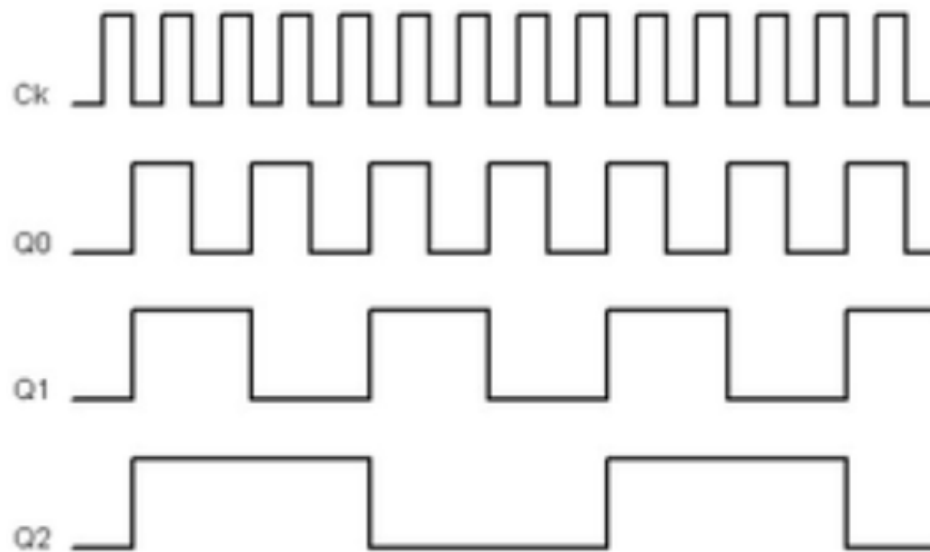
Tương tự, chúng ta có thể thực hiện mạch không đồng bộ đếm xuống 3 bit như sau:



**Hình 2.24** Mạch đếm không đồng bộ đếm xuống 3 bit

Mạch đếm xuống so với mạch đếm lên chỉ có thay đổi ở cách kết nối xung Clk giữa các tầng Flip-Flop. Đối với mạch đếm xuống khi Clk tác động cạnh xuống thì xung Clk cho

tầng tiếp theo phải được lấy từ ngõ ra  $\bar{Q}$  của tầng trước. Và các dạng sóng vào ra của mạch đếm xuống được trình bày như hình sau.



**Hình 2.25** Dạng sóng của mạch đếm không đồng bộ đếm xuống 3 bit

Tương tự như mạch đếm lên xung Clk là một chuỗi xung vuông cấp vào cho mạch đếm,  $Q_0$  sẽ thay đổi trạng thái từ '0' lên '1' hay từ '1' về '0' khi có cạnh xuống của xung Clk tác động. Và  $Q_1$  là xung Clk từ  $\bar{Q}_0$  nên khi có cạnh xuống của  $\bar{Q}_0$  thì  $Q_1$  sẽ thay đổi trạng thái từ '0' lên '1' hay từ '1' về '0'. Và cũng tương tự cho  $Q_1$  khi có cạnh xuống của  $\bar{Q}_1$  tác động.

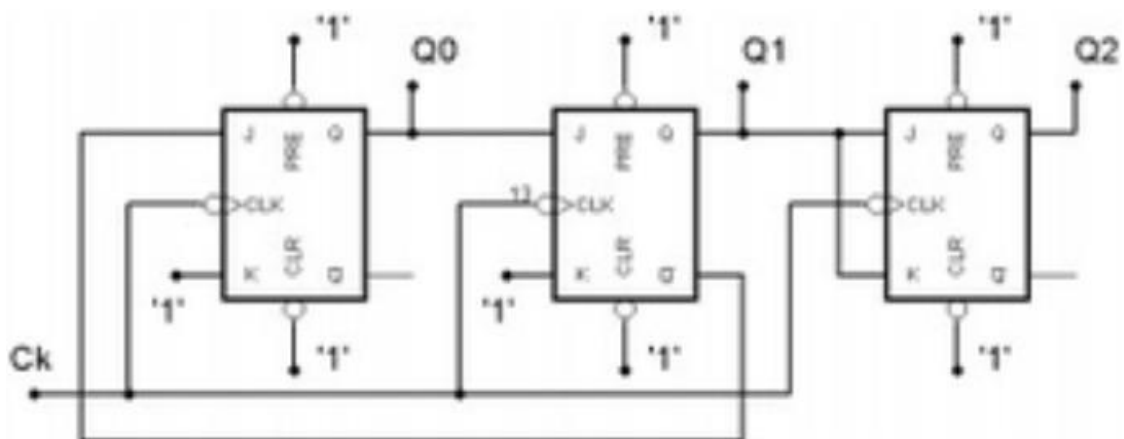
*Mạch đếm đồng bộ:* sử dụng các Flip-Flop kết nối với nhau theo cách xung clock tác động đồng thời đến tất cả các Flip-Flop, các Flip-Flop sẽ được thay đổi trạng thái đồng thời khi và xung Clk không ảnh hưởng đến kết quả đếm của mạch. Để thực hiện việc đếm chúng ta phải điều khiển các ngõ vào đồng bộ của Flip-Flop cho phép hay không cho phép Flip-Flop thay đổi trạng thái khi có xung Clk. Như vậy thiết kế mạch đồng bộ là chúng ta sẽ thiết kế các mạch kích cho ngõ vào đồng bộ của các Flip-Flop.

**Ví dụ 2.1:** Thiết kế mạch đếm lên Mod 6 với các trạng thái đếm theo thứ tự 0,1,2,4,5,6.



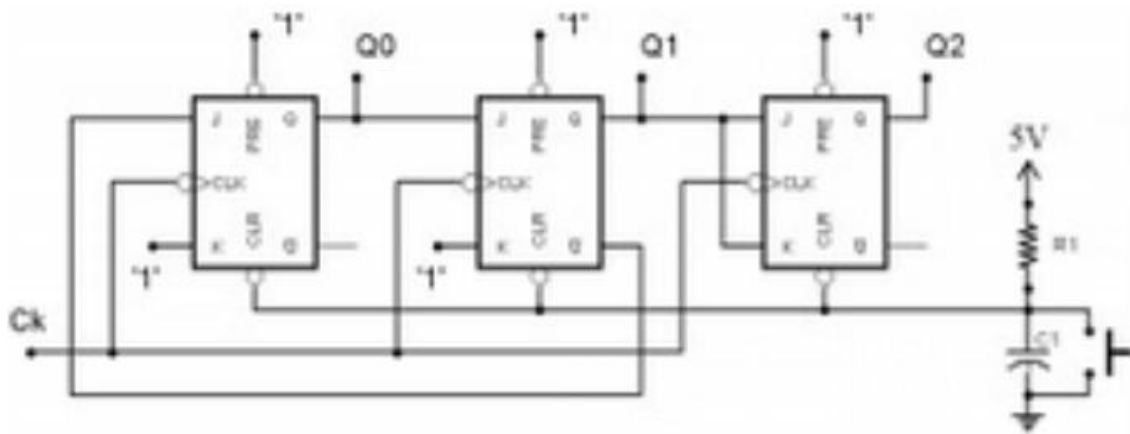
| TP | $Q_n$ |       |       | $Q_{n-1}$ |         |         | Ngõ vào kích Flip-Flop |       |       |       |       |       |
|----|-------|-------|-------|-----------|---------|---------|------------------------|-------|-------|-------|-------|-------|
|    | $Q_2$ | $Q_1$ | $Q_0$ | $Q_2^*$   | $Q_1^*$ | $Q_0^*$ | $J_2$                  | $K_2$ | $J_1$ | $K_1$ | $J_0$ | $K_0$ |
| 0  | 0     | 0     | 0     | 0         | 0       | 1       | 0                      | x     | 0     | x     | 1     | x     |
| 1  | 0     | 0     | 1     | 0         | 1       | 0       | 0                      | x     | 1     | x     | x     | 1     |
| 2  | 0     | 1     | 0     | 1         | 0       | 0       | 1                      | x     | x     | 1     | 0     | x     |
| 3  | 0     | 1     | 1     | x         | x       | x       | x                      | x     | x     | x     | x     | x     |
| 4  | 1     | 0     | 0     | 1         | 0       | 1       | x                      | 0     | 0     | x     | 1     | x     |
| 5  | 1     | 0     | 1     | 1         | 1       | 0       | x                      | 0     | 1     | x     | x     | 1     |
| 6  | 1     | 1     | 0     | 0         | 0       | 0       | x                      | 1     | x     | 1     | 0     | x     |
| 7  | 1     | 1     | 1     | x         | x       | x       | x                      | x     | x     | x     | x     | x     |

Sử dụng phương pháp tối giản hàm bằng bìa Karnaugh ta được các hàm kích như sau:  $J_0 = \overline{Q_1}$ ,  $K_0 = 1$ ,  $J_1 = Q_0$ ,  $K_1 = 1$ ,  $J_2 = K_2 = Q_1$ .



**Hình 2.26** Sơ đồ mạch đồng bộ đếm lên Mod 6

Hình trên là dạng mạch chưa có thiết lập trạng thái đếm bắt đầu. Nếu cần thiết lập trạng thái bắt đầu thì chúng ta có thể sử dụng mạch tự động đặt trước, Ví dụ như chúng ta muốn trạng thái bắt đầu là “000” thì chúng ta nối mạch như sau:

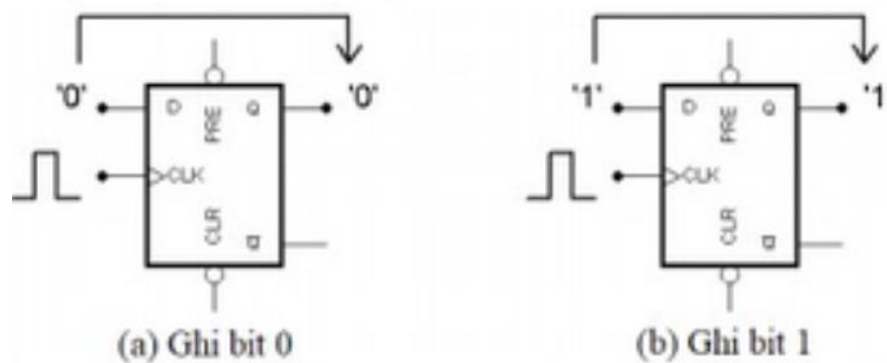


**Hình 2.27** Sơ đồ mạch đồng bộ đếm lên Mod 6 có đặt trước trạng thái

## 2.4 Thanh ghi dịch

Thanh ghi dịch (latch) là một trong những loại mạch chức năng cơ bản trong điện tử số. Thanh ghi có chức năng lưu giữ trạng thái của chuỗi các bit và giữ nguyên giá trị đó cho đến khi có tín hiệu điều khiển đến.

Thanh ghi là loại Flip-Flop không đồng bộ (asynchronous Flip-Flop) và được sử dụng để lưu trữ một giá trị đầu vào so với thời điểm tín hiệu điều khiển đến. Các tín hiệu điều khiển thường được sử dụng để đặt hoặc lấy giá trị của các mạch. Thanh ghi thường được sử dụng để làm việc với các tín hiệu logic, trong đó, số bit được lưu giữ trong trạng thái đó có thể là '0' hoặc '1'.



**Hình 2.28** Khả năng lưu trữ bit 0 và bit 1 của Flip-Flop D

Thanh ghi bao gồm hai đầu vào chính: đầu vào tín hiệu (signal input) và đầu vào điều khiển (control input) được kết nối với nhau để tạo ra một ngõ vào điều khiển. Mạch

ghi sẽ lưu trữ giá trị của tín hiệu đầu vào và giữ nguyên giá trị đó cho đến khi có tín hiệu điều khiển đến. Khi tín hiệu điều khiển đến, giá trị của tín hiệu đầu vào sẽ được lưu trữ lại.

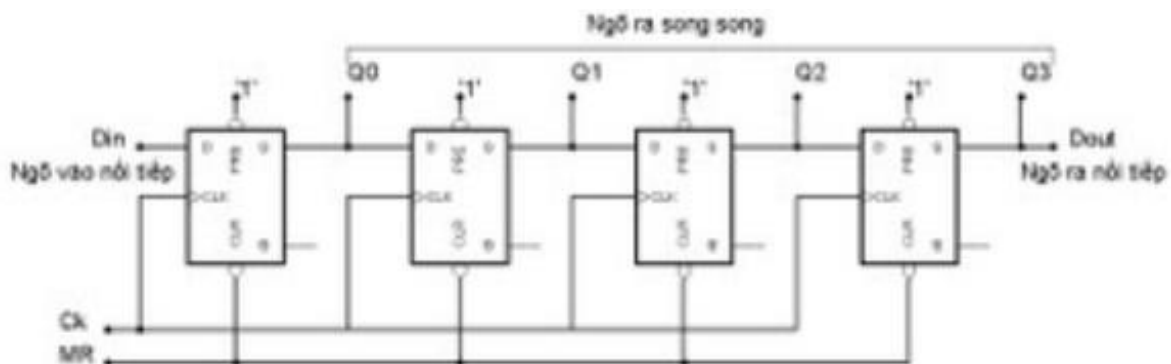
Flip-Flop là thành phần chính trong mạch ghi. Nó được sử dụng để lưu trữ giá trị của tín hiệu đầu vào và giữ nguyên giá trị đó cho đến khi có tín hiệu điều khiển đến. Mỗi mạch ghi bao gồm ít nhất một Flip-Flop và có thể bao gồm nhiều Flip-Flop được kết hợp để tạo thành mạch ghi nhiều bit.

Thanh ghi dịch có nhiều dạng khác nhau tùy thuộc vào dữ liệu vào và cách dịch chúng ta có thể chia thành các loại sau.

- Vào song song ra song song (PIPO).
- Vào nối tiếp ra nối tiếp (SISO).
- Vào song song ra nối tiếp (PISO).
- Vào nối tiếp ra song song (SIPO).

#### **2.4.1 Thanh ghi dịch vào nối tiếp ra song song**

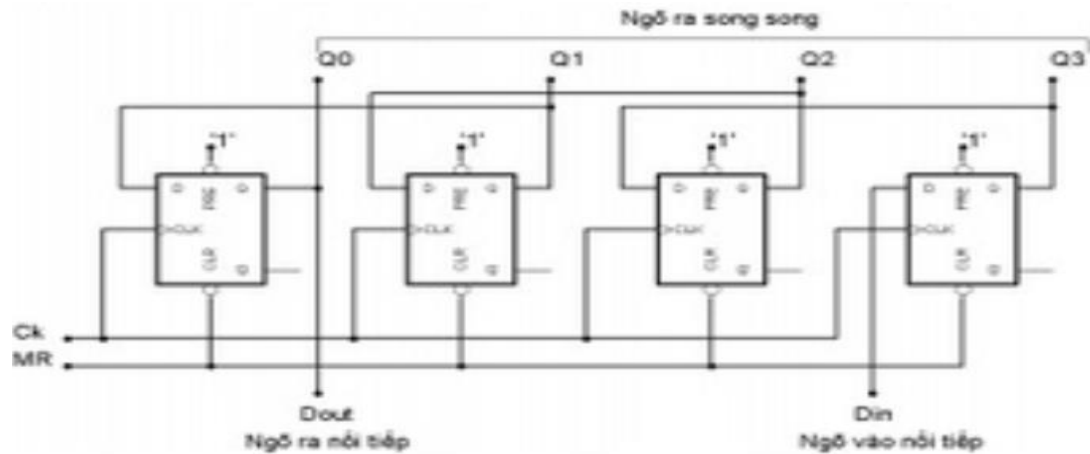
Chức năng của thanh ghi nối tiếp ra song song là ghi dữ liệu nối tiếp bằng cách dịch từng bit và cho ra dữ liệu song song.



**Hình 2.29** Thanh ghi dịch vào nối tiếp ra nối tiếp và song song

Khi tác động  $MR = '0'$  thì tất cả ngõ ra của thanh ghi đều bằng '0'. Dữ liệu được cho vào Din từng bit một, khi có cạnh lên của xung Clk thì bit đầu tiên được dịch vào  $Q_0$  tiếp theo bit thứ hai được cho vào Din và khi có xung thứ Clk thứ hai thì bit thứ nhất được dịch sang  $Q_2$  và bit thứ hai được dịch vào  $Q_1$ . Và tiếp tục cho những bit tiếp theo.

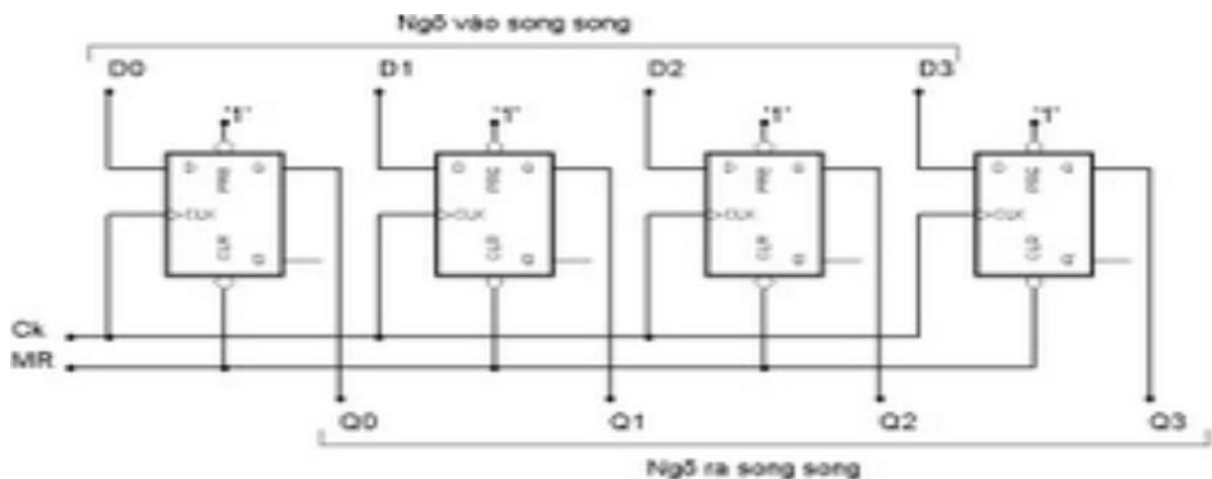
Thanh ghi này còn có 2 loại khác nhau về chiều dịch dữ liệu được gọi là dịch trái và dịch phải. Thanh ghi dịch phải là thanh ghi có chiều dịch từ  $Q_0$  đến  $Q_3$ , còn thanh ghi dịch trái thì có chiều ngược lại. Thanh ghi như hình dưới được gọi là thanh ghi dịch trái.



**Hình 2.30** Thanh ghi dịch vào nối tiếp ra nối tiếp và song song dịch trái.

#### 2.4.2 Thanh ghi dịch vào song song ra song song

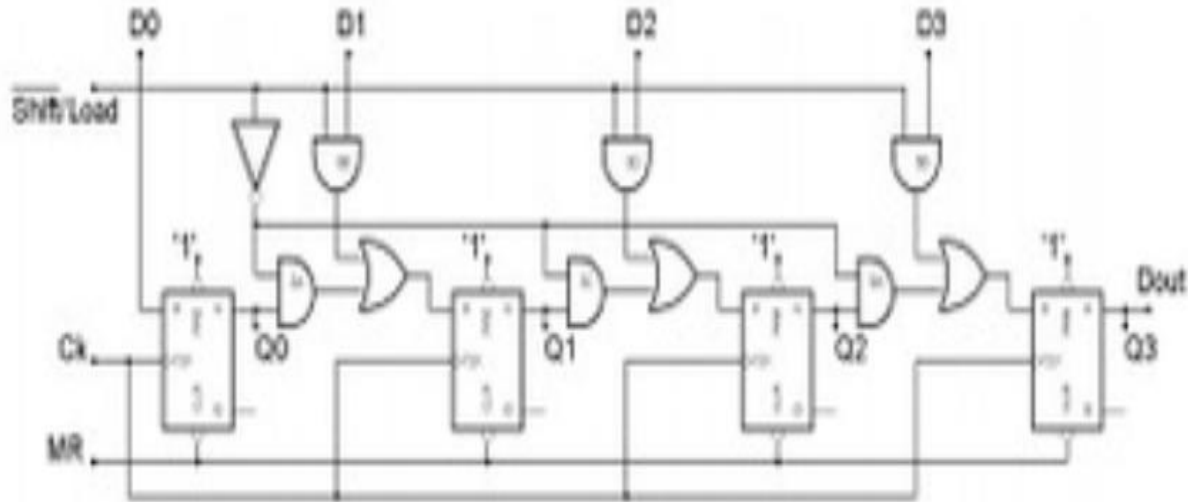
Một thanh ghi có thể nạp dữ liệu song song và xuất dữ liệu song song như hình dưới.



**Hình 2.31** Thanh ghi dịch vào song song và ra song song

Đặc điểm của thanh ghi dạng này là nạp dữ liệu nhanh vì khi cho dữ liệu vào các ngõ vào D, dữ liệu được sẽ được vào thanh ghi chỉ sau 1 xung Clk và dữ liệu được lấy ra trực tiếp trên các ngõ ra này.

### 2.4.3 Thanh ghi dịch vào song song ra nối tiếp



**Hình 2.31** Thanh ghi dịch vào song song và ra nối tiếp

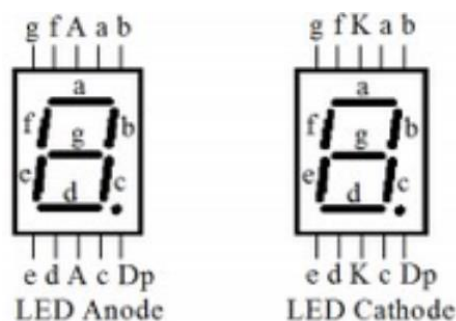
Thanh ghi có hai chế độ là load dữ liệu và dịch dữ liệu. Hai chế độ này được điều khiển bằng ngõ vào  $\overline{Shift/Load}$ , khi ngõ vào  $\overline{Shift/Load} = '1'$  mạch hoạt động với chế độ load dữ liệu và khi ngõ vào  $\overline{Shift/Load} = '0'$  mạch hoạt động với chế độ dịch dữ liệu.

Ở chế độ load dữ liệu thì các cổng AND 3B, 3D VÀ 5B cho phép dữ liệu qua các cổng AND 3A, 3C và 5A thì không cho phép dữ liệu qua, Do đó lúc này dữ liệu các ngõ vào D0, D1, D2 và D3 được kết nối đến các ngõ vào D của Flip-Flop và nếu tác động 1 xung Clk thì các dữ liệu ngõ vào được chuyển đến các ngõ ra Q.

Ở chế độ dịch dữ liệu thì các cổng AND 3B, 3D và 5B không cho phép dữ liệu qua còn các cổng AND 3A, 3C và 5A thì cho phép dữ liệu qua. Lúc này thanh ghi có cấu hình như thanh ghi nối tiếp, khi có Clk tác động thì các bit dữ liệu lần dịch nối tiếp đến ngõ ra Dout.

## 2.5 Mạch giải mã BCD sang Led 7 đoạn

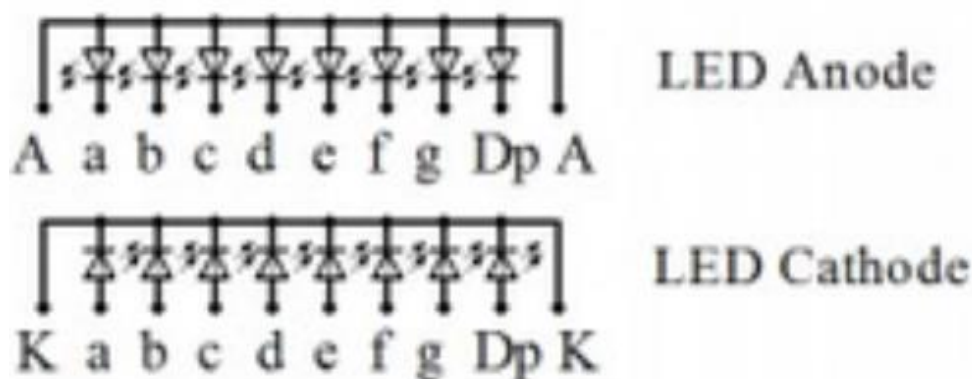
Led 7 đoạn có 2 loại Anode chung và Cathode chung có sơ đồ và ký hiệu như hai hình dưới đây.



**Hình 2.32** Sơ đồ ký hiệu của LED 7 đoạn

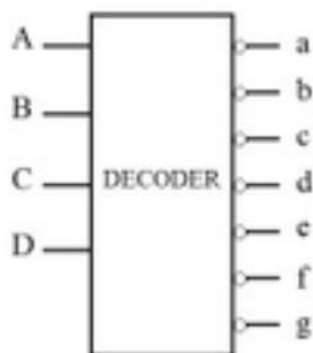
Trong mạch giải mã BCD sang LED 7 đoạn thông thường, các LED được sắp xếp thành hai loại chính: common cathode (phần chung âm) và common anode (phần chung dương). Trong loại common cathode, chân âm của tất cả các đoạn LED đều được nối với một chân chung dương, trong khi đó ở loại common anode, các chân dương của tất cả các đoạn LED đều được nối với chân chung âm.

Để kết nối các LED 7 đoạn với các tín hiệu đầu ra của IC giải mã, bạn có thể sử dụng phương pháp kết nối trực tiếp hoặc kết nối qua trở kháng. Trong kết nối trực tiếp, các đầu ra của IC sẽ được kết nối trực tiếp với các LED 7 đoạn mà không cần sử dụng trở kháng, trong khi kết nối qua trở kháng sẽ sử dụng trở để hạn chế dòng điện đi qua LED.



**Hình 2.33** Sơ đồ ký hiệu của LED Anode và Cathode

**Sơ đồ khối của mạch giải mã BCD sang LED 7 đoạn**



**Hình 2.34** Sơ đồ khối của mạch giải mã BCD sang LED 7 đoạn Anode

Mạch giải mã BCD sang led 7 đoạn Anode chung có ngõ vào là mã BCD (A, B, C, D) với A là LSB và D là MSB, ngõ ra là mã 7 đoạn của LED Anode chung. Đối với led 7 đoạn Anode chung thì các đoạn LED sẽ sáng khi cung cấp ngõ vào mức 0 tương ứng (LED xuống mức thấp) xem như ngõ ra tác động mức thấp.

Bảng 2.1 Trạng thái của mạch:

|           | Inputs |   |   |   | Outputs   |           |           |           |           |           |           |                   |
|-----------|--------|---|---|---|-----------|-----------|-----------|-----------|-----------|-----------|-----------|-------------------|
| Thập phân | D      | C | B | A | $\bar{g}$ | $\bar{f}$ | $\bar{e}$ | $\bar{d}$ | $\bar{c}$ | $\bar{b}$ | $\bar{a}$ | Hàm and           |
| 0         | 0      | 0 | 0 | 0 | 1         | 0         | 0         | 0         | 0         | 0         | 0         | $\overline{DCBA}$ |
| 1         | 0      | 0 | 0 | 1 | 1         | 1         | 1         | 1         | 0         | 0         | 1         | $\overline{DCBA}$ |
| 2         | 0      | 0 | 1 | 0 | 0         | 1         | 0         | 0         | 1         | 0         | 0         | $\overline{DCBA}$ |
| 3         | 0      | 0 | 1 | 1 | 0         | 1         | 1         | 0         | 0         | 0         | 0         | $\overline{DCBA}$ |
| 4         | 0      | 1 | 0 | 0 | 0         | 0         | 1         | 1         | 0         | 0         | 1         | $\overline{DCBA}$ |
| 5         | 0      | 1 | 0 | 1 | 0         | 0         | 1         | 0         | 0         | 1         | 0         | $\overline{DCBA}$ |
| 6         | 0      | 1 | 1 | 0 | 0         | 0         | 0         | 0         | 0         | 1         | 0         | $\overline{DCBA}$ |
| 7         | 0      | 1 | 1 | 1 | 1         | 1         | 1         | 1         | 0         | 0         | 0         | $\overline{DCBA}$ |
| 8         | 1      | 0 | 0 | 0 | 0         | 0         | 0         | 0         | 0         | 0         | 0         | $D\overline{CBA}$ |
| 9         | 1      | 0 | 0 | 1 | 0         | 0         | 1         | 0         | 0         | 0         | 0         | $D\overline{CBA}$ |

Hàm ngõ ra:

$$\begin{aligned} a &= \overline{\overline{A}\overline{B}\overline{C}} \cdot \overline{\overline{A}\overline{B}} \cdot \overline{\overline{C}} \cdot \overline{\overline{D}} \\ b &= \overline{\overline{A}\overline{B}\overline{C}} \cdot \overline{\overline{A}\overline{B}\overline{C}} \\ c &= \overline{\overline{A}\overline{B}\overline{C}} \\ d &= \overline{\overline{A}\overline{B}\overline{C}} \cdot \overline{\overline{A}\overline{B}\overline{C}} \cdot \overline{\overline{A}\overline{B}\overline{C}\overline{D}} \\ e &= \overline{\overline{A}} \cdot \overline{\overline{B}\overline{C}} \\ f &= \overline{\overline{A}\overline{B}} \cdot \overline{\overline{B}\overline{C}} \cdot \overline{\overline{A}\overline{C}\overline{D}} \\ g &= \overline{\overline{B}\overline{C}\overline{D}} \cdot \overline{\overline{A}\overline{B}\overline{C}} \end{aligned}$$

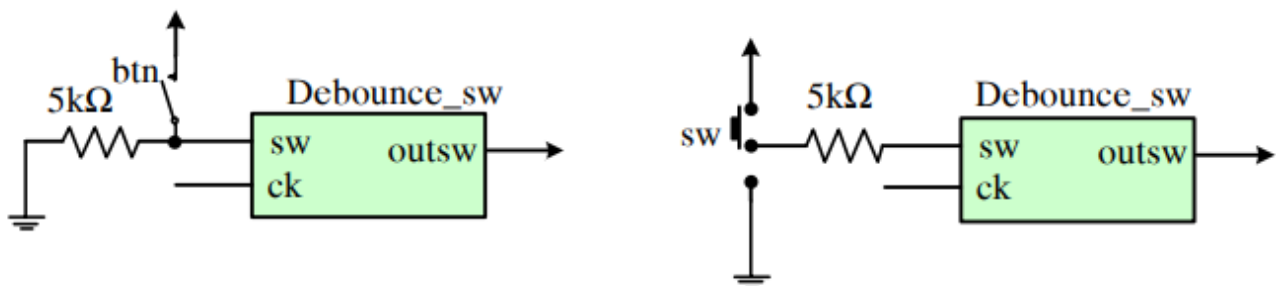
Mạch giải mã BCD sang LED bảy đoạn là một mạch điện tử được sử dụng để chuyển đổi tín hiệu đầu vào ở dạng mã BCD thành tín hiệu điều khiển cho các LED bảy đoạn hiển thị các con số hoặc ký tự tương ứng.

Một mạch giải mã BCD thông thường sử dụng để giải mã các tín hiệu đầu vào BCD và kích hoạt các LED bảy đoạn tương ứng để hiển thị số hoặc ký tự đơn giản, cấu trúc mạch được tạo bởi các gate logic.

Mạch giải mã BCD thông qua các đầu vào 4-bit BCD (BCD0, BCD1, BCD2, BCD3) biểu diễn giá trị số hoặc ký tự cần được hiển thị. Tín hiệu đầu ra (a, b, c, d, e, f, g) kích hoạt các segment LED tương ứng để hiển thị giá trị số hoặc ký tự.

## 2.6 Nút nhấn để điều chỉnh thông số thời gian

Sơ đồ mạch switch với nút nhấn như sau:

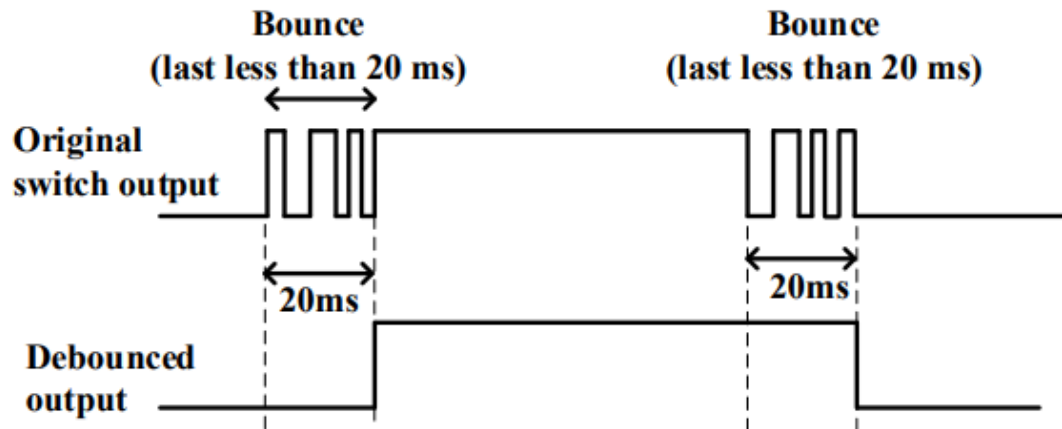


**Hình 2.35** Sơ đồ kết nối switch và nút nhấn

Các nút nhấn và switch gạt của các bo mạch là các thiết bị cơ. Khi nhấn hay gạt switch có thể đổi ngược lại và sau một khoảng thời gian mới ổn định.

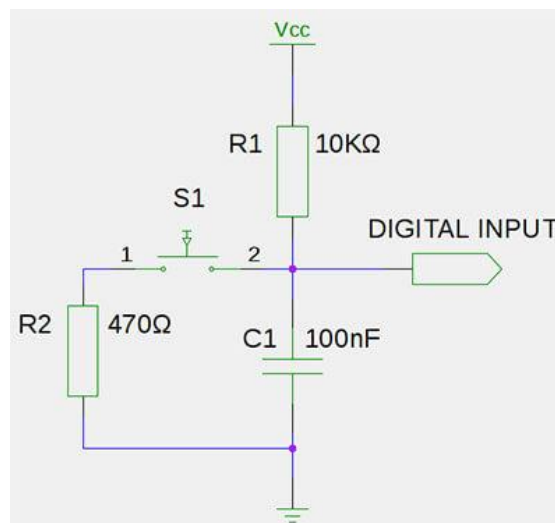
Khi đổi làm xuất hiện các xung như hình sau:





**Hình 2.36** Dạng sóng của nút nhấn hoặc switch khi bị dội và khi chống dội

Nút nhấn có chức năng cho phép xung dao động được đưa vào chân đếm của IC khi mà chúng ta nhấn nút, làm cho IC đếm tăng lên hoặc giảm xuống mã bộ đếm đầu ra của IC đếm, dẫn đến chỉ số chỉ thị thời gian cũng tăng hoặc giảm theo. Ở đây, chúng ta sẽ dùng tụ điện để chống dội cho nút nhấn. Chống dội nút nhấn bằng cách sử dụng tụ điện được gọi là kỹ thuật debounce bằng tụ điện. Kỹ thuật này hoạt động bằng cách sử dụng một tụ điện và một điện trở để loại bỏ các tín hiệu giả tạo và tạo ra một tín hiệu đầu vào ổn định.



**Hình 2.37** Chống dội cho nút nhấn

Để hiểu rõ hơn về phương pháp chống dội này, ta có thể tìm hiểu thêm về đặc điểm của tụ điện và cách sử dụng nó để lọc tín hiệu.

### **Đặc điểm của tụ điện:**

*Giữ điện áp:* Tụ điện có khả năng giữ năng lượng điện trong các điện cực của nó. Điều này có nghĩa là khi một điện áp được cấp cho tụ điện, nó sẽ giữ lại điện áp đó trong một khoảng thời gian ngắn sau đó mới trả lại.

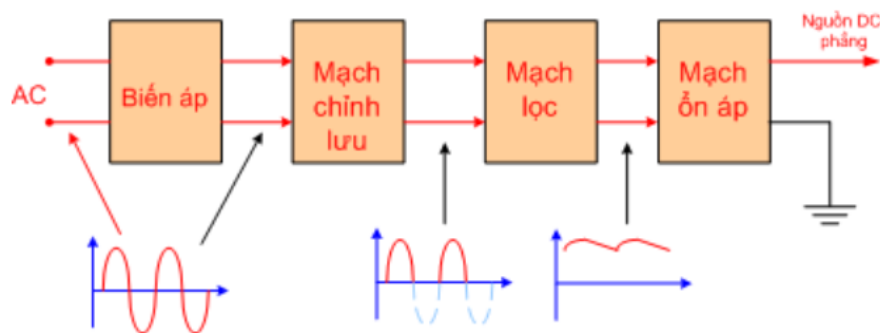
*Thời gian phản hồi:* Tùy thuộc vào giá trị của tụ điện và việc sử dụng nó, thời gian phản hồi sẽ khác nhau. Thời gian phản hồi là thời gian mà tụ điện cần để sạc hoặc xả hết điện năng từ điện cực.

### **Cách sử dụng tụ điện để lọc tín hiệu:**

Khi nút nhấn được nhấn, dòng điện sẽ đi qua tụ điện và sẽ giữ lại một phần năng lượng điện trong tụ điện. Sau đó, khi nút nhấn được giải phóng, tụ điện sẽ xả hết năng lượng điện đó để loại bỏ tín hiệu nhiễu. Tức là, khi nút nhấn được nhấn, tín hiệu nhiễu được tạo ra vì sự kết hợp giữa điện trở và dây dẫn tạo nên mạch nút nhấn. Tín hiệu này có thể là một chuỗi nhịp điều hành nhiều lần, khác biệt quá nhỏ để xử lý bởi mạch điện tử. Việc sử dụng tụ điện sẽ giúp lọc tín hiệu này và đưa ra một tín hiệu đầu vào ổn định cho mạch xử lý. Chóng điện nút nhấn bằng tụ điện là phương pháp đơn giản và hiệu quả để giảm thiểu tín hiệu nhiễu và đưa ra tín hiệu đầu vào ổn định cho mạch xử lý, giúp đạt được tính ổn định và đáng tin cậy cho mạch điện tử.

## **2.7 Mạch nguồn**

Khối nguồn là khối biến đổi năng lượng xoay chiều AC thành năng lượng 1 chiều DC để cung cấp nguồn phân cực cho các mạch điện tử. Ngõ vào của một khối nguồn chính là nguồn điện xoay chiều. Một bộ nguồn DC cơ bản thường gồm các khối sau:



**Hình 2.38** Sơ đồ nguyên lý của bộ nguồn DC

Mạch chỉnh lưu là một mạch chuyển đổi giữa dòng điện xoay chiều AC và dòng điện một chiều DC. Trong mạch chỉnh lưu này, bộ chỉnh lưu sóng đầy đủ được sử dụng để đưa dòng điện xoay chiều AC vào mạch. Bộ này bao gồm hai diode được sắp xếp để chuyển đổi sóng đầu vào AC thành sóng chỉnh lưu DC.

Bước tiếp theo là sử dụng bộ lọc sóng để loại bỏ sóng cao tần khỏi dòng điện DC. Bộ lọc sóng này bao gồm các linh kiện chính là tụ điện và cuộn cảm, giúp loại bỏ sóng cao tần của sóng đáp ứng chu kỳ của sóng chỉnh lưu bán sóng.

Sau khi chỉnh lưu DC bán sóng, một mạch ổn áp được sử dụng để điều chỉnh áp suất điện. Một trong những mạch ổn áp phổ biến là mạch ổn áp LM7805. Nó được sử dụng để điều chỉnh áp suất điện từ giá trị thực tế của đầu vào đến một giá trị cố định có thể sử dụng được bởi linh kiện điện tử tiếp theo.

Cuối cùng, nguồn điện DC ổn định sẽ được đưa ra từ đầu ra của mạch ổn áp để cung cấp cho các linh kiện điện tử trong ứng dụng của bạn.

### **Các thông số của bộ nguồn:**

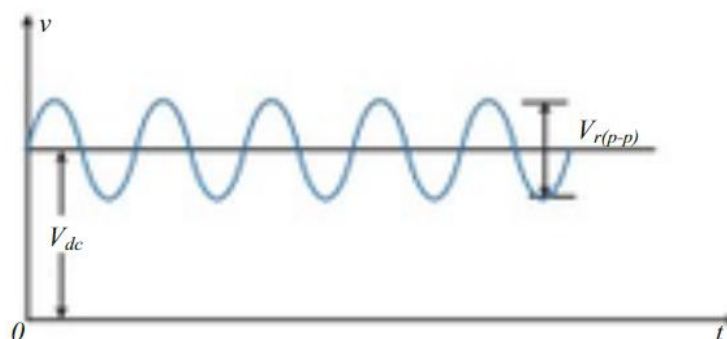
*Độ gợn sóng:* là tỉ số giữa trị hiệu dụng của điện áp gợn sóng với trị trung bình của điện áp chỉnh lưu:

$$r\% = \frac{V_r(rms)}{V_{dc}} \times 100\% \quad (2.5)$$

$V_r(rms)$ : trị hiệu dụng của điện áp gợn sóng.

$V_{dc}$ : trị trung bình điện áp DC ở ngõ ra.

$V_{r(p-p)}$ : điện áp gợn sóng đỉnh.



**Hình 2.39** Dạng sóng điện áp ngõ ra khi đi qua mạch ổn áp và chỉnh lưu

Mạch ổn áp: Một mạch nguồn DC ổn áp lý tưởng là điện áp DC ngõ ra  $V_o$  bằng hằng số và không bị ảnh hưởng bởi sự thay đổi của điện áp ngõ vào hay sự thay đổi của tải.

Độ ổn định: Độ ổn định của điện áp ra theo điện áp vào:

$$\text{Lineregulation}\% = \frac{(\Delta V_o / V_o)}{\Delta V_i} \times 100\% \quad (2.6)$$

Độ ổn định của điện áp ra theo sự thay đổi của dòng tải:

$$\text{VR}\% = \frac{\Delta V_{NL} - \Delta V_{FL}}{\Delta V_{FL}} \times 100\% \quad (2.7)$$

$$\text{hay } \text{VR}\% = R_o \left( \frac{I_{FL}}{V_{FL}} \right) \times 100\%$$

Trong đó:

$V_{NL}$ : điện áp ra khi chưa có tải.

$V_{FL}$ : điện áp ra khi có tải.

$I_{FL}$ : dòng tải ngõ ra.

$R_o$ : điện trở ngõ ra của nguồn.

### 2.7.1 Mạch chỉnh lưu

Các thông số của mạch chỉnh lưu bao gồm:

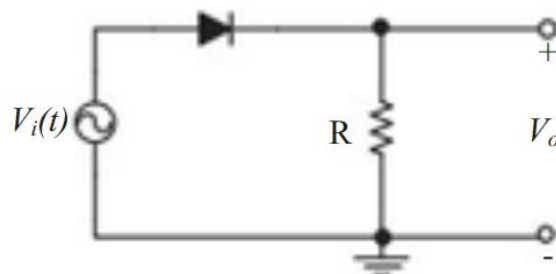
Điện áp trung bình ngõ ra:  $V_{DC}$

Điện áp trung bình ngõ ra:  $I_{DC}$

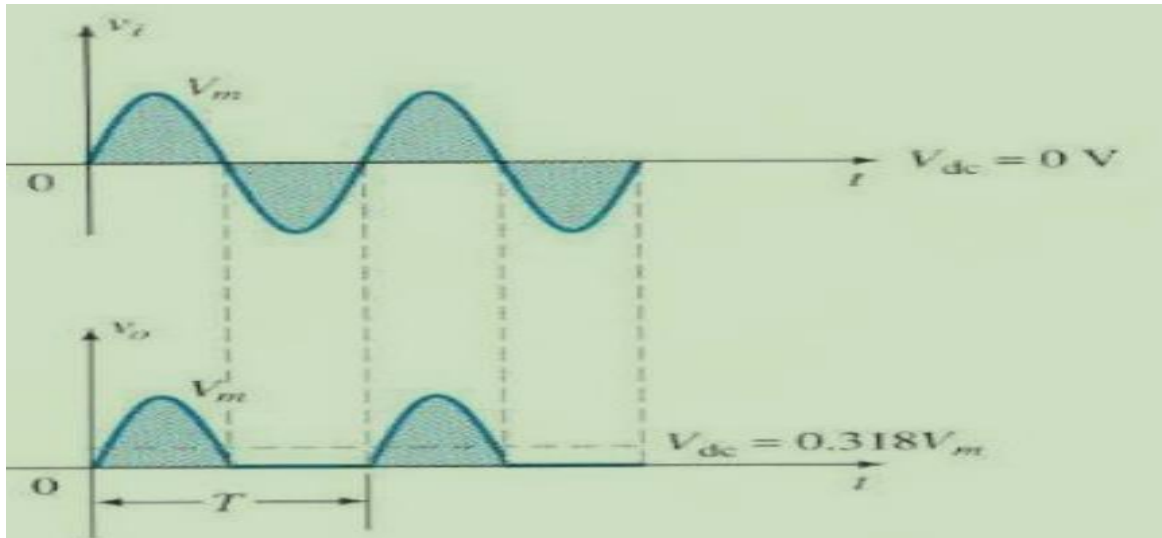
Điện áp trung bình ngõ ra:  $P_{DC}$

Điện áp trung bình ngõ ra:  $r\%$

#### a. Mạch chỉnh lưu bán kỳ



**Hình 2.40a** Mạch chỉnh lưu bán kỳ



**Hình 2.40b** Dạng sóng vào ra của mạch chỉnh lưu bán lý

Điện áp trung bình ngõ ra:

$$V_{dc} = \frac{1}{T} \int_0^T V_o dt = \frac{1}{T} \int_0^{T/2} V_m \sin \omega t dt = \frac{V_m}{\pi} = 0.318V_m \quad (2.8)$$

Dòng điện trung bình ngõ ra:  $I_{dc} = \frac{V_{dc}}{R_L}$

Công suất một chiều ở ngõ ra:  $P_{dc} = V_{dc} \cdot I_{dc}$

Điện áp hiệu dụng gợn sóng ngõ ra:

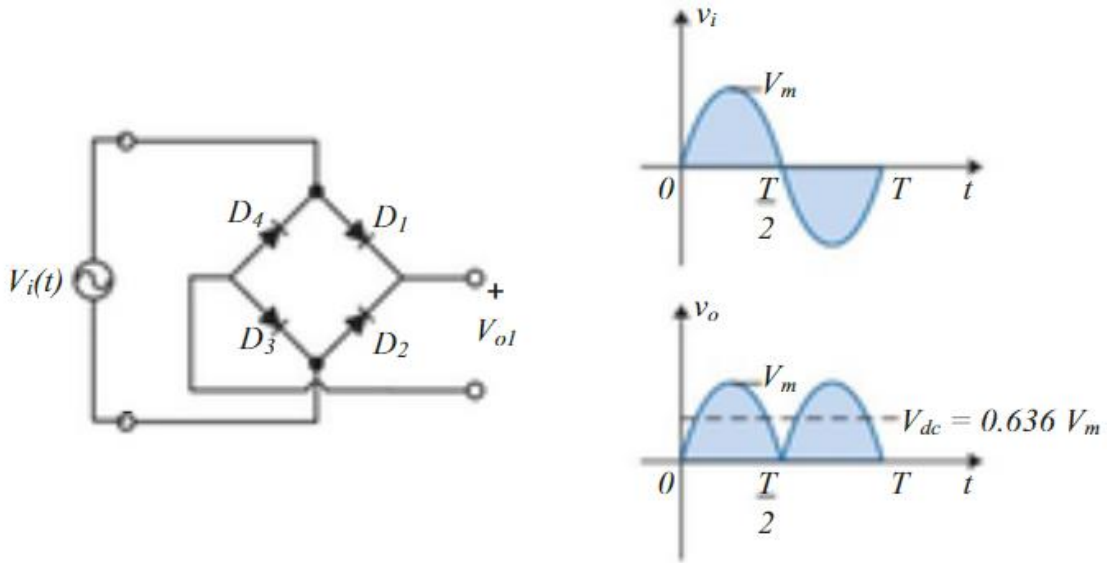
$$\begin{aligned} V_r(rms) &= \sqrt{\frac{1}{T} \int_0^T v_{ac}^2 dt} = \sqrt{\frac{1}{T} \int_0^T (v_o - V_{dc})^2 dt} = \sqrt{\frac{1}{T} \int_0^T (v_o^2 - 2v_o V_{dc} + V_{dc}^2) dt} \\ &= \sqrt{\left(\frac{V_m}{2}\right)^2 - V_{dc}^2} \end{aligned} \quad (2.9)$$

Trong đó :

$$V_r(rms) = \sqrt{\left(\frac{V_m}{2}\right)^2 - \left(\frac{V_m}{\pi}\right)^2} = 0.385V_m$$

Mạch chỉnh lưu bán kỳ có độ gợn sóng là 121%.

## b. Mạch chỉnh lưu toàn kỳ



**Hình 2.41** Sơ đồ nguyên lý và dạng sóng vào ra của mạch chỉnh lưu toàn kỳ

Điện áp trung bình ngõ ra:

$$V_{dc} = \frac{1}{T} \int_0^T V_o dt = \frac{2}{T} \int_0^{T/2} V_m \sin \omega t dt = \frac{2V_m}{\pi} = 0.636 V_m \quad (2.10)$$

Dòng điện trung bình ngõ ra:  $I_{dc} = \frac{V_{dc}}{R_L}$

Công suất một chiều ở ngõ ra:  $P_{dc} = V_{dc} \cdot I_{dc}$

Điện áp hiệu dụng gợn sóng ngõ ra:

$$\begin{aligned} V_r(rms) &= \sqrt{\frac{1}{T} \int_0^T v_{ac}^2 dt} = \sqrt{\frac{1}{T} \int_0^T (v_o - V_{dc})^2 dt} = \sqrt{\frac{1}{T} \int_0^T (v_o^2 - 2v_o V_{dc} + V_{dc}^2) dt} \\ &= \sqrt{\left(\frac{V_m}{2}\right)^2 - V_{dc}^2} \end{aligned} \quad (2.11)$$

Trong đó :

$$V_r(rms) = \sqrt{\left(\frac{V_m}{\sqrt{2}}\right)^2 - \left(\frac{V_m}{\pi}\right)^2} = 0.308 V_m$$

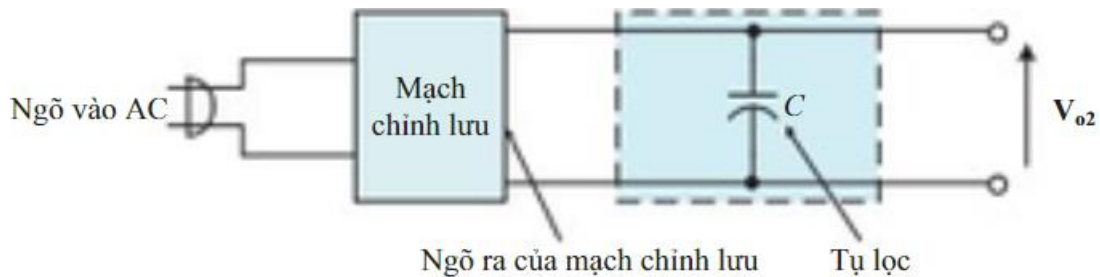
Mạch chỉnh lưu bán kì có độ gợn sóng là 48%.

Mạch chỉnh lưu toàn kì có độ gợn sóng chỉ 48% thấp hơn nhiều so với mạch chỉnh lưu bán kì cho nên nó thường được sử dụng để chỉnh lưu tín hiệu rồi đưa vào mạch lọc.

## 2.7.2 Mạch lọc

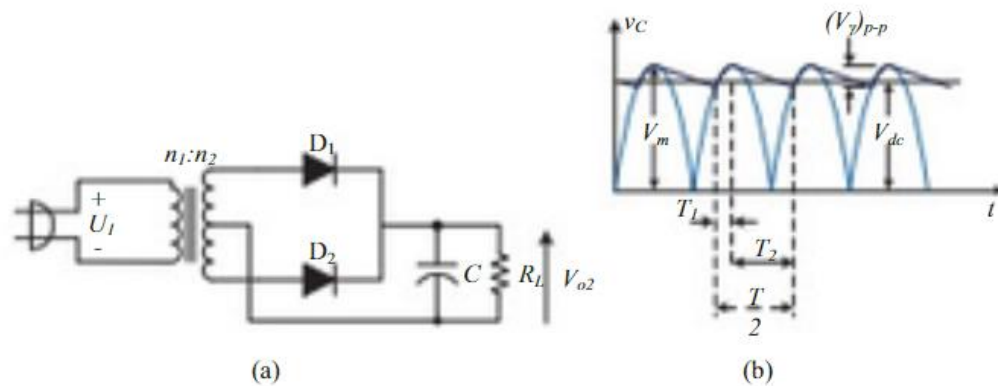
Ta sử dụng mạch lọc để loại bỏ các thành phần xoay chiều còn xuất hiện ở ngõ ra.

### a. Mạch lọc dùng tụ điện



**Hình 2.42** Mạch lọc dùng tụ C

Xét mạch chỉnh lưu toàn kì sử dụng dây trung tính máy biến áp có tụ lọc C:

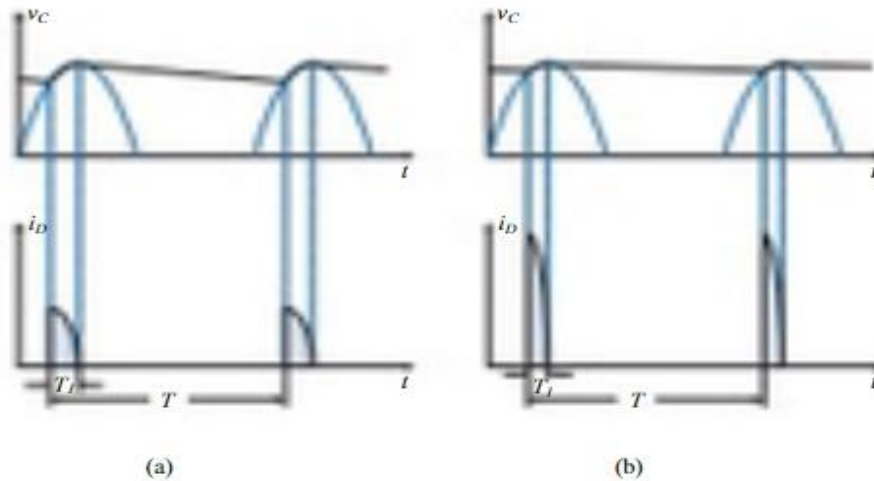


**Hình 2.43** Mạch chỉnh lưu có tụ lọc C và dạng sóng ngõ ra của tụ lọc

Ban đầu  $D_1$  dẫn, C nạp đến điện áp đỉnh  $V_m$ , khi đó điện áp vào nhỏ hơn điện áp trên tụ nên  $D_1$  ngắt, C xả dòng qua tải, lúc này điện áp trên C bắt đầu giảm cho đến khi nhỏ hơn giá trị tức thời điện áp xoay chiều ngõ vào. Ở bán kì kế thì  $D_2$  dẫn, C nạp cho đến khi điện áp đỉnh  $V_m$  thì  $D_2$  ngắt, C xả dòng qua tải,... Cứ như vậy hình thành dạng sóng trên C là dạng sóng ở hình 2.43b, với  $T_1$  là thời gian diode dẫn và khi đó tụ nạp,  $T_2$  là thời gian tụ

C xả. Chu kì nạp xả của tụ C xảy ra cho mỗi bán kì của mạch chỉnh lưu toàn kì, do đó chu kì nạp, xả của tụ C là  $T/2$ .

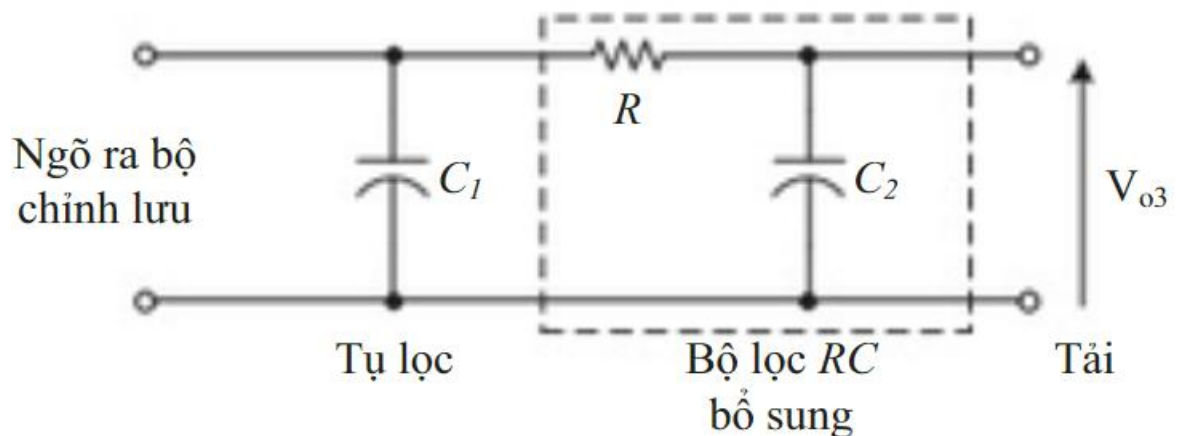
Với  $R_L$  cố định thì khi dùng tụ C có giá trị càng cao thì điện áp DC càng lớn, tuy nhiên khi có dòng cực đại qua thì diode tang như hình dưới.



**Hình 2.44** Dạng sóng điện áp ngõ ra và dòng điện qua diode với tụ C có giá trị nhỏ và lớn

Theo nguyên lý hoạt động của mạch đã giải thích thì diode chỉ dẫn trong thời gian  $T_1$ . Trong thời gian này, diode phải cung cấp dòng điện cần thiết để nạp cho tụ, nếu giá trị tụ càng lớn thì thời gian xả càng dài đồng thời thời gian nạp càng ngắn lại, khi đó dạng sóng dòng điện liên quan đến giá trị tụ C như hình 2.44.

### b. Mạch lọc RC

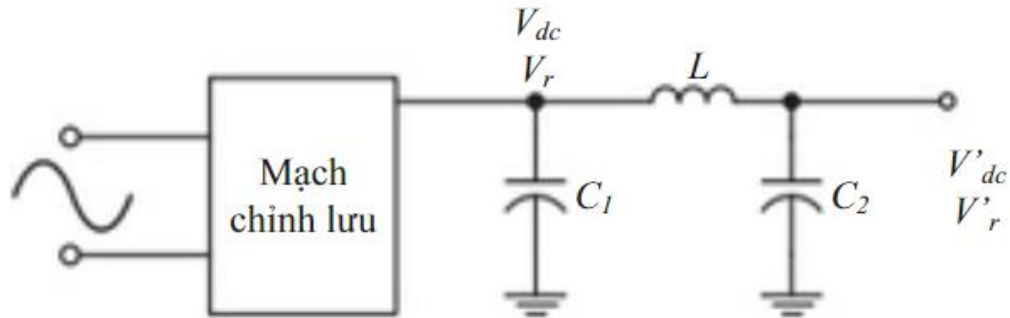


**Hình 2.45** Mạch lọc RC



Để giảm độ gợn sóng của ngõ ra, có thể mắc thêm các mạch lọc RC như hình trên. Một mạch lọc chỉnh lưu toàn kì có tụ lọc  $C_1$  và một mạch lọc RC. Hoạt động của mạch lọc này giúp điện áp ra có độ gợn sóng giảm, phụ thuộc vào giá trị R và C.

### c. Mạch lọc LC



**Hình 2.46** Mạch lọc LC

Mạch lọc LC được thiết kế để cho phép tín hiệu đi qua ở một tần số cụ thể và loại bỏ tín hiệu ở các tần số khác. Mạch lọc LC là một loại mạch tương tự như mạch thông qua (passive filter), nghĩa là nó không có bộ khuếch đại tín hiệu.

Các thành phần chính của mạch lọc LC bao gồm tụ điện và cuộn cảm, được kết nối theo cấu trúc bộ lọc đơn giản. Tần số cắt của mạch lọc LC phụ thuộc vào giá trị của tụ điện và cuộn cảm. Tần số cắt được tính bằng công thức:

$$f = \frac{1}{2\pi\sqrt{LC}} \quad (2.12)$$

trong đó  $f$  là tần số cắt,  $L$  là giá trị của cuộn cảm và  $C$  là giá trị của tụ điện.

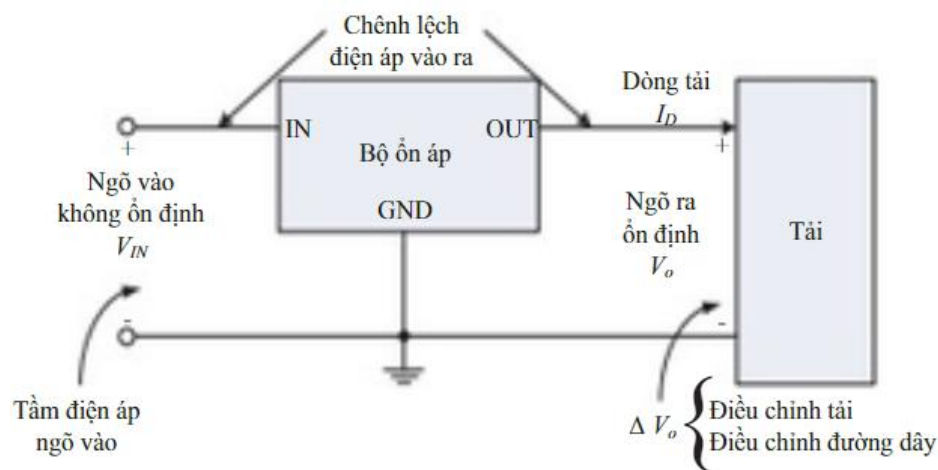
Nếu tần số của tín hiệu đi qua mạch lọc LC nhỏ hơn tần số cắt, thì mạch sẽ cho phép tín hiệu đi qua một cách dễ dàng. Tuy nhiên, nếu tần số của tín hiệu cao hơn tần số cắt, thì mạch sẽ loại bỏ tín hiệu này.

Mạch lọc LC thường được sử dụng trong các ứng dụng như mạch lọc RF (radio frequency) hoặc trong các mạch nguồn để loại bỏ tạp âm và nhiễu.

### 2.7.3 Mạch ổn áp

IC ổn áp thường được sử dụng rộng rãi trong các mạch ổn áp. Các IC ổn áp này thường được chế tạo gồm mạch điện áp chuẩn, mạch khuếch đại so sánh, phân tử điều khiển và mạch bảo vệ quá tải được tích hợp trên một chip đơn, mặc dù cấu trúc bên trong có vài điểm khác biệt so với các mạch ổn áp dùng linh kiện rời nhưng về nguyên tắc thì tương tự nhau.

IC ổn áp được chia thành hai loại/: IC ổn áp âm và IC ổn áp dương. Những IC ổn áp này thường được chế tạo để chịu được dòng tải từ hàng trăm mA đến hàng chục ampe đáp ứng cho tải có công suất từ miliwatts đến hàng chục watts.



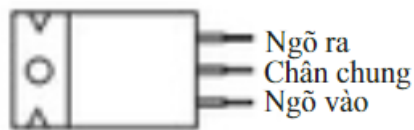
**Hình 2.47** Sơ đồ mạch ổn áp dùng IC ổn áp ba chân

#### a. IC ổn áp dương

IC ổn áp dương gồm hai loại: IC ổn áp dương có điện áp ra cố định và ổn áp dương có điện áp ra thay đổi được:

*IC ổn áp dương có điện áp ra cố định:*

Một họ IC thông dụng thường sử dụng cho những tải có yêu cầu điện áp cung cấp ổn định là họ IC ổn áp 78xx, họ IC này cung cấp điện áp cố định từ 5V đến 24V, hai số sau tiếp đầu ngữ 78 chỉ ra điện áp ở ngõ ra của IC.

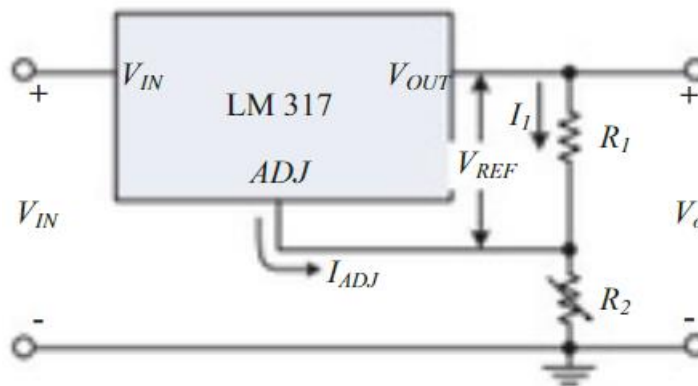


**Hình 2.48** Sơ đồ mạch chân IC

Để IC hoạt động ổn áp thì điện áp ngõ vào phải lớn hơn hoặc bằng điện áp tối thiểu ngõ vào của IC.

*IC ổn áp dương có điện áp ra ra điều chỉnh được:*

Tương tự như một IC thông dụng thường được sử dụng là IC LM317, điện áp ngõ ra của IC có thể điều chỉnh được trong giới hạn từ 1.2V đến 3.7V.



**Hình 2.48** Sơ đồ mạch ổn áp sử dụng IC LM317

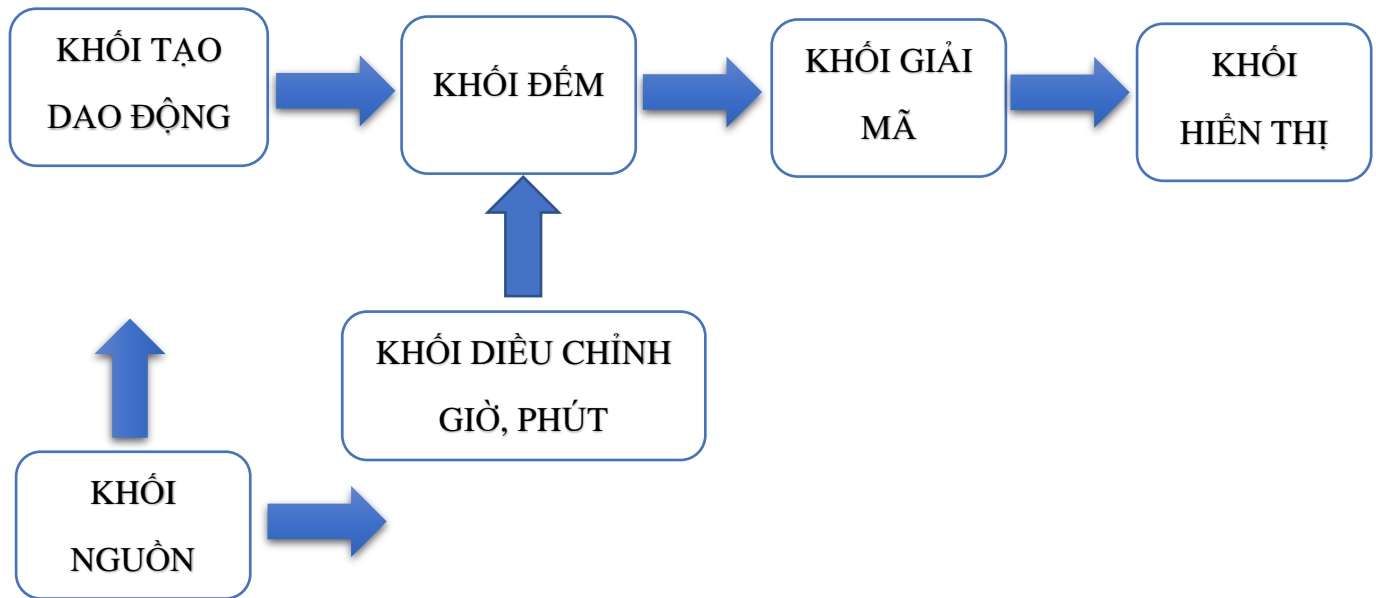
#### **b. IC ổn áp âm:**

IC ổn áp âm cũng gồm hai loại: IC ổn áp có điện áp ra cố định và IC ổn áp âm có điện áp ra thay đổi được là họ IC 79XX và IC LM317.

### **Chương 3:**

## **THIẾT KẾ**

### **3.1 Thiết kế sơ đồ khối**



**Hình 3.1** Sơ đồ khối mạch đồng hồ số

#### **Chức năng:**

Khối tạo dao động: cung cấp xung clock cho mạch đếm.

Khối đếm: đếm giờ, phút.

Khối giải mã: giải mã số giờ, phút đếm được từ số BCD sang mã 7 đoạn.

Khối hiển thị: hiển thị số giờ, phút đã giải mã lên led 7 đoạn.

Khối điều chỉnh giờ, phút: điều chỉnh giá trị đếm cho hai giá trị giờ và phút.

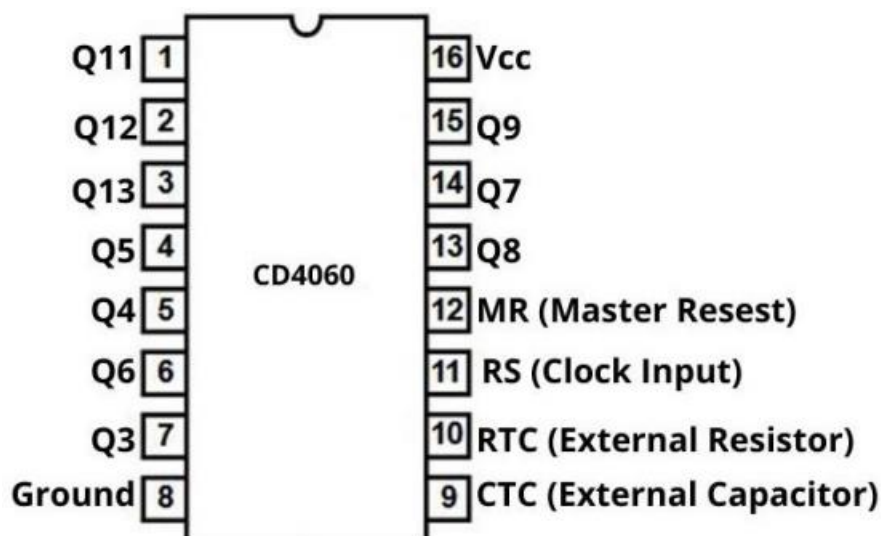
Khối nguồn: cung cấp nguồn cho toàn bộ mạch hoạt động.

### **3.2 Thiết kế sơ đồ mạch nguyên lý**

#### **3.2.1 Khối tạo dao động**

- **IC CD4060**

IC đếm nhị phân 4060 gồm có tất cả 16 chân. Q3 – Q9 và Q11 – Q13 là các chân ngõ ra. Các chân này cũng chính là các ngõ ra của bộ đếm nhị phân hoạt động theo cạnh xuống của xung clock. Chân mà chúng ta sử dụng để kết nối với bộ dao động là chân 9 (CTC) và chân 10 (RTC). Hình bên dưới cho thấy cấu hình chân của IC 4060.



**Hình 3.2** Sơ đồ chân của IC CD4060

**Bảng 3.1** Chức năng các chân của IC CD4060:

| Chân      |         | Mô tả chi tiết |
|-----------|---------|----------------|
| <b>Q3</b> | Chân 7  | Ngõ ra của IC  |
| <b>Q4</b> | Chân 5  | Ngõ ra của IC  |
| <b>Q5</b> | Chân 4  | Ngõ ra của IC  |
| <b>Q6</b> | Chân 6  | Ngõ ra của IC  |
| <b>Q7</b> | Chân 14 | Ngõ ra của IC  |
| <b>Q8</b> | Chân 13 | Ngõ ra của IC  |

|            |         |  |
|------------|---------|--|
| <b>Q9</b>  | Chân 15 | Ngõ ra của IC                                  |
| <b>Q11</b> | Chân 1  | Ngõ ra của IC                                  |
| <b>Q12</b> | Chân 2  | Ngõ ra của IC                                  |
| <b>Q13</b> | Chân 3  | Ngõ ra của IC                                  |
| <b>GND</b> | Chân 8  | Chân nối đất                                   |
| <b>CTC</b> | Chân 9  | Kết nối với tụ điện để cài đặt tần số dao động |
| <b>RS</b>  | Chân 11 | Ngõ vào xung đồng hồ                           |
| <b>MR</b>  | Chân 12 | Chân Reset (tích cực mức cao)                  |
| <b>Vcc</b> | Chân 16 | Chân cấp nguồn (+3V to +15V)                   |

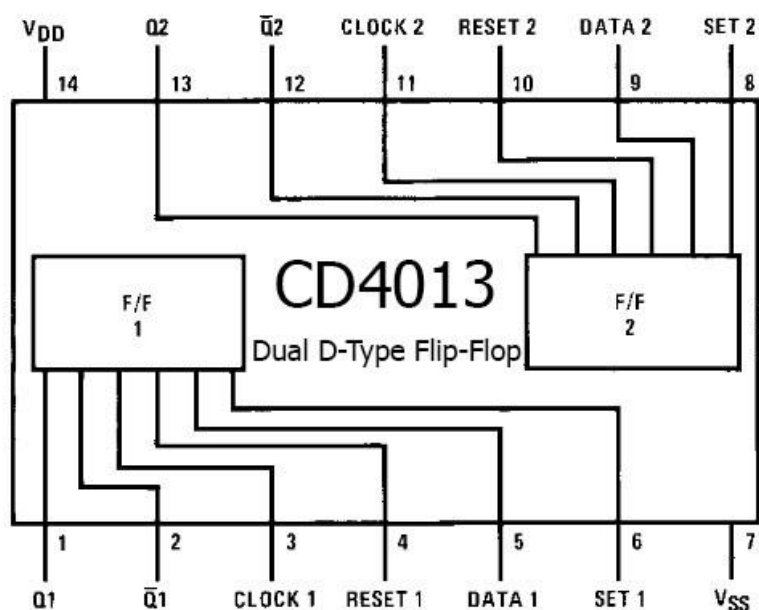
Bảng 3.2 Thông số kỹ thuật của IC 4040:

| <b>Datasheet</b>                           | <b>4013</b>                     |
|--|---------------------------------|
| <b>Phạm vi đếm</b>                         | 0 đến 16383 (giá trị thập phân) |
| <b>Tần số xung clock tối đa</b>            | 30MHZ với VDD = 10V             |
| <b>Hoạt động tốc độ trung bình</b>         | 8MHz với VDD = 10V              |
| <b>Độ trễ truyền reset</b>                 | 25ns với nguồn cấp 5V           |
| <b>Tần số tối thiểu của bộ dao động RC</b> | 690kHz với VDD = 10V            |

- **IC CD4013**

IC CD4013BE là một loại D flip-flops được cấu tạo bên trong là 2fs loại D với hai trạng thái ổn định. Sử dụng đầu vào kích để thay đổi trạng thái 0 và 1. Mỗi flip-flop có dữ liệu độc lập, set, reset, và các đầu vào clock. Thiết lập hoặc cài đặt lại là độc lập của xung

clock và được thực hiện bởi một cấp độ cao trên các thiết lập hoặc thiết lập đường dây tương ứng.



**Hình 3.3** Sơ đồ chân của IC CD4013

**Bảng 3.3** Chức năng các chân của IC CD4013:

| Chân        |         | Mô tả chi tiết                                 |
|-------------|---------|--|
| <b>Q1</b>   | Chân 1  | Ngõ ra của IC                                  |
| <b>Q2</b>   | Chân 13 | Ngõ ra của IC                                  |
| <b>Q1'</b>  | Chân 2  | Ngõ ra đảo của IC                              |
| <b>Q2'</b>  | Chân 6  | Ngõ ra đảo của IC                              |
| <b>CLK1</b> | Chân 3  | Ngõ vào xung clock của IC (xung kích cạnh lên) |
| <b>CLK2</b> | Chân 11 | Ngõ vào xung clock của IC (xung kích cạnh lên) |
| <b>D1</b>   | Chân 5  | Ngõ vào D (dữ liệu) của flip flop D            |

|            |         |                                     |
|------------|---------|-------------------------------------|
| <b>D2</b>  | Chân 9  | Ngõ vào D (dữ liệu) của flip flop D |
| <b>S1</b>  | Chân 6  | Preset flip flop về 1               |
| <b>S2</b>  | Chân 8  | Preset flip flop về 1               |
| <b>GND</b> | Chân 7  | Chân nối đất                        |
| <b>C1</b>  | Chân 4  | Reset đầu ra flip flop về 0         |
| <b>C2</b>  | Chân 10 | Reset đầu ra flip flop về 0         |
| <b>Vcc</b> | Chân 14 | Chân cấp nguồn (+3V to +15V)        |

Bảng 3.4 Thông số kỹ thuật của IC 4013:

|                               |               |
|-------------------------------|---------------|
| Datasheet                     | 4013          |
| <b>Số Chân</b>                | 14            |
| <b>Nhiệt độ hoạt động</b>     | -55°C – 125°C |
| <b>Dây điện áp đầu vào IC</b> | 3V – 20V DC   |
| <b>Dòng đầu ra của IC</b>     | 10mA          |
| <b>Mức logic</b>              | 0 hoặc 1      |

### 3.2.2 Khối đếm

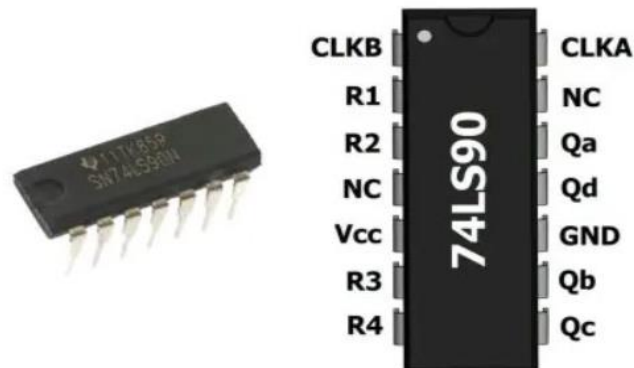
- **IC 74LS90**

Được rất nhiều ứng dụng sử dụng trong các thiết bị điện tử, IC 74LS90 là một bộ chia tần bán dẫn được sử dụng để chia tần số đầu vào thành các tần số thấp hơn. Đây là một IC đơn năng với khả năng chia tần từ 2 đến 10.

Một trong những ứng dụng phổ biến nhất của IC 74LS90 là trong các mạch đồng hồ điện tử. Các bộ đếm 4 bit của IC có thể được kết hợp với các bộ chia tần khác để tạo ra các đồng hồ với các chu kỳ khác nhau. IC 74LS90 cũng có thể được sử dụng trong các mạch



điều khiển động cơ, trong đó các tín hiệu được chia nhỏ để điều khiển chuyển động của động cơ.



**Hình 3.4** Sơ đồ chân của IC 74LS90

**Bảng 3.5** Chức năng các chân của IC 74LS90:

| Chân        |        | Mô tả chi tiết   |
|-------------|--------|--|
| <b>CLKB</b> | Chân 1 | Chân 1 là đầu vào xung clock của MOD 5 trong IC. Là chân tích cực mức thấp (chỉ kích hoạt khi có giá trị logic mức thấp), để thay đổi trạng thái ở 3 bit đầu ra. Tại các đầu ra có xung thay đổi từ mức cao đến thấp thì ba bit đầu ra sẽ bị thay đổi. |
| <b>R1</b>   | Chân 2 | Chân 2 được sử dụng như một chân reset trong IC. Nó sẽ cho giá trị lớn nhất ở đầu ra. Sử dụng kết hợp với chân 3.  |
| <b>R2</b>   | Chân 3 | Chân 3 cũng được sử dụng như một chân reset trong IC. Nó sẽ kích giá trị lớn nhất ở đầu ra. Sử dụng kết hợp với chân 2.  |
| <b>NC</b>   | Chân 4 | Chân 4 sử dụng để hình dáng dễ nhìn cho mạch PCB. Không quan trọng nó được đấu nối hay không vì nó sẽ không ảnh hưởng đến mạch.  |

|             |            |  |
|-------------|------------|--|
| <b>VCC</b>  | Chân<br>5  | Chân 5 là chân đầu vào cấp nguồn.  |
| <b>R3</b>   | Chân<br>6  | Chân 6 được sử dụng như một chân reset trong IC. Nó sẽ xóa tất cả giá trị các đầu ra khi kết hợp với R4.     |
| <b>R4</b>   | Chân<br>7  | Chân 7 cũng được sử dụng như một chân reset. Nó sẽ xóa tất cả các đầu ra khi kết hợp với R3.                 |
| <b>QC</b>   | Chân<br>8  | Chân 8 là một chân đầu ra. Nó là bit thứ hai của dữ liệu đầu ra 4 bit.                                       |
| <b>QB</b>   | Chân<br>9  | Chân 9 cũng là một chân đầu ra. Nó là bit LSB thứ hai (Bit có trọng số thấp thứ 2) của dữ liệu đầu ra 4 bit. |
| <b>GND</b>  | Chân<br>10 | Chân 10 là chân nối đất.   |
| <b>QD</b>   | Chân<br>11 | Chân 11 là bit đầu ra có trọng số lớn nhất của dữ liệu đầu ra 4 bit.   |
| <b>QA</b>   | Chân<br>12 | Chân 12 là bit đầu ra có trọng số nhỏ nhất của dữ liệu đầu ra 4 bit.   |
| <b>NC</b>   | Chân<br>13 | Chân 13 là chân không cần đấu nối. Nó sẽ không ảnh hưởng đến vi mạch như chân 4.                             |
| <b>CLKA</b> | Chân<br>14 | Chân 14 là chân đầu vào xung clock dùng để cấp xung clock cho MOD 2 của IC.                                  |

IC 74LS90 có đến 4 chân reset với 2 chân xung nhịp và 4 chân đầu ra. Thông thường trước khi sử dụng IC thì ta cần phải hiểu về các chân reset. 4 chân reset này đều được sử

dụng để có thể điều khiển các chân đầu ra. 4 chân reset này sẽ tạo ra được hơn 16 tổ hợp nhưng trong một số tổ hợp sẽ có các đầu ra nhất định.

Bảng 3.6 Trạng thái hoạt động của IC 74LS90:

| Các chân reset |             |             |             | Đầu ra |        |        |        |
|----------------|-------------|-------------|-------------|--------|--------|--------|--------|
| MR1<br>(R1)    | MR2<br>(R2) | MS1<br>(R3) | MS2<br>(R4) | Q<br>D | Q<br>C | Q<br>B | Q<br>A |
| H              | H           | L           | X           | L      | L      | L      | L      |
| H              | H           | X           | L           | L      | L      | L      | L      |
| X              | X           | H           | H           | H      | L      | L      | H      |
| L              | X           | L           | X           | COUNT  |        |        |        |
| X              | L           | X           | L           | COUNT  |        |        |        |
| L              | X           | X           | L           | COUNT  |        |        |        |
| X              | L           | L           | X           | COUNT  |        |        |        |

Chân 1 là chân xung Clk thứ 2 sẽ được nối với bit có trọng số thấp nhất của IC để có thể hoạt động ở vùng MOD 2 và MOD 5. Chân 14 là chân xung Clk đầu tiên sẽ được sử dụng để có thể đưa tín hiệu đầu vào xung nhịp cho IC. Ở các mức thay đổi trạng thái từ CAO xuống THẤP thì đầu ra sẽ bị thay đổi. Nhưng chúng ta cần phải luôn lưu ý về nguyên lý hoạt động của các chân reset của IC, nếu không IC sẽ chạy theo các giá trị ngẫu nhiên hoặc có trường hợp không thay đổi trạng thái đầu ra,

Bất cứ trường hợp nào chúng ta cho xung Clk vào IC sẽ cho ra trạng thái đầu ra dạng nhị phân. Mọi số nhị phân sẽ được đại diện cho một số thập phân.

Bảng 3.7 Bảng nhị phân tương ứng với các con số thập phân ở đầu ra:

| SỐ THẬP PHÂN | Q D | Qc | Q B | Q A |
|--------------|-----|----|-----|-----|
| 0            | 0   | 0  | 0   | 0   |
| 1            | 0   | 0  | 0   | 1   |
| 2            | 0   | 0  | 1   | 0   |
| 3            | 0   | 0  | 1   | 1   |
| 4            | 0   | 1  | 0   | 0   |
| 5            | 0   | 1  | 0   | 1   |
| 6            | 0   | 1  | 1   | 0   |
| 7            | 0   | 1  | 1   | 1   |
| 8            | 1   | 0  | 0   | 0   |
| 9            | 1   | 0  | 0   | 1   |

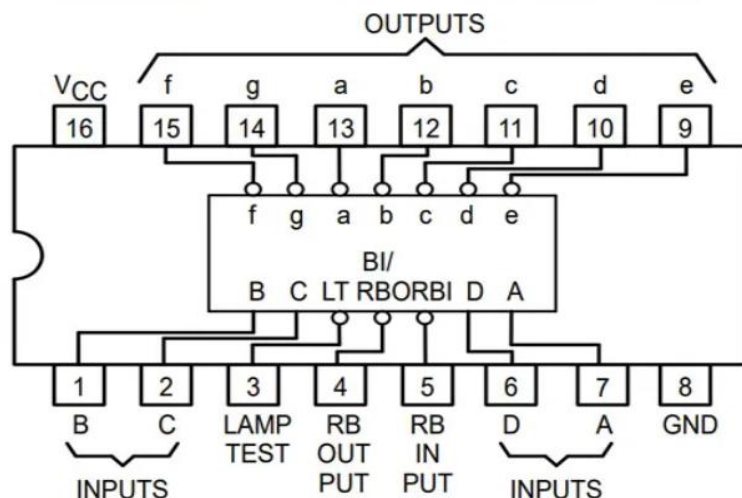
Bảng 3.8 Thông số kỹ thuật của IC 74LS90:

|                                   |   |
|-----------------------------------|---|
| Datasheet                         | 7490  |
| <b>Nguồn đầu vào</b>              | 4,75 – 5,25V                                    |
| <b>Nhiệt độ hoạt động</b>         | 0 – 70 độ C                                     |
| <b>Dãy điện áp đầu vào IC</b>     | Mức CAO nhỏ nhất 2 V<br>Mức THẤP cao nhất 0,7 V |
| <b>Dòng đầu ra của IC</b>         | Ở mức CAO -0,4mA<br>Ở mức THẤP là 8mA           |
| <b>Dãy bảo vệ diode bên trong</b> | -1,5 V  |

### 3.2.3 Khối giải mã

- IC 74LS247

IC giải mã 74LS247 là một loại mạch điện tử động giải mã bản tin số, được thiết kế bằng công nghệ TTL (Transistor-Transistor Logic) và có thể xử lý các bộ đếm BCD (Binary Coded Decimal).



**Hình 3.5** Bảng trạng thái hoạt động của IC 74LS247

Bảng 3.9 Chức năng các chân của IC 74LS247

| Chân          |        | Mô tả chi tiết              |
|---------------|--------|-----------------------------|
| <b>B</b>      | Chân 1 | Ngõ vào                     |
| <b>C</b>      | Chân 2 | Ngõ vào                     |
| <b>LT</b>     | Chân 3 | Chân thử đèn                |
| <b>RB OUT</b> | Chân 4 | Chân xóa trạng thái ngõ vào |
| <b>RB IN</b>  | Chân 5 | Chân xóa trạng thái ngõ ra  |
| <b>D</b>      | Chân 6 | Ngõ vào                     |

|            |         |                |
|------------|---------|----------------|
| <b>A</b>   | Chân 7  | Ngõ vào        |
| <b>GND</b> | Chân 8  | Chân nối đất   |
| <b>e</b>   | Chân 9  | Ngõ ra         |
| <b>d</b>   | Chân 10 | Ngõ ra         |
| <b>c</b>   | Chân 11 | Ngõ ra         |
| <b>b</b>   | Chân 12 | Ngõ ra         |
| <b>a</b>   | Chân 13 | Ngõ ra         |
| <b>g</b>   | Chân 14 | Ngõ ra         |
| <b>f</b>   | Chân 15 | Ngõ ra         |
| <b>Vcc</b> | Chân 16 | Nguồn cung cấp |

Bảng 3.10 Thông số kỹ thuật của IC 74LS90:

|                                   |              |
|-----------------------------------|--------------|
| Datasheet                         | <b>7490</b>  |
| <b>Nguồn đầu vào</b>              | 4,75 – 5,25V |
| <b>Nhiệt độ hoạt động</b>         | 0 – 70 độ C  |
| <b>Công suất tiêu thụ</b>         | 2mW/gate     |
| <b>Dòng điện đầu ra tối thiểu</b> | 8mA          |
| <b>Thời gian delay truyền</b>     | 10 nS        |
| <b>Số lượng ngõ ra</b>            | 20           |

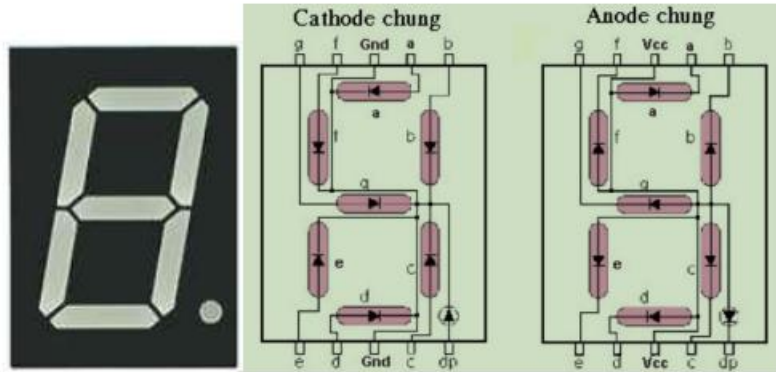
Bảng 3.11 Trạng thái của IC 74LS247:

| DECIMAL<br>OR<br>FUNCTION | INPUTS |     |   |   |   |   | BI/RBO <sup>†</sup> | OUTPUTS |     |     |     |     |     |     | NOTE |
|---------------------------|--------|-----|---|---|---|---|---------------------|---------|-----|-----|-----|-----|-----|-----|------|
|                           | LT     | RBI | D | C | B | A |                     | a       | b   | c   | d   | e   | f   | g   |      |
| 0                         | H      | H   | L | L | L | L | H                   | ON      | ON  | ON  | ON  | ON  | ON  | OFF | 1    |
| 1                         | H      | X   | L | L | L | H | H                   | OFF     | ON  | ON  | OFF | OFF | OFF | OFF |      |
| 2                         | H      | X   | L | L | H | L | H                   | ON      | ON  | OFF | ON  | ON  | OFF | ON  |      |
| 3                         | H      | X   | L | L | H | H | H                   | ON      | ON  | ON  | ON  | OFF | OFF | ON  |      |
| 4                         | H      | X   | L | H | L | L | H                   | OFF     | ON  | ON  | OFF | OFF | ON  | ON  |      |
| 5                         | H      | X   | L | H | L | H | H                   | ON      | OFF | ON  | ON  | OFF | ON  | ON  |      |
| 6                         | H      | X   | L | H | H | L | H                   | ON      | OFF | ON  | ON  | ON  | ON  | ON  |      |
| 7                         | H      | X   | L | H | H | H | H                   | ON      | ON  | ON  | OFF | OFF | OFF | OFF |      |
| 8                         | H      | X   | H | L | L | L | H                   | ON      | ON  | ON  | ON  | ON  | ON  | ON  |      |
| 9                         | H      | X   | H | L | L | H | H                   | ON      | ON  | ON  | ON  | OFF | ON  | ON  |      |
| 10                        | H      | X   | H | L | H | L | H                   | OFF     | OFF | OFF | ON  | ON  | OFF | ON  |      |
| 11                        | H      | X   | H | L | H | H | H                   | OFF     | OFF | ON  | ON  | OFF | OFF | ON  |      |
| 12                        | H      | X   | H | H | L | L | H                   | OFF     | ON  | OFF | OFF | OFF | ON  | ON  |      |
| 13                        | H      | X   | H | H | L | H | H                   | ON      | OFF | OFF | ON  | OFF | ON  | ON  |      |
| 14                        | H      | X   | H | H | H | L | H                   | OFF     | OFF | OFF | ON  | ON  | ON  | ON  |      |
| 15                        | H      | X   | H | H | H | H | H                   | OFF     | OFF | OFF | OFF | OFF | OFF | OFF |      |
| BI                        | X      | X   | X | X | X | X | L                   | OFF     | OFF | OFF | OFF | OFF | OFF | OFF | 2    |
| RBI                       | H      | L   | L | L | L | L | L                   | OFF     | OFF | OFF | OFF | OFF | OFF | OFF | 3    |
| LT                        | L      | X   | X | X | X | X | H                   | ON      | ON  | ON  | ON  | ON  | ON  | ON  | 4    |

IC 74LS47 là IC tác động mức thấp nên các ngõ ra mức 1 là tắt và mức 0 là sáng tương ứng với các thanh a, b, c, d, e, f, g của led 7 đoạn loại Anode chung, trạng thái ngõ ra tương ứng với các số thập phân (các số từ 10 đến 15 không dùng tới). Ngõ vào xoá RBI được có thể để không hay nối lên mức 1 dùng để xoá số 0 (số 0 thừa phía sau dấu thập phân hay số 0 trước số có nghĩa). Khi RBI và các ngõ vào D, C, B, A ở mức 0 nhưng ngõ vào LT ở mức 1 thì các ngõ ra đều tắt và ngõ vào xoá RBO xuống mức thấp. Khi ngõ vào BI/RBO nối lên mức 1 và LT ở mức 0 thì ngõ ra đều sáng.

### 3.2.4 Khối hiển thị

Led 7 đoạn là một loại hiển thị số được sử dụng phổ biến trong các ứng dụng điện tử. Nó được gọi là led 7 đoạn vì nó gồm 7 đoạn led riêng biệt và mỗi đoạn led này có thể được kích hoạt hoặc tắt để tạo ra các số từ 0 đến 9 và một số ký tự chữ cái đơn giản. Led 7 đoạn được điều khiển thông qua một đầu vào điện áp hoặc điện dòng. Các ngõ vào này sẽ được kết nối với các ngõ ra của IC điều khiển hiển thị để đưa tín hiệu điều khiển đến các đoạn led.



**Hình 3.6** Sơ đồ cấu trúc của led 7 đoạn

### Chức năng các chân.:

Vcc là các chân cấp nguồn.

Gnd: chân nối đất

Các chân a, b, c, d, f, g, dp là các chân cấp nguồn cho các thanh tương ứng a, b, c, d, e, f, g, dp.

Bảng 3.12 Thông số kỹ thuật của led 7 đoạn:

|                           |               |
|---------------------------|---------------|
| Datasheet                 | <b>5161BS</b> |
| <b>Điện áp tiêu chuẩn</b> | 1.8V          |
| <b>Dòng điện vào</b>      | 10 mA         |
| <b>Dòng điện nghỉ</b>     | 50 $\mu$ A    |

### Tính toán chọn điện trở:

Ta chọn nguồn cung cấp:  $V_s = 5\text{ V}$

Ta có:

$$R = \frac{V_s - V_f}{I_f} \quad (3.1)$$

$$\text{Do đó: } R = \frac{5 - 1.8}{10m} = 320\text{ ohm}$$

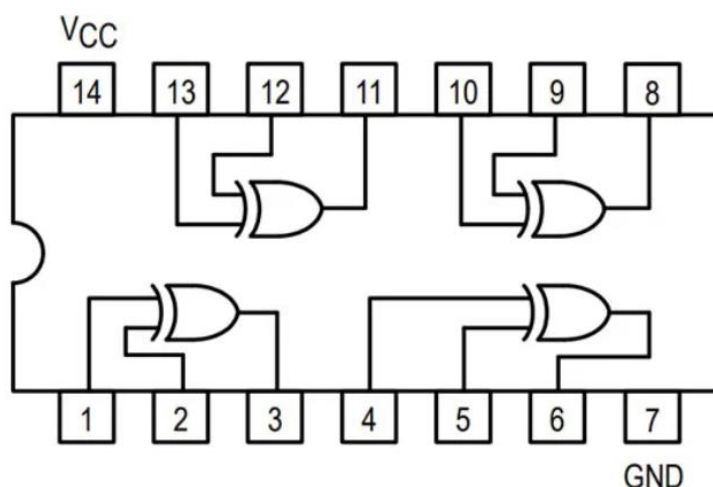
Vậy ta chọn  $R = 320\text{ ohm}$  cho led 7 đoạn anode chung



### 3.2.5 Khối điều chỉnh giờ, phút

- **IC 74LS86**

IC 74LS86 chứa bốn cổng OR (XOR) logic dương độc lập 2 đầu vào. Nó là một phần của dòng vi mạch 74XXYY. IC 74LS86 có nhiều điều kiện làm việc và giao tiếp trực tiếp với CMOS, NMOS và TTL. Đầu ra của IC luôn ở dạng TTL giúp dễ dàng làm việc với các thiết bị TTL và vi điều khiển khác. IC 74LS86 có kích thước nhỏ và tốc độ nhanh nên đáng tin cậy trong mọi loại thiết bị.



**Hình 3.7** Sơ đồ chân của IC 74LS86

Bảng 3.13 Chức năng các chân của IC 74LS86

| Chân      |        | Mô tả chi tiết       |
|-----------|--------|----------------------|
| <b>1A</b> | Chân 1 | Đầu vào 1 của cổng 1 |
| <b>1B</b> | Chân 2 | Đầu vào 1 của cổng 1 |
| <b>1Y</b> | Chân 3 | Đầu ra của cổng 1    |
| <b>2A</b> | Chân 4 | Đầu vào 1 của cổng 2 |
| <b>2B</b> | Chân 5 | Đầu vào 2 của cổng 2 |
| <b>2Y</b> | Chân 6 | Đầu ra của cổng 2    |

|            |         |                      |
|------------|---------|----------------------|
| <b>GND</b> | Chân 7  | Chân nối đất         |
| <b>3Y</b>  | Chân 8  | Đầu ra của cổng 3    |
| <b>3B</b>  | Chân 9  | Đầu vào 2 của cổng 3 |
| <b>3A</b>  | Chân 10 | Đầu vào 1 của cổng 3 |
| <b>4Y</b>  | Chân 11 | Đầu ra của cổng 4    |
| <b>4B</b>  | Chân 12 | Đầu vào 2 của cổng 4 |
| <b>4A</b>  | Chân 13 | Đầu vào 1 của cổng 4 |
| <b>Vcc</b> | Chân 14 | Nguồn                |

Bảng 3.14 Trạng thái của IC 74LS86:

$$Y = A \oplus B = \bar{A}B + A\bar{B}$$

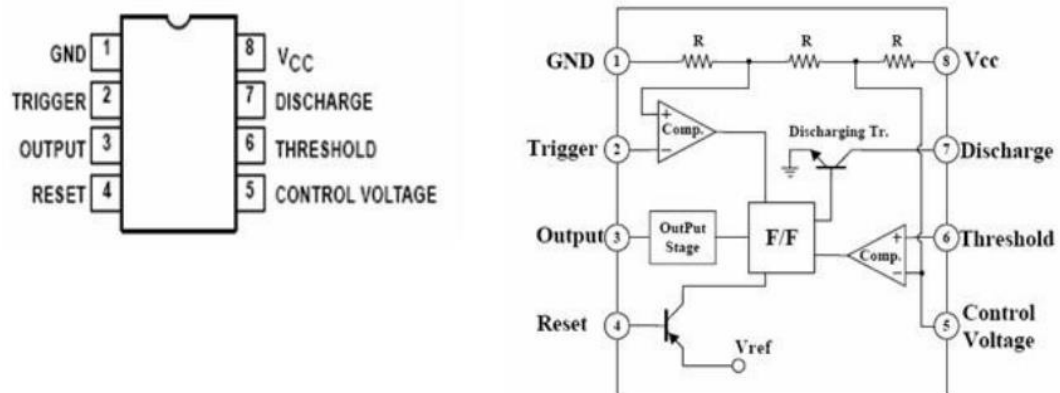
| Inputs |   | Output |
|--------|---|--------|
| A      | B | Y      |
| L      | L | L      |
| L      | H | H      |
| H      | L | H      |
| H      | H | L      |

H = HIGH Logic Level

L = LOW Logic Level

- **IC NE555**

Ta sử dụng mạch đơn ổn với IC NE555 để chống dội cho nút nhấn đồng thời cấp xung cho hai khối giờ và phút để chúng ta điều chỉnh thông số của 2 khối đó.



**Hình 3.8** Sơ đồ chân và cấu tạo của IC NE555

IC NE555 là một vi mạch tích hợp được phát triển vào những năm 1970 bởi công ty Signetics (hiện nay thuộc sở hữu của NXP Semiconductors). IC NE555 được sử dụng rộng rãi trong các ứng dụng điện tử như đồng hồ đếm, tạo sóng vuông, tạo tín hiệu xung, tạo đồng hồ bấm giờ và điều khiển mạch.

**Bảng 3.15** Chức năng các chân của IC NE555

| Chân         |        | Mô tả chi tiết   |
|--------------|--------|--|
| <b>Count</b> | Chân 5 | Điều khiển ngưỡng so sánh, ngõ ra $2/3 V_{cc}$ , cho phép kết nối tụ điện xuống mass |
| <b>Disch</b> | Chân 7 | Ngõ ra transistor bờ cực thu sử dụng để xả tụ điện định thời                         |
| <b>GND</b>   | Chân 1 | Chân nối đất   |
| <b>OUT</b>   | Chân 3 | Tín hiệu ngõ ra  |

|              |           |   |
|--------------|-----------|---|
| <b>Reset</b> | Chân<br>4 | Ngõ vào Reset tác động mức thấp buộc ngõ ra xuống mức thấp                                      |
| <b>Thres</b> | Chân<br>6 | Ngưỡng trên, kết thúc thời gian định thời, Thresh > Count ngõ ra mức thấp và xả điện            |
| <b>Trig</b>  | Chân<br>2 | Ngưỡng dưới, bắt đầu thời gian định thời, Trig < ½ Count ngõ ra lên mức cao và bắt đầu nạp điện |
| <b>Vcc</b>   | Chân<br>8 | Ngõ vào cung cấp nguồn từ 4,5V đến 16 V   |

### Thông số kỹ thuật:

Điện áp đầu vào (Vcc): 4.5-16V

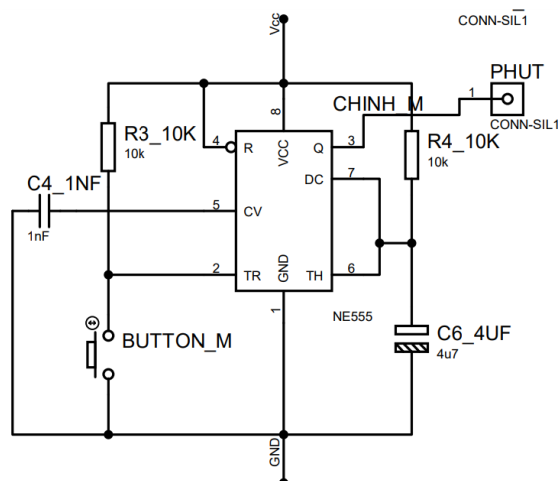
Dòng điện ngõ ra (Io): +200mA

Điện áp logic ở mức cao : 0.5 - 15V

Điện áp logic ở mức thấp : 0.03 - 0.06V

Công suất lớn nhất là : 600mW

Nhiệt độ hoạt động: 0 – 70°C



**Hình 3.9** Mạch định thời sử dụng IC NE555

**Thời gian tồn tại xung đơn ổn được tính theo công thức:**

$$T = RC \ln 3 \quad (3.2)$$

**Tính toán xung đơn ổn tồn tại trong 0.5s:**

Ta chọn  $R = 10 \text{ kohm}$

Suy ra  $0.5 = 10k.C.\ln 3$

Do đó, ta có;  $C = \frac{0.5}{10k \ln 3} \approx 4.5 \mu F$

Vậy ta chọn  $R = 10 \text{ kohm}$  và  $C = 4.5 \mu F$  để xung đơn ổn tồn tại trong 0.5s.

### 3.2.6 Khối nguồn

Sử dụng Adapter 5V, 1A để cấp nguồn cho mạch



**Hình 3.10** Adapter 5V, 1A



Khi cấp nguồn cho mạch thì khối tạo dao động sẽ bắt đầu chia tần số 32768 Hz của thạch anh xuống thành 2 Hz thông qua chân Q14 của IC 4060 và sau đó ta dùng IC 4013 để chia đôi tần số và ta ra xung clock hoạt động với tần số 1 Hz.

Tiếp theo chúng ta cấp xung clock cho IC 74LS90 trong khối đếm để đếm thời gian khi khối đếm giây đếm đến 59 thì khối đếm giây sẽ trở về 0 và khối đếm phút tăng lên 1, khối đếm phút cũng hoạt động tương tự như khối đếm giây, khi đếm đến phút 59 thì khối giờ tăng thêm 1, khối đếm giờ chỉ đếm đến 23 rồi trở về 0.

Các số đếm nhị phân sẽ được chuyển qua mã BCD bằng IC 74LS247 để hiển thị thông số thời gian trên led bảy đoạn,

Chúng ta có thể điều chỉnh thông số thời gian bằng nút nhấn. Khi nhấn nút thì IC NE555 trong mạch định thời sẽ cấp xung cho khối đếm giờ hoặc đếm phút phụ thuộc và nút mà chúng ta nhấn và thông số thời sẽ tăng lên một đơn vị,

**Chương 4:**

## **THI CÔNG MẠCH**

### **4.1 Vẽ sơ đồ nguyên lý**

Sử dụng phần mềm proteus để vẽ sơ đồ mạch nguyên lý.

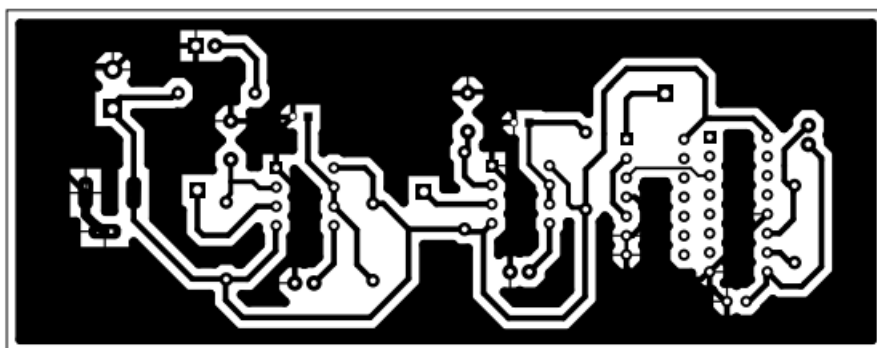


**Hình 4.1** Phần mềm proteus

Các linh kiện: 7SEG-COM-ANODE, 74LS86, 74LS90, 74LS247. 4013, 4060, 32768HZ. HITEMP4U750V18M, HITEMP1U550V16M, JACK, LED, MINRES1M, MINRES10K.MINRES330R, MONORES22P, NE555, NP10U50V, TERMINAL2, CONSILL-1,

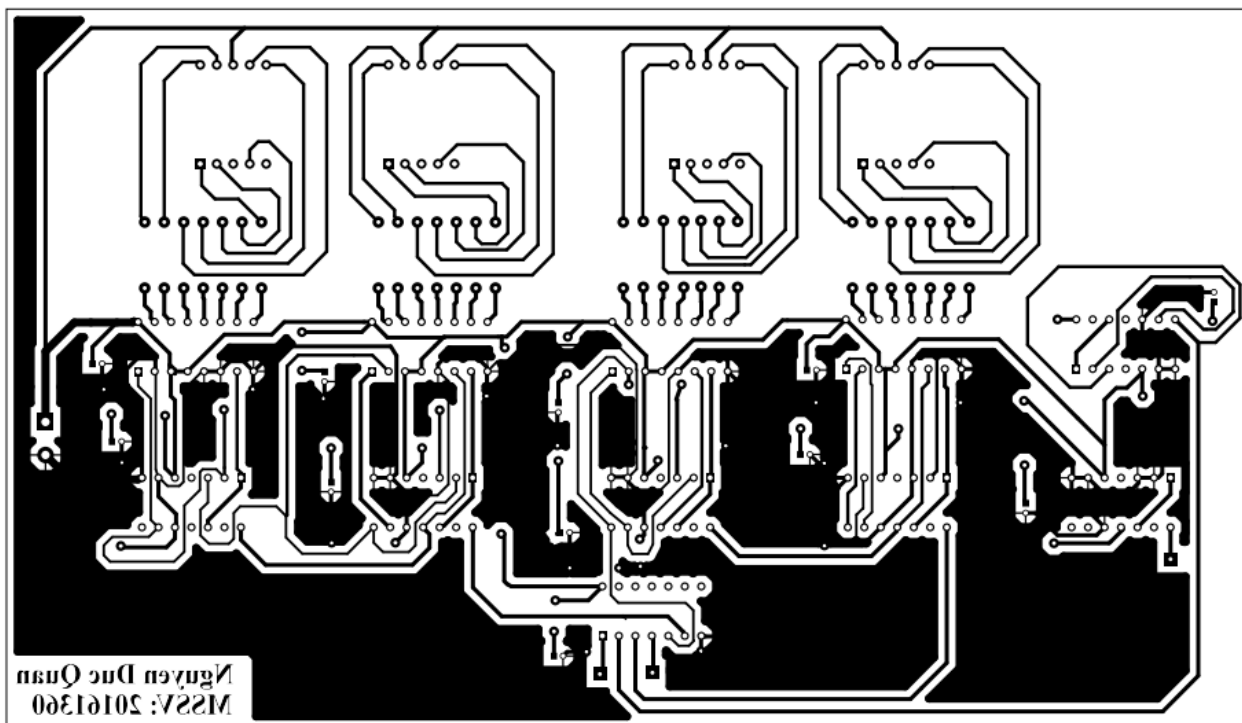
### **4.2 Vẽ PCB**

Đường nguồn chúng ta chọn T50 còn các đường còn có thể chọn từ T15 đến T30.



**Hình 4.2** Khối nguồn, khối tạo xung và điều chỉnh giờ phút





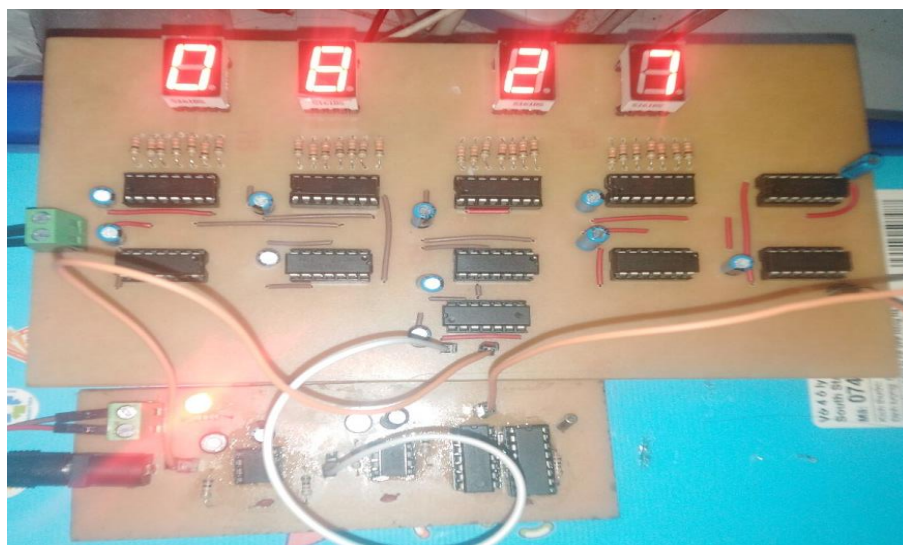
**Hình 4.3** Khối đếm, khối giải mã và khối hiển thị

### 4.3 Gia công mạch và lắp ráp kiểm tra mạch

Bảng 4.1 Danh sách linh kiện cho mạch:

| Linh kiện                     | Số lượng |
|-------------------------------|----------|
| Jack DC - 005                 | 1        |
| Thạch anh với tần số 32768 Hz | 1        |
| Led đỏ                        | 1        |
| Led 7 đoạn 5161BS             | 4        |
| Domino 2 chân                 | 2        |
| Nút nhấn                      | 2        |
| Tụ hóa 4.7uF                  | 2        |

|                         |    |
|-------------------------|----|
| <b>Tụ hóa 1uF</b>       | 11 |
| <b>Tụ gốm 22pF</b>      | 1  |
| <b>Tụ gốm 1nF</b>       | 2  |
| <b>Điện trở 1 Mohm</b>  | 1  |
| <b>Điện trở 1 kohm</b>  | 4  |
| <b>Điện trở 330 ohm</b> | 29 |
| <b>IC HCF4060</b>       | 1  |
| <b>IC CD4013</b>        | 1  |
| <b>IC 74LS86</b>        | 1  |
| <b>IC NE555</b>         | 2  |
| <b>IC 74LS90</b>        | 6  |
| <b>IC 74LS247</b>       | 4  |



**Hình 4.4** Mạch thi công

Trong quá trình gia công mạch thì trước khi rửa và hàn mạch thì cần phải lắp ráp các linh kiện vào testboard trước để có thể đảm bảo các linh kiện đều hoạt động tốt và ổn định, và cũng phải kiểm tra xem đã chọn đúng các giá trị tụ và điện trở chưa. Sau khi hàn mạch thì cần phải dùng đồng hồ Vom để kiểm tra nguồn và thông mạch.

**Chương 5:**

## **KẾT QUẢ THỰC HIỆN VÀ KẾT LUẬN**

Mạch chạy khá ổn định, các khối hoạt động tốt. Tuy nhiên lúc khởi động thì có một đoạn của hai led 7 đoạn khởi phát có thời gian khởi động lâu hơn so với 2 led 7 đoạn còn lại do sử dụng tụ lọc 1uF có thể khắc phục sử dụng tụ lọc với giá trị nhỏ hơn ví dụ như tụ lọc 0.1 uF.

Hướng phát triển: có thể thêm nút nguồn hoặc reset cho mạch hoặc có thể thêm các chức năng như: cài báo thức, thêm nút nhấn chỉnh thời gian đếm xuống, ...

## **TÀI LỆU THAM KHẢO**

- [1] PGS.TS Trần Thu Hà, Trương Thị Bích Ngà, Nguyễn Thị Lương, Bùi Thị Tuyết Đan, Phù Thị Ngọc Hiếu, Dương Thị Cẩm Tú, “*Điện tử cơ bản*”, Xuất bản ĐH Quốc Gia, Tp.HCM, 2013
- [2] Nguyễn Đình Phú, Nguyễn Trường Duy, “*Giáo Trình: Kỹ Thuật Số*”, Xuất bản ĐH Quốc Gia, Tp.HCM, 2013.
- [3] Mạch đồng hồ số đơn giản  
Link: <https://www.beelab.info/2016/07/vi-mach-ky-thuat-so-mach-ong-ho-so-on.html?m=0>