实验复习

实验五三八译码器的牛逼应用！74LS138；逻辑门电路！

实验六74LS151 8选1；

74LS153 也可以改造为8选1；设计算数单元，设计逻辑单元，非常美妙！！！

实现半加半减器；

实验七

7SEG CC;

74LS48；

74LS138；

显示学号

实验八

译码显示原理；

Matrix；

一般行是低电平有效，列是高电平有效！！！

74LS138选择选择！！

实验十

实验十一 移位寄存器

D触发器延迟一下时间；

置零的优先级大于清零的优先级；

四个功能的实现方法一定要牢记；

跟加一计数器有点点像；

不是很像，不要误导，置一的机理！

记住减一计数器的实现机理；

实验十三 同步异步计数器的实现方式

实验十四、特殊计数器的实现方式（卡诺图，最经典最经典！！）

74LS157的使用，双BCD码选择！

实验十五

74LS160

实验十六

8421一定用一个计数器来实现！