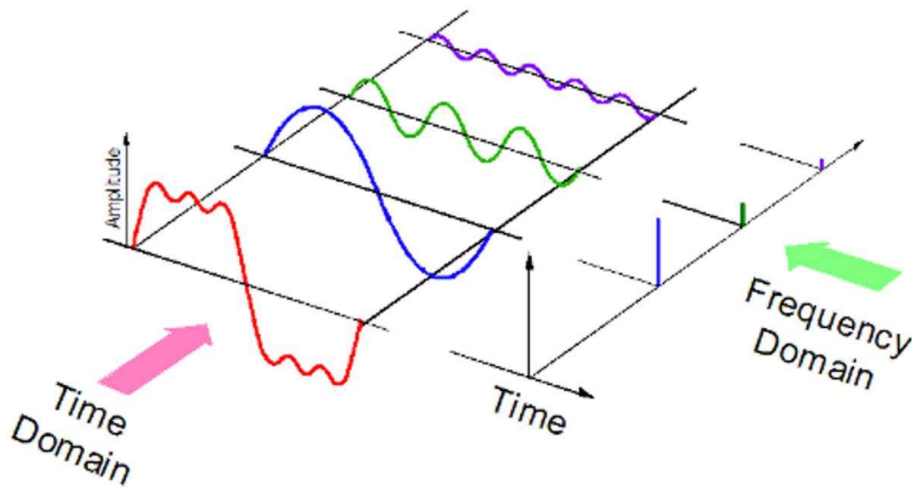


# Chương 4: Thu thập dữ liệu

## 4.1) Mở đầu

- Tín hiệu (signal): là một hàm chuyển tải thông tin về một hiện tượng nào đó.
- Tín hiệu tương tự (analog signal): được biểu diễn bởi một hàm biến thiên theo thời gian,  $x(t)$ .
- Phổ tín hiệu: là biểu diễn tín hiệu trên miền tần số,  $X(\omega)$ .



- Biến đổi Fourier liên tục:

$$x(t) \leftrightarrow X(\omega)$$

$$X(\omega) = \int_{-\infty}^{+\infty} x(t)e^{j\omega t} dt$$

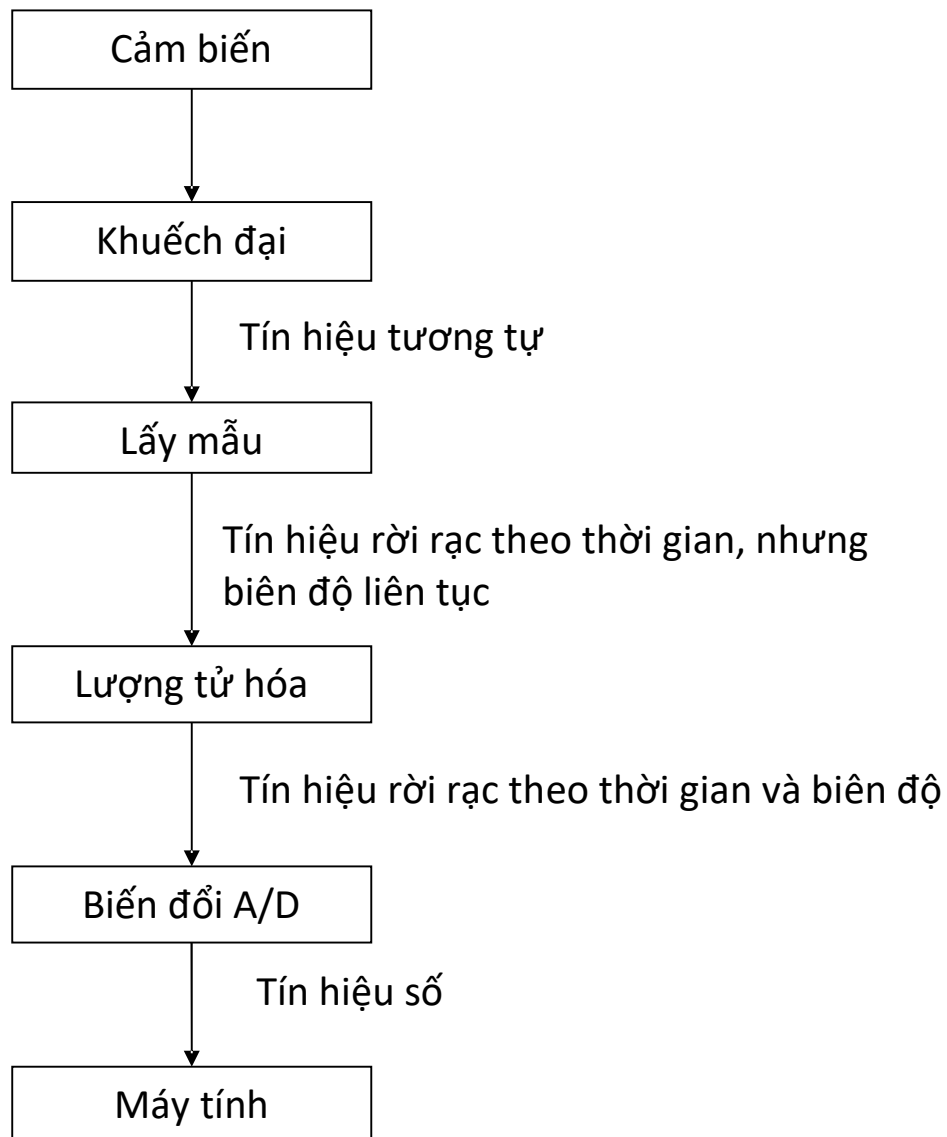
$$x(t) = \frac{1}{2\pi} \int_{-\infty}^{+\infty} X(\omega)e^{-j\omega t} d\omega$$

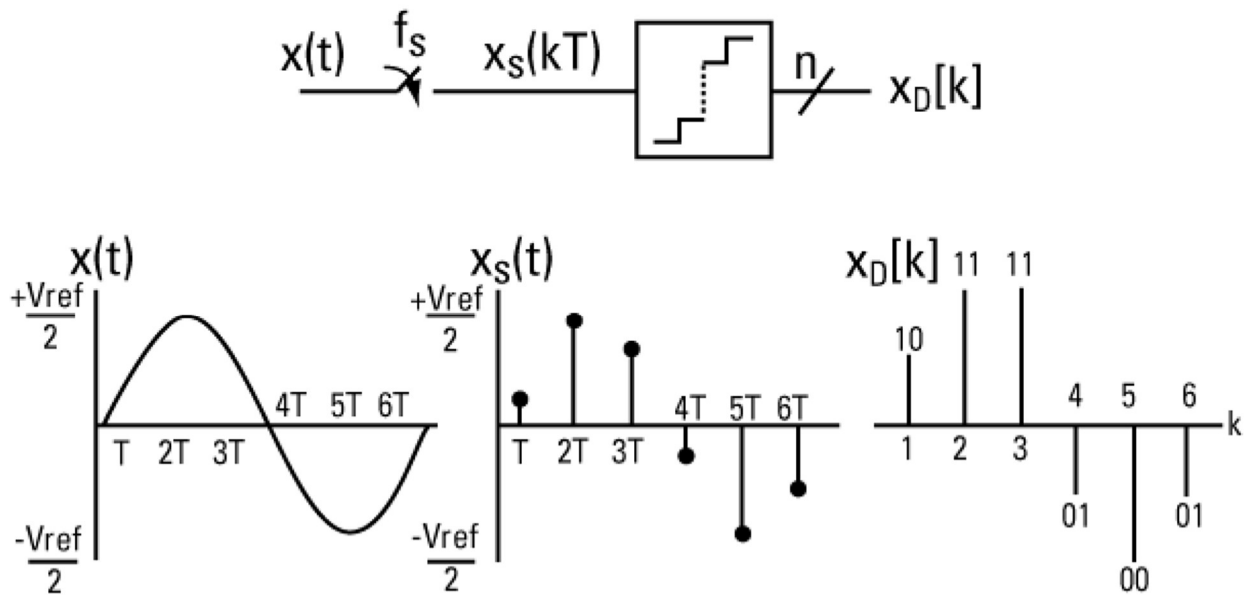
- Biến đổi Fourier rời rạc (DFT - Discrete Fourier Transform):

$$X_n = \sum_{k=0}^{N-1} x_k e^{j2n\pi k/N}$$

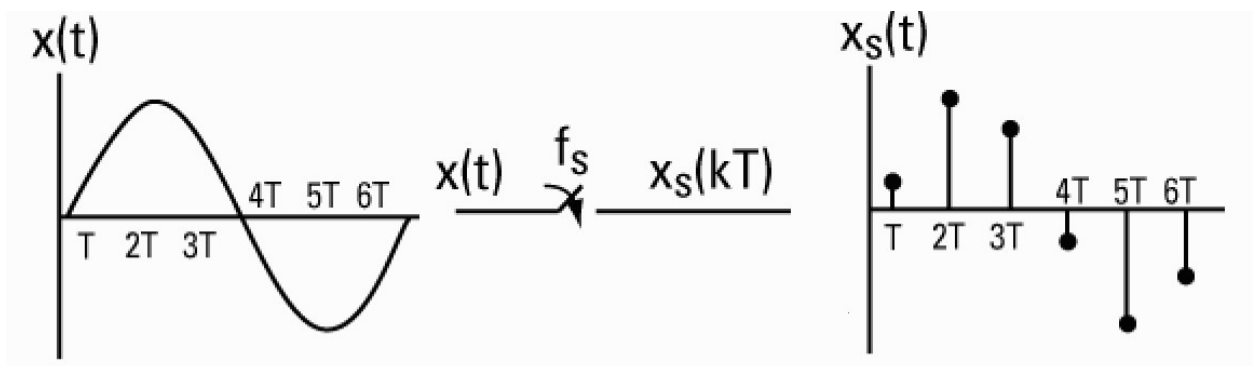
$$x_k = \frac{1}{N} \sum_{n=0}^{N-1} X_n e^{-j2n\pi k/N}$$

- Biến đổi Fourier nhanh (FFT - Fast Fourier Transform): giải thuật cho phép xác định biến đổi Fourier rời rạc một cách nhanh chóng.
- Quá trình thu thập dữ liệu tín hiệu:





## 4.2) Lấy mẫu

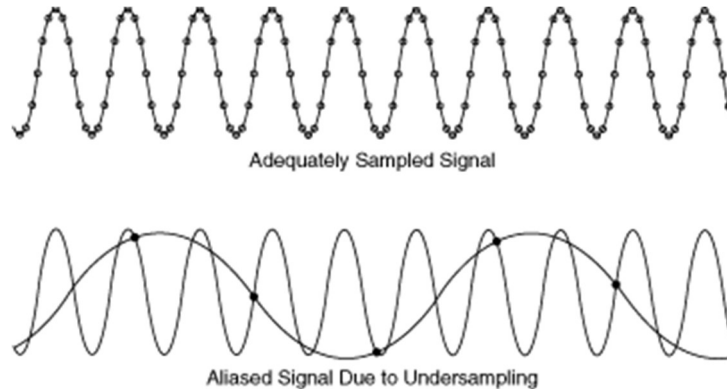


- Lấy mẫu tín hiệu = rời rạc hóa tín hiệu theo thời gian.
- Lấy mẫu tín hiệu  $x(t)$  với chu kỳ lấy mẫu  $T$  ta được tín hiệu  $x_s(kT)$ .
- Tần số lấy mẫu:  $f_s = 1/T$ .
- Tần số Nyquist:  $f_{Nyquist} = f_s/2$
- Định lý lấy mẫu Shannon: Để có thể phục hồi được đầy đủ các thành phần tần số của tín hiệu, tốc độ lấy mẫu phải lớn hơn hoặc bằng 2 lần thành phần tần số cao nhất của tín hiệu.

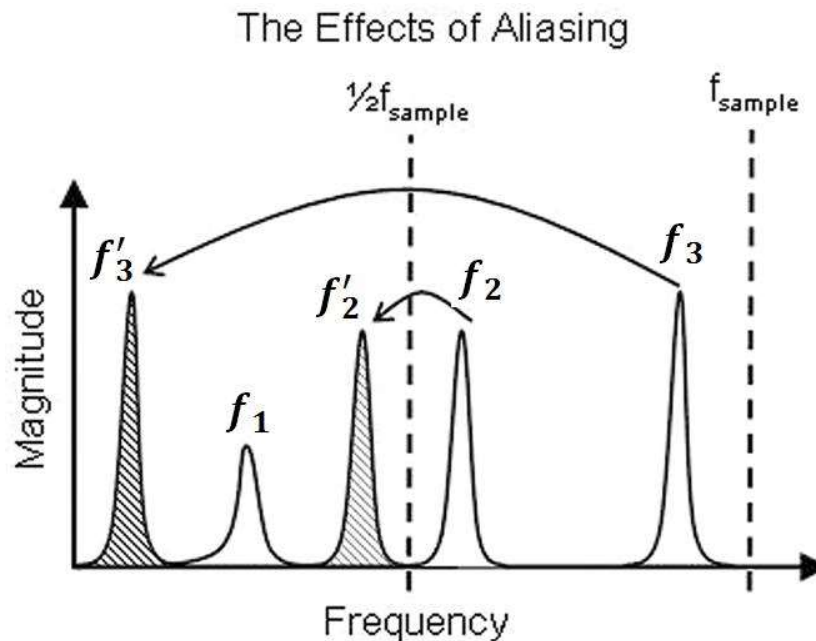
$$f_s \geq 2f_{max}$$

- Một tín hiệu nào đó được lấy mẫu với tần số lấy mẫu với tần số lấy mẫu  $f_s$ . Nếu tín hiệu này có những thành phần tần số lớn hơn tần số  $f_{Nyquist} = f_s/2$ , thì những thành phần tần số lớn hơn  $f_{Nyquist}$  sẽ bị "alias".

**VD:** Lấy mẫu với tần số lấy mẫu  $> 2$  lần tần số tín hiệu (hình trên), và  $< 2$  lần tần số tín hiệu (hình dưới).



- Hình dưới đây minh họa phổ tín hiệu trong trường hợp có alias. Tín hiệu gốc bao gồm có 3 thành phần tần số tại  $f_1$ ,  $f_2$ , và  $f_3$  được lấy mẫu ở tần số  $f_{sample}$  như hình. Các thành phần tần số tại  $f_2$  và  $f_3$  do lớn hơn tần số Nyquist nên bị alias thành  $f'_2$  và  $f'_3$ .



- Thông thường, tín hiệu analog trước khi lấy mẫu cần đưa qua bộ lọc chống alias (bộ lọc thông thấp analog) để lọc bỏ những thành phần tần số cao hơn tần số Nyquist.

### 4.3) Lượng tử hóa

- Lượng tử hóa tín hiệu analog được thực hiện bởi bộ biến đổi AD.
- Số mức lượng tử hóa  $N$  bit là  $2^N$ .
- Độ lớn lượng tử hóa (độ phân giải)  $Q$ :

$$Q = \frac{V_{max} - V_{min}}{2^N - 1} = \frac{R}{2^N - 1}$$

trong đó  $R = V_{max} - V_{min}$  được định nghĩa dải toàn thang (FSR - full scale range).

- Biết FSR của ADC, ta có thể xác định số bit cần thiết để có được độ phân giải  $Q$  mong muốn như sau:

$$Q = \frac{R}{2^N - 1}$$

$$\Rightarrow 2^N = 1 + \frac{R}{Q}$$

Do  $N$  phải là số nguyên, nên ta có công thức xác định  $N$  như sau:

$$N = \text{ceil} \left[ \frac{\lg \left( 1 + \frac{R}{Q} \right)}{\lg 2} \right]$$

(Hàm  $\text{ceil}(x)$  là hàm trả về trị nguyên  $\geq x$  mà gần  $x$  nhất.)

**VD:** Xác định độ phân giải của một ADC 8 bit với dải tín hiệu ngõ vào  $-5V$  đến  $+5V$ .

$$Q = \frac{5 - (-5)}{2^8 - 1} = 0,04V$$

**VD:** Cần biến đổi ADC có dải tín hiệu vào  $0 \sim 5V$  với độ phân giải  $5mV$ . Xác định số bit ADC.

$$N = \text{ceil} \left[ \frac{\lg \left( 1 + \frac{5}{0,005} \right)}{\lg 2} \right] = 10$$

⇒ Cần ADC 10 bit.

## 4.4) Biến đổi D/A

### 4.4.1) Khái niệm

- Biến đổi D/A: biến đổi tín hiệu số sang tín hiệu tương tự.
- Bộ biến đổi DA = Digital-to-Analog Converter (DAC).



- Vị trí của DAC trong hệ thống điều khiển số:



- Xét DAC N bit. Giá trị số nhị phân ngõ vào có các bit tương ứng từ LSB đến MSB là:  $b_0, b_1, \dots, b_{N-1}$ . Điện áp ra của DAC tổng quát được xác định theo công thức:

$$V_{out} = \frac{V_{ref}}{2^N} \sum_{i=0}^{N-1} b_i 2^i = \frac{V_{ref}}{2^N} D_{in}$$

trong đó  $D_{in}$  là trị số ở hệ thập phân tương ứng dãy bit nhị phân  $b_{N-1}, b_{N-2}, \dots, b_0$ .

$$D_{in} = \sum_{i=0}^{N-1} b_i 2^i$$

$$(0 \leq D \leq 2^N - 1)$$

- Khi các bit nhị phân ngõ vào đều bằng 0  $\Rightarrow V_{out} = 0$
- Khi các bit nhị phân ngõ vào đều bằng 1  $\Rightarrow V_{out} = V_{ref}(2^N - 1)/2^N$

**VD:** DAC 8 bit, điện áp ngõ ra lớn nhất là  $V_{ref} \times \frac{255}{256} = 0.996V_{ref}$ .

DAC 10 bit, điện áp ngõ ra lớn nhất là  $V_{ref} \times \frac{1023}{1024} = 0.999V_{ref}$

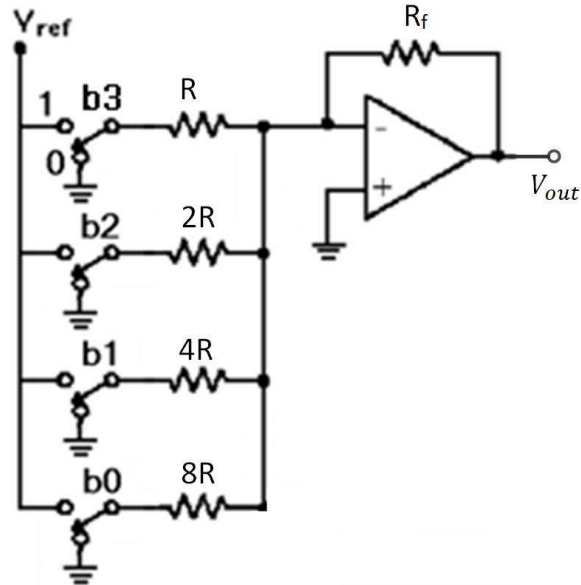
**VD:** DAC 8 bit,  $V_{ref} = 5V$ . Xác định  $V_{out}$  khi ngõ vào nhị phân là 10010011.

$$V_{out} = \frac{5}{2^8} (128 + 16 + 2 + 1) = 2,871V$$

- Các loại DAC:
  - DAC điện trở trọng số.
  - DAC thang điện trở R-2R

#### 4.4.2) DAC điện trở trọng số (weighted resistor DAC)

- Sử dụng mạch op-amp cộng.
- Xét DAC điện trở trọng số 4 bit như hình, trong đó các bit ngõ vào có giá trị 1 (hay 0) tương ứng trạng thái đóng (hay mở) của các khóa điện tử.



- Điện áp ngõ vào tương ứng tại các bit  $b_i$

$$V_{bi} = \begin{cases} V_{ref} & , \quad b_i = 1 \\ 0 & , \quad b_i = 0 \end{cases}$$

hay có thể viết:

$$V_{bi} = V_{ref} b_i \quad , \quad b_i = 0 \text{ hoặc } 1.$$

- Theo công thức mạch cộng đảo, điện áp ngõ ra được xác định như sau:

$$\begin{aligned} V_{out} &= -R_f \left( \frac{V_{ref} b_3}{R} + \frac{V_{ref} b_2}{2R} + \frac{V_{ref} b_1}{4R} + \frac{V_{ref} b_0}{8R} \right) \\ &= -\frac{2R_f V_{ref}}{R} \left( \frac{b_3}{2} + \frac{b_2}{4} + \frac{b_1}{8} + \frac{b_0}{16} \right) \end{aligned}$$

- Nhược điểm DAC điện trở trọng số:
  - Cần nhiều giá trị điện trở.
  - Để thực hiện DAC độ phân giải cao, điện trở ngõ vào bit có trọng số thấp sẽ rất lớn so với điện trở ngõ vào bit có trọng số cao.



- Khi thực hiện mạch thực tế, các điện trở lớn kết hợp với các điện dung ký sinh gây nên trễ không mong muốn, làm chậm quá trình biến đổi.

**VD:** Xác định ngõ ra của DAC trọng số 8 bit có  $R_f = R/2$  khi ngõ vào là 10011001.

$$\begin{aligned} V_{out} &= -V_{ref} \left( \frac{1}{2} + \frac{0}{4} + \frac{0}{8} + \frac{1}{16} + \frac{1}{32} + \frac{0}{64} + \frac{0}{128} + \frac{1}{256} \right) \\ &= -\frac{153}{256} V_{ref} \end{aligned}$$

**VD:** Một DAC 12 bit loại điện trở trọng số có  $R_f = R = 5k\Omega$ ,  $V_{ref} = -5$  V. Xác định:

- Điện áp ngõ ra ứng với 1 LSB
- Điện áp ngõ ra khi giá trị ngõ vào lớn nhất
- Điện áp ngõ ra khi giá trị ngõ vào 1000 1001 0001

Giải

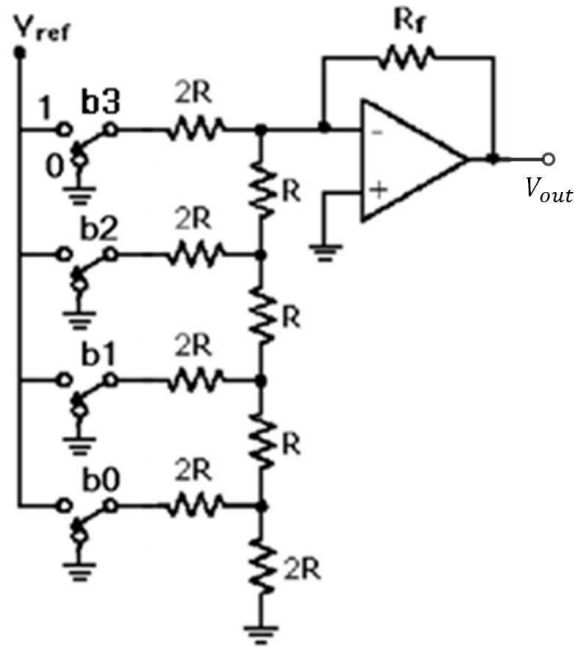
$$a) V_{out}(LSB) = -\frac{2R_f}{R} \frac{V_{ref}}{2^N} = -2 \frac{V_{ref}}{2^N} = -2,44 \text{ mV}$$

$$b) V_{out} = -V_{ref} \left( 1 - \frac{1}{2^N} \right) =$$

$$c) V_{out} = -V_{ref} \left( \frac{1}{2} + \frac{1}{2^5} + \frac{1}{2^8} + \frac{1}{2^{12}} \right) =$$

#### 4.4.3) DAC mạng điện trở R-2R

- Sơ đồ DAC 4 bit kiểu mạng điện trở R-2R:



- Điện áp ngõ vào tương ứng tại các bit  $b_i$

$$V_{bi} = \begin{cases} V_{ref} & , \quad b_i = 1 \\ 0 & , \quad b_i = 0 \end{cases}$$

hay có thể viết:

$$V_{bi} = V_{ref} b_i \quad , \quad b_i = 0 \text{ hoặc } 1.$$

- Áp dụng nguyên lý xếp chồng, có thể xác định được biểu thức tính điện áp analog ngõ ra như sau:

$$V_{out} = -\frac{R_f V_{ref}}{R} \left( \frac{b_3}{2} + \frac{b_2}{4} + \frac{b_1}{8} + \frac{b_0}{16} \right)$$

## 4.5) Biến đổi A/D

### 4.5.1) Khái niệm

- Bộ biến đổi A/D (ADC - Digital-to-Analog Converter) thực hiện chức năng biến đổi tín hiệu tương tự sang tín hiệu số.
- ADC trong hệ thống điều khiển số:



- ADC N bit, với điện áp tham chiếu  $V_{ref}$  sẽ lượng tử hóa dải tín hiệu analog ở ngõ vào thành  $2^N$  mức điện áp tương ứng  $2^N$  giá trị số từ 0 đến  $2^N-1$ .

**VD:** ADC 3 bit, với  $V_{ref} = 5V$ , lượng tử hóa dải điện áp analog tương tự ở ngõ vào thành  $2^3 = 8$  mức tương ứng với 8 giá trị số từ 0 đến 7.

- Ngõ ra của ADC là dãy các bit  $b_{N-1}, b_{N-2}, \dots, b_0$  có trị số trong hệ 10 là  $D_{out}$  được xác định theo công thức:

$$D_{out} = \sum_{i=0}^{N-1} b_i 2^i = \frac{V_{in} - V_{ref-}}{V_{ref+} - V_{ref-}} \times 2^N$$

trong đó,  $N$  là số bit của ADC,  $V_{in}$  là điện áp tín hiệu vào,  $V_{ref+}$  và  $V_{ref-}$  là các ngõ vào điện áp tham chiếu.

Nếu  $V_{in} \geq V_{ref+}$ , thì  $D_{out} = 2^N - 1$  (max)

Nếu  $V_{in} \leq V_{ref-}$ , thì  $D_{out} = 0$  (min)

- Nếu ADC chỉ có 1 chân  $V_{ref}$ , thì  $V_{ref}$  là  $V_{ref+}$ , còn  $V_{ref-} = 0$ .

$$D_{out} = \frac{V_{in}}{V_{ref}} \times 2^N$$

- Độ phân giải của ADC:

$$r = \frac{V_{ref+} - V_{ref-}}{2^N}$$

Nếu chỉ có  $V_{ref}$ , thì:

$$r = \frac{V_{ref}}{2^N}$$

Độ phân giải còn được định nghĩa là độ lớn của LSB, nghĩa là lượng điện áp tăng/giảm ở ngõ vào làm ngõ ra tăng/giảm 1 LSB.

**VD:** ADC 3 bit,  $V_{ref} = 5V$ .

Độ phân giải (hay mức điện áp 1LSB):  $r = \frac{V_{ref}}{2^N} = \frac{5}{8} = 0,625V$

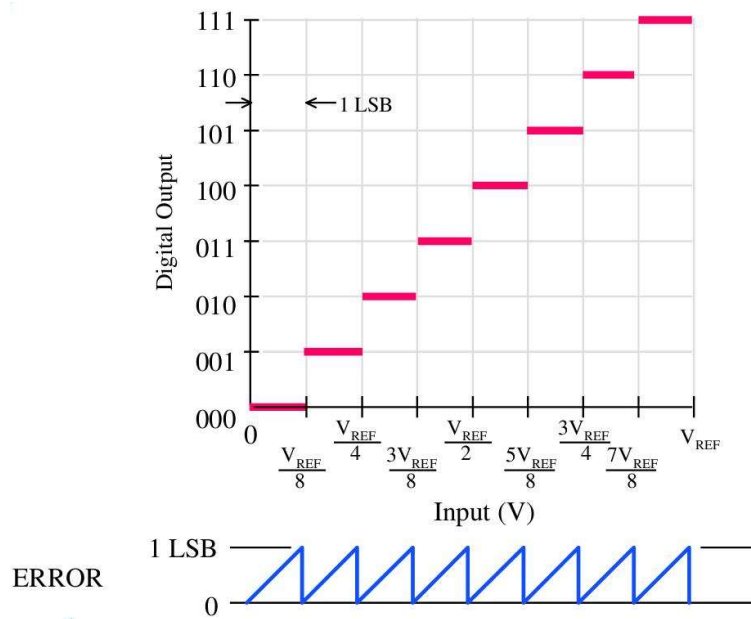
$V_{in}$	$b_2b_1b_0$
$0 \leq V_{in} < 0,625$	000
$0,625 \leq V_{in} < 1,25$	001
$1,25 \leq V_{in} < 1,875$	010
$1,875 \leq V_{in} < 2,5$	011
$2,5 \leq V_{in} < 3,125$	100
$3,125 \leq V_{in} < 3,75$	101
$3,75 \leq V_{in} < 4,375$	110
$4,375 \leq V_{in} < 5$	111

**VD:** ADC 8-bit,  $V_{ref} = 5 V$ . Khi ngõ vào là 2 V thì tín hiệu số ở ngõ ra:

$$D_{out} = \frac{2}{5} \times 2^8 = 102,4 \approx 102$$

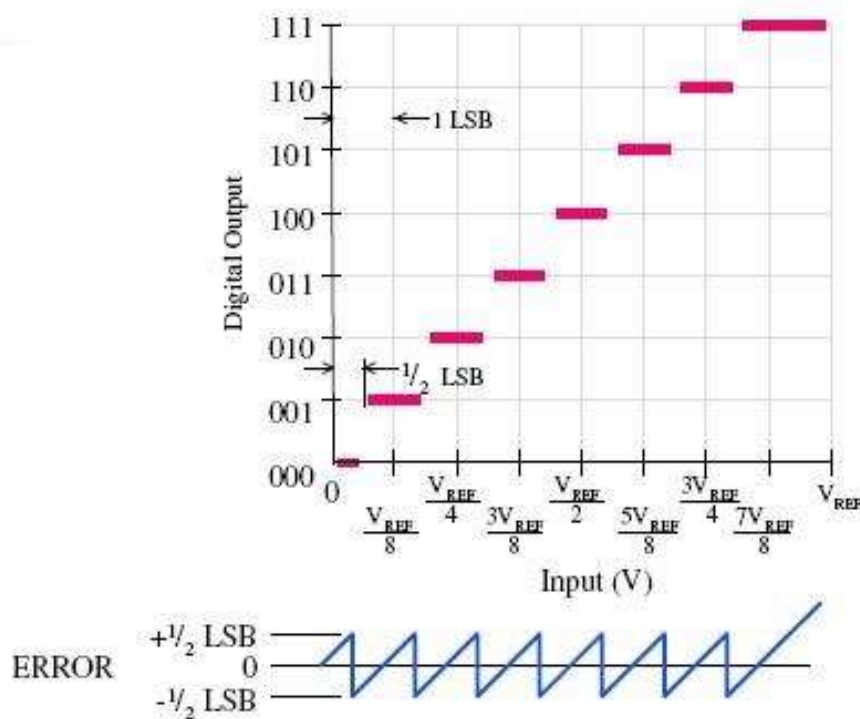
Độ phân giải:  $r = \frac{5}{2^8} = 0,0195 V$

- Sai số lượng tử hóa: Sự sai lệch giữa giá trị chính xác của tín hiệu analog ngõ vào với mức lượng tử hóa gần nhất.



⇒ Sai số lượng tử hóa: 0 đến 1 LSB.

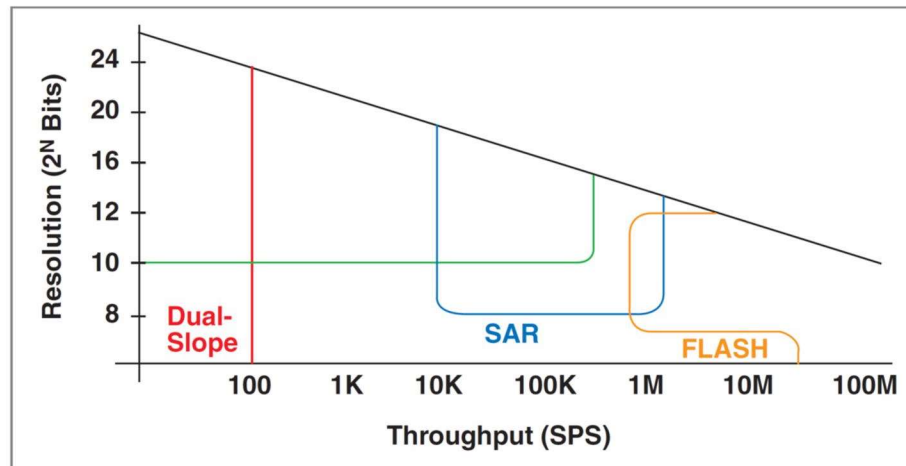
Nếu dải điện áp vào của bộ ADC dịch trái  $1/2$  LSB, thì sai số lượng tử hóa sẽ là  $\pm 0,5\text{LSB}$  (hình dưới).



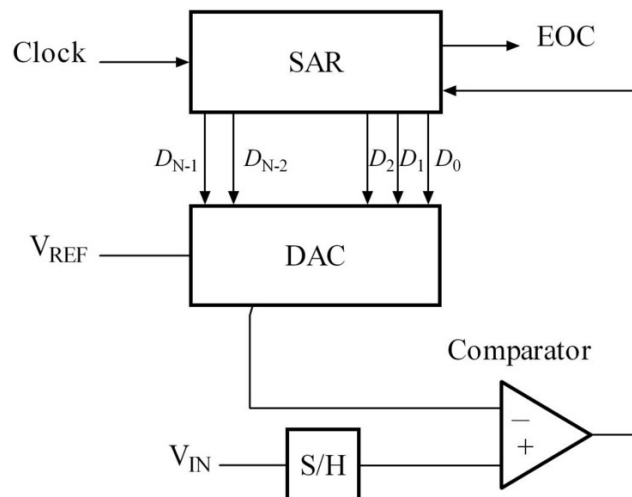
- Các loại ADC:

- **ADC tích phân (Integrating ADC):** chính xác cao, tốc độ chậm  
← thường dùng trong các hệ thống đo lường không cần tốc độ cao.
  - **ADC xấp xỉ liên tiếp (SAR - Successive approximation ADC):** tốc độ khá nhanh, tốc độ không phụ thuộc mức áp biến đổi  
← thường dùng trong các hệ thống điều khiển số.
  - **ADC song song (flash/parallel ADC):** tốc độ cực nhanh, độ chính xác (phân giải) kém  
← thường dùng trong các máy dao động ký kỹ thuật số.
- Đồ thị dưới đây so sánh độ phân giải và tốc độ của 3 loại ADC trên.

**Architecture vs. Bits and Bandwidth**



#### 4.5.2) ADC xấp xỉ liên tiếp (SAR)



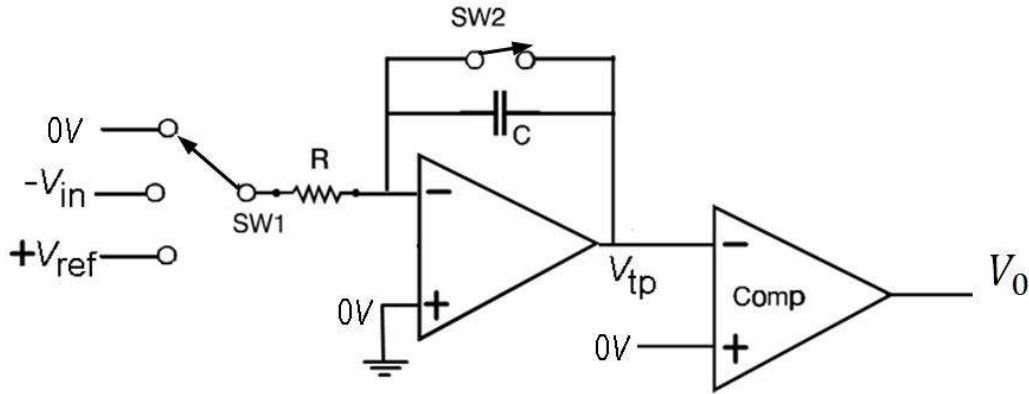
- Các bước biến đổi ADC kiểu xấp xỉ liên tiếp (SAR)
  - **B1**: Khối S/H thực hiện lấy mẫu điện áp vào  $V_{in}$  và giữ trong suốt một chu kỳ biến đổi.
  - **B2**: Bắt đầu với bit thử là MSB.
  - **B3**: Đặt bit thử = 1.
  - **B4**: So sánh  $V_{in}$  với ngõ ra bộ DAC.
    - Nếu  $V_{in} < V_{DAC}$ , xóa bit thử về 0
    - Ngược lại, giữ nguyên bit thử là 1.
  - **B5**: Chuyển bit thử sang bit kế tiếp. Lặp lại từ B3.
- ADC N bit cần N lần thử  $\rightarrow$  tốc độ không phụ thuộc độ lớn  $V_{in}$ .

**VD:** ADC 4bit,  $V_{ref} = 4,8V$ . Trình bày các bước biến đổi ADC theo kiểu SAR đối với tín hiệu vào  $3.7V$ .

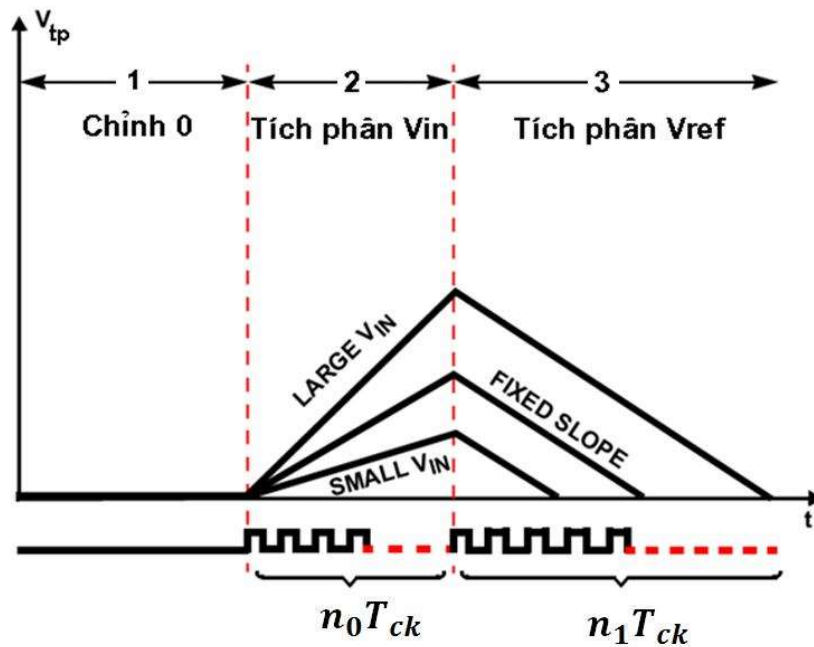
- Đặt  $b_3 = 1 \Rightarrow b_3 b_2 b_1 b_0 = 1000$ ,  
 $V_{DAC} = 4.8 \times 2^3/16 = 2,4V$ .  
 $V_{in} > 2,4V \Rightarrow$  Giữ  $b_3 = 1$ .
  - Đặt  $b_2 = 1 \Rightarrow b_3 b_2 b_1 b_0 = 1100$ ,  
 $V_{DAC} = 4,8 \times (2^3 + 2^2)/16 = 3,6V$ .  
 $V_{in} > 3,6V \Rightarrow$  Giữ  $b_2 = 1$ .
  - Đặt  $b_1 = 1 \Rightarrow b_3 b_2 b_1 b_0 = 1110$   
 $V_{DAC} = 4.8 \times (2^3 + 2^2 + 2^1)/16 = 4,2V$   
 $V_{in} < 4,2V \Rightarrow$  Xóa bit  $b_1 = 0$ .
  - Đặt  $b_0 = 1 \Rightarrow b_3 b_2 b_1 b_0 = 1101$   
 $V_{DAC} = 4.8 \times (2^3 + 2^2 + 2^0)/16 = 3.9V$   
 $V_{in} < 3.9V \Rightarrow$  xóa bit  $b_0 = 0$ .
- Kết quả biến đổi AD: 1100 (Vẽ hình)

### 4.5.3) ADC tích phân 2 sườn dốc (Dual-slope Integrating ADC)

- Sơ đồ nguyên lý:



- Giả sử  $V_{in}$  không đổi trong khoảng thời gian biến đổi AD. Quá trình biến đổi ADC tích phân 2 sườn dốc gồm 3 bước như sau:



**B1) Chỉnh 0:** SW2 đóng, SW1 ở vị trí 0V  $\Rightarrow V_{tp}(0) = 0$

**B2) Tích phân ( $-V_{in}$ ):** SW2 mở, SW1 ở vị trí ( $-V_{in}$ ) trong khoảng thời gian từ 0 đến  $T_0$  cố định  $\Rightarrow V_{tp}$  tăng dần từ 0 đến  $V_0$ .

$$V_{tp}(T_0) = -\frac{1}{RC} \int_0^{T_0} [-V_{in}(\tau)] d\tau + V_{tp}(0) = \frac{V_{in}}{RC} T_0 = V_0$$



**B3) Tích phân  $V_{ref}$ :** SW2 vẫn mở, SW1 chuyển sang  $+V_{ref} \Rightarrow V_{tp}$  giảm dần từ  $V_0$  về 0 trong khoảng thời gian  $T_1$ . Ta có:

$$\begin{aligned} V_{tp}(T_1) &= -\frac{1}{RC} \int_0^{T_1} V_{ref}(\tau) d\tau + V_0 = 0 \\ \Rightarrow V_0 - \frac{V_{ref}}{RC} T_1 &= 0 \\ \Rightarrow \frac{V_{in}}{RC} T_0 &= \frac{V_{ref}}{RC} T_1 \\ \Rightarrow \frac{T_1}{T_0} &= \frac{V_{in}}{V_{ref}} \end{aligned}$$

**Nhận xét:** Kết quả biến đổi AD không phụ thuộc giá trị  $R$  và  $C$  của mạch tích phân.

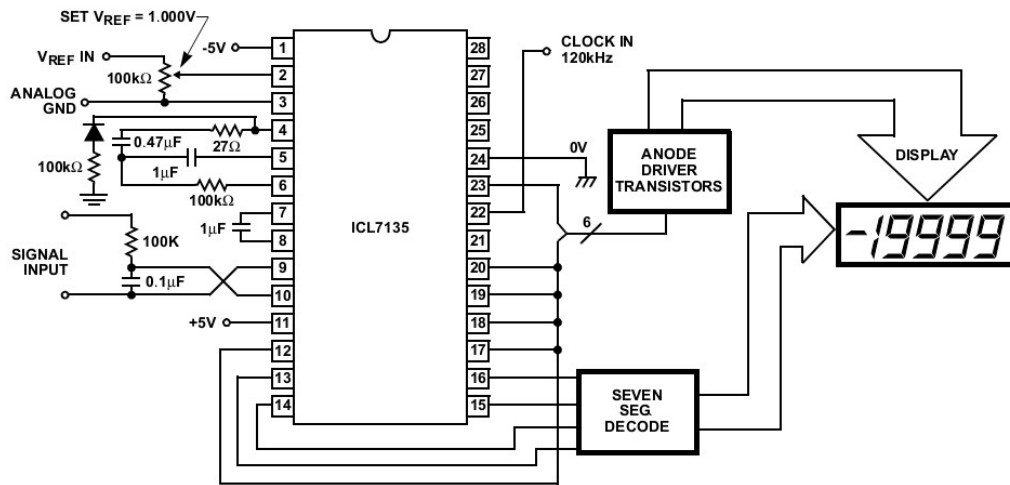
- Khoảng thời gian  $T_0, T_1$  được xác định bằng số xung nhịp ( $T_{ck}$ ) của bộ ADC.
  - Bước tích phân ( $-V_{in}$ ) được thực hiện trong  $n_0$  chu kỳ xung nhịp cố định:  $T_0 = n_0 T_{ck}$ .
  - Ở bước tích phân  $V_{ref}$ , một bộ đếm được kích hoạt và chạy từ 0, cho đến khi  $V_{tp}$  giảm về 0 thì dừng. Trị số bộ đếm lúc này là  $n_1$ . Như vậy, khoảng thời gian tích phân  $V_{ref}$  là  $T_1 = n_1 T_{ck}$ , ta có:

$$\begin{aligned} \frac{V_{in}}{V_{ref}} &= \frac{T_1}{T_0} = \frac{n_1 T_{ck}}{n_0 T_{ck}} = \frac{n_1}{n_0} \\ \Rightarrow n_1 &= \frac{n_0}{V_{ref}} V_{in} \end{aligned}$$

Trị số  $n_1$  chính là ngõ ra của ADC.

- Một số vi mạch ADC tích phân: TC5xx, TC71xx, TC850 (Microchip), ICL71xx (Maxim, Intersil)

**VD:** Xét bộ biến đổi AD và hiển thị dùng vi mạch ICL7135 có sơ đồ như hình:



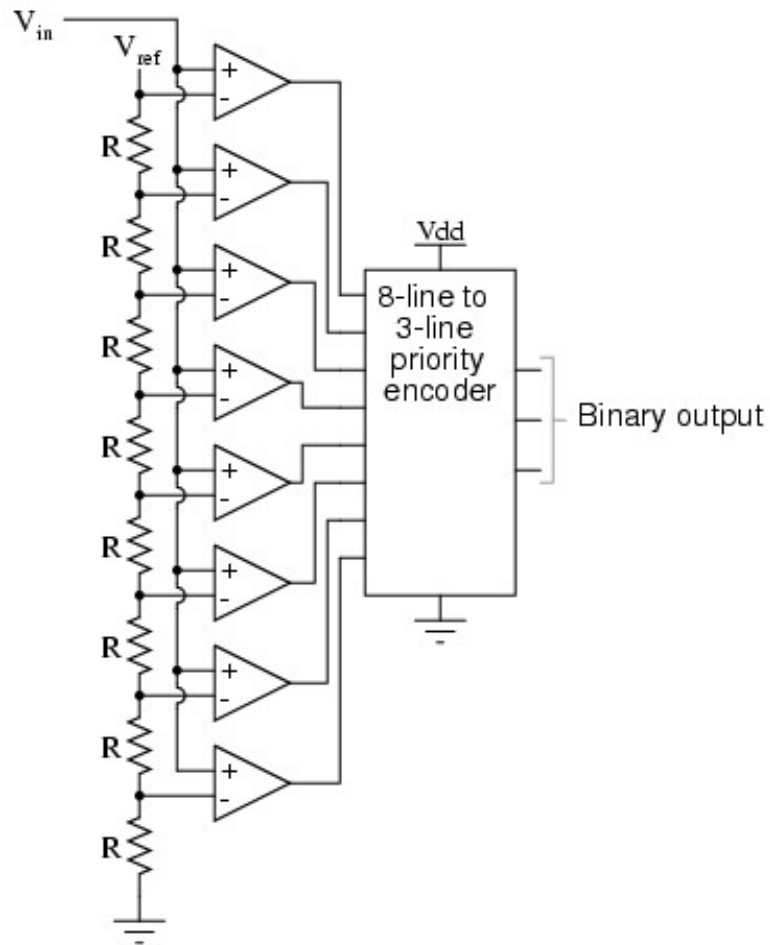
Sơ đồ mạch biến đổi AD và hiển thị dùng ICL7135

Kết quả biến đổi AD sẽ được hiển thị lên LED 7 đoạn  $4\frac{1}{2}$  digit (ký số). Vi mạch ICL7135 cố định số xung tích phân tín hiệu vào là 10000 xung. Theo hình trên, điện áp tham chiếu  $V_{ref} = 1,0\text{ V}$ .

Giả sử điện áp vào là  $0,7\text{ V}$ . Kết quả hiển thị sẽ là:

$$n_1 = \frac{n_0}{V_{ref}} V_{in} = \frac{10000}{1,0} 0,7 = 7000$$

#### 4.5.4) ADC song song



**VD:** Phân tích hoạt động của mạch ADC song song 8 bit khi  $V_{ref} = 5V$ ,  $V_{in} = 3,45V$ .