山东大学<u>计算机科学与技术</u>学院 计算机组成与设计 课程实验报告

学号: 202200130048 姓名: 陈静雯 班级: 6

实验题目: 七段译码设计

实验学时: 2 实验日期: 4.9

实验目的:

熟悉 Quartus II 的设计流程全过程,学习计数器的设计和硬件测试。掌握原理图的设计方法。

硬件环境: 康芯 KX-CDS EP4CE6/10 器件

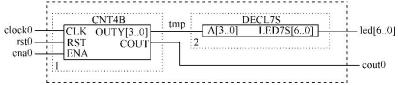
软件环境: quartus || 环境

实验内容与设计:

1、实验内容

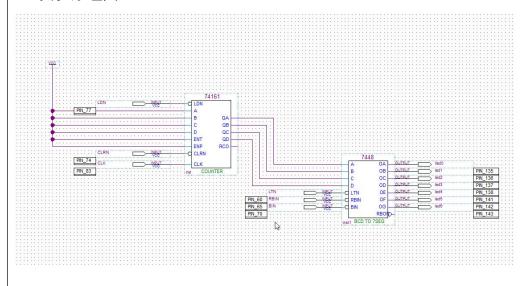
利用下原理示意图实现计数器的设计和硬件测试

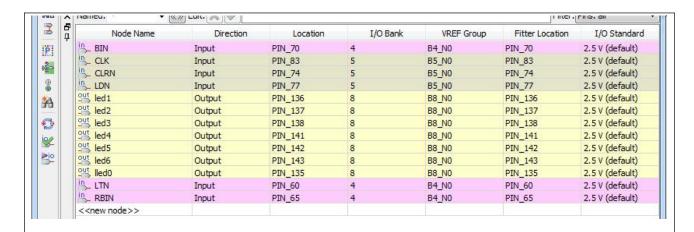
4位计数器连接7段译码,多数码管进行显示控制。



其中, CNT4B 采用 74161 计数器芯片实现, DECL7S 采用 7448 (共阳)设计。

2、实验原理图





3、实验步骤

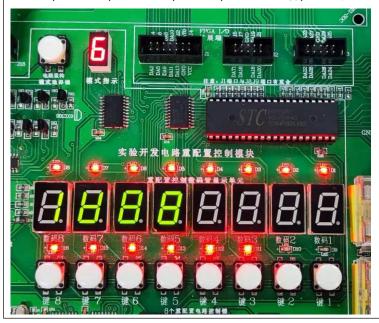
(1)设计工程文件,使实验平台工作于模式 6,锁定引脚并硬件下载测试,输入引脚 clock0 绑定于键 8,输入引脚 rst0 绑定于键 7,清零引脚绑定于键 6,输出引脚 led[6..0]绑定于数码 8。引脚锁定后进行编译、下载和硬件测试实验。将实验过程和实验结果写进实验报告。

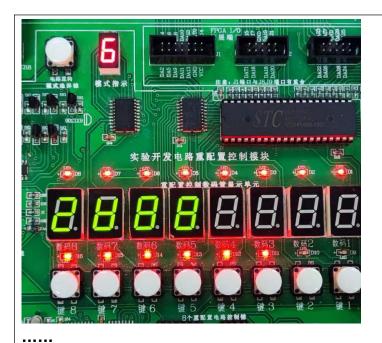
(2) 实验报告:将实验原理、设计过程、硬件测试结果写进实验报告。

4、实验结果

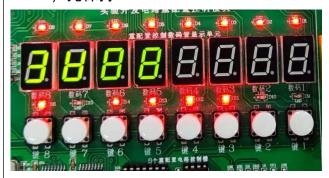
CLK=键 8, LDN=键 7, CLRN=键 6, BIN=键 5, RBIN=键 4, LTN=键 3 BIN、RBIN、LTN 都置 1

CLK=1, LDN=1, CLRN=1, 计数, 从 1 开始, 计到 14



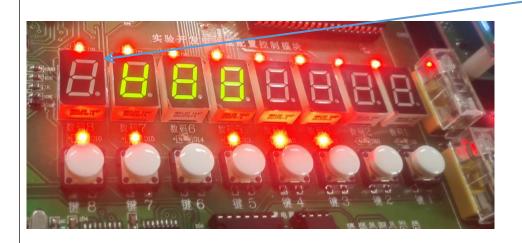


LDN=0, 先保持



当 CLK 从 0 变 1 时,输出为 ABCD,电路图中固定 ABCD 为 1111,所以 7448 输入 1111,输出显示数码管全灭(没有拍图)

用下面这张图将就一下,这里键6是LDN,键7是CLRN,键8是CLK,可以看到数码管全灭



键 6、CLRN=0, 清零



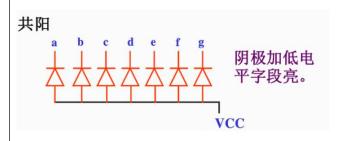
结论分析与体会:

1. 74161

74LS161功能表

CLK	CLRN	LDN	EP	ET	功能	A3A2A1A0	Q3Q2Q1Q0 xxxx		
Χ	0	Х	Х	Х	复位置0	xxxx			
1	1	0	x	х	预置 (寄存)	d3 d2 d1 d0	d3 d2 d1 d0		
X	1	1	0	Х	保持原数据	xxxx	保持原数据		
X	1	1	x	0	保持原数据	xxxx	保持原数据		
X	1	1	0	0	保持原数据	xxx	保持原数据		
↑	1	1	1	1	计数	xxxx	计数		

2.7448 共阳控制七段数码管



十进制 或功能	输			入	6		BI/			输		出			字
	LT	RBI	D	C	В	A	RBO	a	b	c	d	e	f	g	形
0	1	1	0	0	0	0	1	1	1	1	1	1	1	0	0
1	1	×	0	0	0	1	1	0	1	1	0	0	0	0	1
2	1	×	0	0	1	0	1	1	1	0	1	1	0	1	5
3	1	×	0	0	1	1	1	1	1	1	1	0	0	1	3
4	1	×	0	1	0	0	1	0	1	1	0	0	1	1	4
5	1	×	0	1	0	1	1	1	0	1	1	0	1	1	5
6	1	×	0	1	1	0	1	0	0	1	1	1	1	1	ь
7	1	×	0	1	1	1	1	1	1	1	0	0	0	0	٦
8	1	×	1	0	0	0	1	1	1	1	1	1	1	1	8
9	1	×	1	0	0	1	1	1	1	1	1	0	1	1	9
10	1	×	1	0	1	0	1	0	0	0	1	1	0	1	c
11	1	×	1	0	1	1	1	0	0	1	1	0	0	1	כ
12	1	×	1	1	0	0	1	0	1	0	0	0	1	1	u
13	1	×	1	1	0	1	1	1	0	0	1	0	1	1	Ē
14	1	×	1	1	1	0	1	0	0	0	1	1	1	1	Ł
15	1	\times	1	1	1	1	1	0	0	0	0	0	0	0	

注:实验报告的命名规则: 学号_姓名_实验 n_班级