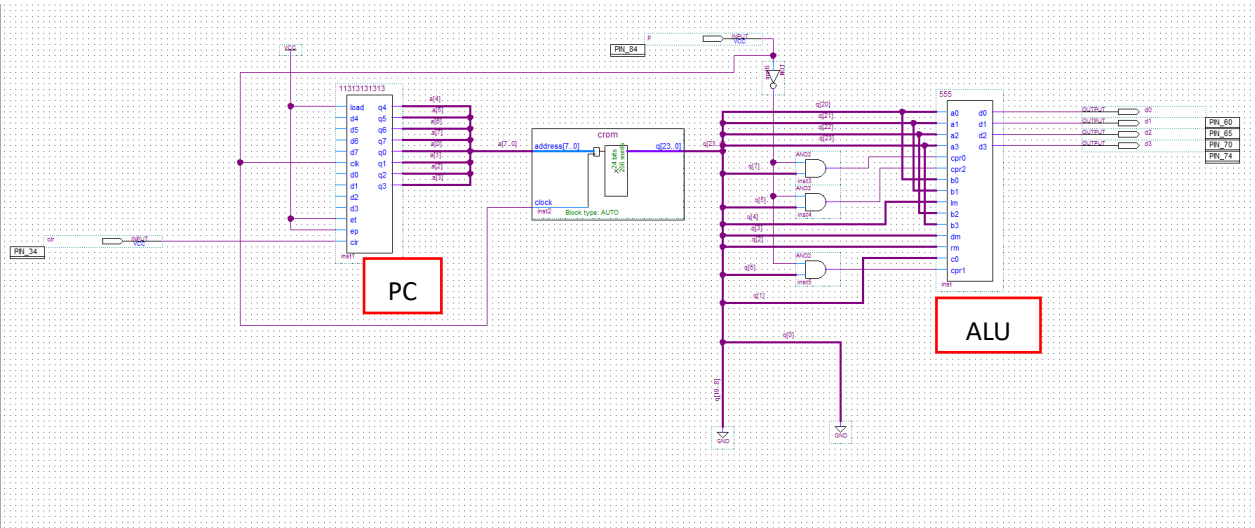
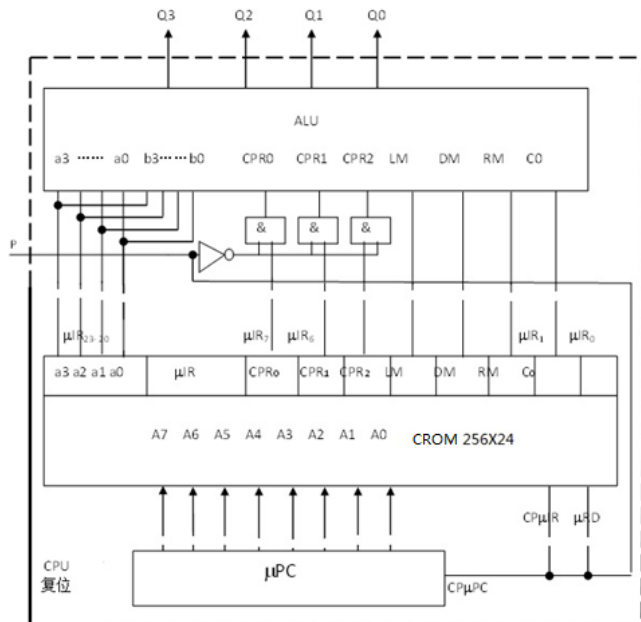


学号： 202200130048	姓名： 陈静雯	班级： 6																																																																																																											
实验题目： 综合实验																																																																																																													
实验学时： 2	实验日期： 5.28																																																																																																												
实验目的： 完成一个 CPU 综合实验，能够进行微指令的运行和存储																																																																																																													
硬件环境： 康芯 KX-CDS EP4CE6/10 器件																																																																																																													
软件环境： quartus II 环境																																																																																																													
<p>实验内容与设计：</p> <p>1、实验内容</p> <p>CPU 综合实验电路包括运算器电路和控制器电路。</p> <p>运算器由三个寄存器 R0、R1、R2、移位器、加法器等构成，并组装在一起构成 ALU 算术逻辑运算部件，参照四位补码运算器电路框图所示</p> <p>2、实验原理图</p>  <table border="1"> <thead> <tr> <th>Node Name</th> <th>Direction</th> <th>Location</th> <th>I/O Bank</th> <th>VREF Group</th> <th>Fitter Location</th> <th>I/O Standard</th> <th>Reserved</th> <th>Current Strength</th> <th>Slew Rate</th> <th>Differential Pair</th> </tr> </thead> <tbody> <tr> <td>in_dr</td> <td>Input</td> <td>PIN_34</td> <td>2</td> <td>B2_N0</td> <td>PIN_34</td> <td>2.5 V (default)</td> <td></td> <td>8mA (default)</td> <td></td> <td></td> </tr> <tr> <td>out_d0</td> <td>Output</td> <td>PIN_60</td> <td>4</td> <td>B4_N0</td> <td>PIN_60</td> <td>2.5 V (default)</td> <td></td> <td>8mA (default)</td> <td>2 (default)</td> <td></td> </tr> <tr> <td>out_d1</td> <td>Output</td> <td>PIN_65</td> <td>4</td> <td>B4_N0</td> <td>PIN_65</td> <td>2.5 V (default)</td> <td></td> <td>8mA (default)</td> <td>2 (default)</td> <td></td> </tr> <tr> <td>out_d2</td> <td>Output</td> <td>PIN_70</td> <td>4</td> <td>B4_N0</td> <td>PIN_70</td> <td>2.5 V (default)</td> <td></td> <td>8mA (default)</td> <td>2 (default)</td> <td></td> </tr> <tr> <td>out_d3</td> <td>Output</td> <td>PIN_74</td> <td>5</td> <td>B5_N0</td> <td>PIN_74</td> <td>2.5 V (default)</td> <td></td> <td>8mA (default)</td> <td>2 (default)</td> <td></td> </tr> <tr> <td>in_p</td> <td>Input</td> <td>PIN_84</td> <td>5</td> <td>B5_N0</td> <td>PIN_84</td> <td>2.5 V (default)</td> <td></td> <td>8mA (default)</td> <td></td> <td></td> </tr> </tbody> </table> <p><<new node>></p> <table border="1"> <thead> <tr> <th>Addr</th> <th>+0</th> <th>+1</th> <th>+2</th> <th>+3</th> <th>+4</th> <th>+5</th> <th>+6</th> <th>+7</th> <th>ASCII</th> </tr> </thead> <tbody> <tr> <td>000</td> <td>600080</td> <td>800040</td> <td>000028</td> <td>C00080</td> <td>300040</td> <td>000028</td> <td>000000</td> <td>000000</td> <td>..(..</td> </tr> <tr> <td>008</td> <td>000000</td> <td>000000</td> <td>000000</td> <td>000000</td> <td>000000</td> <td>000000</td> <td>000000</td> <td>000000</td> <td>.....</td> </tr> </tbody> </table>			Node Name	Direction	Location	I/O Bank	VREF Group	Fitter Location	I/O Standard	Reserved	Current Strength	Slew Rate	Differential Pair	in_dr	Input	PIN_34	2	B2_N0	PIN_34	2.5 V (default)		8mA (default)			out_d0	Output	PIN_60	4	B4_N0	PIN_60	2.5 V (default)		8mA (default)	2 (default)		out_d1	Output	PIN_65	4	B4_N0	PIN_65	2.5 V (default)		8mA (default)	2 (default)		out_d2	Output	PIN_70	4	B4_N0	PIN_70	2.5 V (default)		8mA (default)	2 (default)		out_d3	Output	PIN_74	5	B5_N0	PIN_74	2.5 V (default)		8mA (default)	2 (default)		in_p	Input	PIN_84	5	B5_N0	PIN_84	2.5 V (default)		8mA (default)			Addr	+0	+1	+2	+3	+4	+5	+6	+7	ASCII	000	600080	800040	000028	C00080	300040	000028	000000	000000	..(..	008	000000	000000	000000	000000	000000	000000	000000	000000
Node Name	Direction	Location	I/O Bank	VREF Group	Fitter Location	I/O Standard	Reserved	Current Strength	Slew Rate	Differential Pair																																																																																																			
in_dr	Input	PIN_34	2	B2_N0	PIN_34	2.5 V (default)		8mA (default)																																																																																																					
out_d0	Output	PIN_60	4	B4_N0	PIN_60	2.5 V (default)		8mA (default)	2 (default)																																																																																																				
out_d1	Output	PIN_65	4	B4_N0	PIN_65	2.5 V (default)		8mA (default)	2 (default)																																																																																																				
out_d2	Output	PIN_70	4	B4_N0	PIN_70	2.5 V (default)		8mA (default)	2 (default)																																																																																																				
out_d3	Output	PIN_74	5	B5_N0	PIN_74	2.5 V (default)		8mA (default)	2 (default)																																																																																																				
in_p	Input	PIN_84	5	B5_N0	PIN_84	2.5 V (default)		8mA (default)																																																																																																					
Addr	+0	+1	+2	+3	+4	+5	+6	+7	ASCII																																																																																																				
000	600080	800040	000028	C00080	300040	000028	000000	000000	..(..																																																																																																				
008	000000	000000	000000	000000	000000	000000	000000	000000																																																																																																				

3、实验步骤

(1) 调用 ALU 模块、 μ PC 模块及门电路按 CPU 综合实验结构框图完成连线。

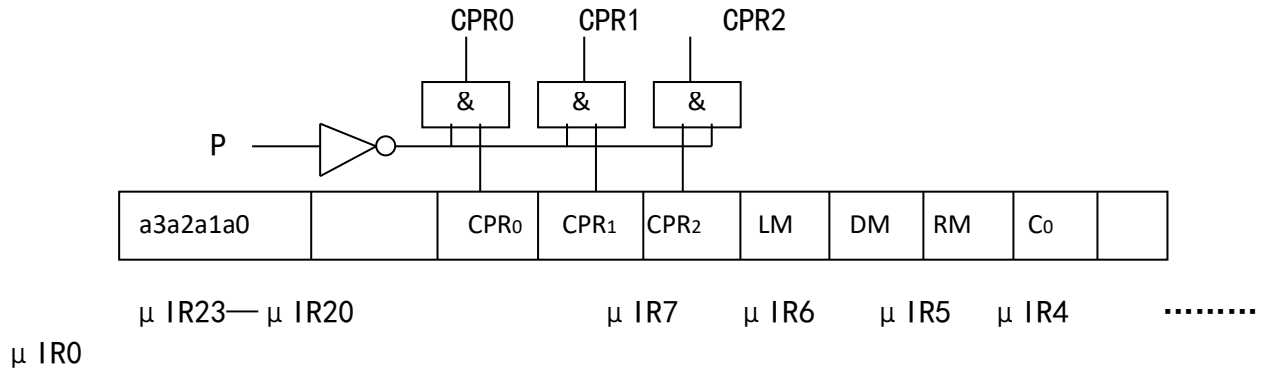
(2) 管脚定义：实验平台工作于模式 5，ALU 的输入数据 a3-a0 依次锁定在 $\mu\text{IR}23\text{--}\mu\text{IR}420$ 上，CPR0、CPR1、CPR2 依次锁定在 $\mu\text{IR}7\text{--}\mu\text{IR}5$ 上，LM、DM、RM、C0 依次锁定在 $\mu\text{IR}4\text{--}\mu\text{IR}1$ 上，P 锁定在键 8 上。Q3-Q0 依次锁定在 D4-D1 上。



(3) 适配、下载

(4) 编制微程序

微指令可确定如下格式:



将微指令格式分为两部分：前面部分 $\mu I_{R23} \sim \mu I_{R20}$ 可设置数据，后面部分 $\mu I_{R7} \sim \mu I_{R0}$ 可确定微命令，例：需要 CPR0 脉冲，该位为 1，否则为 0；备用位填 0。

0110+1000 的微程序。

寄存器分配：0110 送 R0、1000 送 R1、结果送 R2。

操作步骤	微指令	说明
------	-----	----

0 1 1 0→R0; 60 00 80H 存入控制存储器 ROM 的 0 单元。

↓

1 0 0 0→R1; 80 00 40H 存入控制存储器 ROM 的 1 单元。



$R0 + R1 \rightarrow R2$; 00 00 28H 存入控制存储器 ROM 的 2 单元。

(5) 功能检查

按 CPU 复位键清 μPC ，使之指向控制存储器的 0 号单元。

每按一次单脉冲键，便执行一条微指令。

按第 3 次单脉冲键，微程序执行完毕。

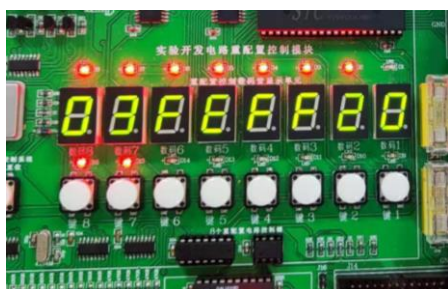
运算结果应存放在 R2 中，并用 LD3—0 指示。

4、实验结果

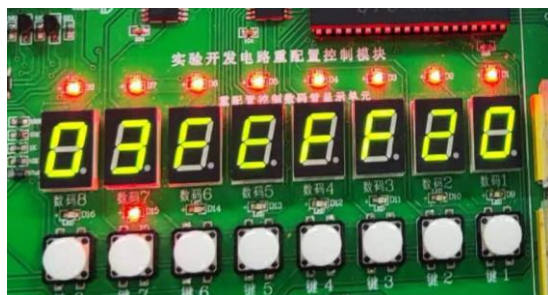
Addr	+0	+1	+2	+3	+4	+5	+6	+7	ASCII	
000	600080	800040	000028	C00080	300040	000028	000000	000000	..(..(..	
008	000000	000000	000000	000000	000000	000000	000000	000000	

键 8=clk=p，键 7=clrn，led4-1=输出 d3-0

按 mif 文件前三个指令所示，执行 $6+8=0110+1000=1110$ ，按三次 clk，输出 1110



地址 3~5，执行 $C+3=1100+0011=1111$ ，按三次 clk，输出 1111



结论分析与体会：

1. PC 不断地加 1，一个个读取 rom 地址中的 24 位指令，24 位的二进制数，高 4 位作为数据送进 ALU，低 8 位作为 ALU 的控制信号，最后输出 4 位运算后的结果

注：实验报告的命名规则：学号_姓名_实验 n_班级