山东大学 计算机科学与技术 学院

数字逻辑 课程实验报告

学号: 202200130048 | **姓名**: 陈静雯 | **班级**: 6

实验题目: 同步模 4 可逆计数器

实验目的:

(1) 学习同步时序电路的设计方法;

- (2) 了解可逆计数器的工作原理和设计实现;
- (3) 熟悉 EDA 工具软件的使用方法。

硬件环境:

- (1) 数字逻辑与计算机组成原理实验系统一台;
- (2) 三输入与门和非门电路若干。

软件环境:

(1) 操作系统为 WINDOWS XP 的计算机一台; Quartus II

实验步骤与内容:

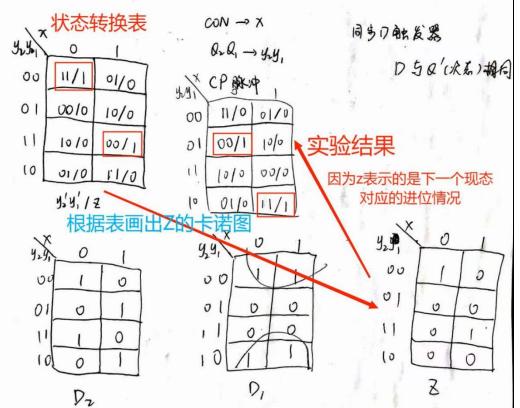
(包括设计的逻辑电路,采用的逻辑门,或者是前期采用基本逻辑电路实现的符合逻辑,写出逻辑表达式,结果预期(采用什么方式展示,如采用那几个发光二极管等),以及最终实现的结果(是否与预期的结果一致,若不一致,是什么问题造成的,经过哪些改进,达到了最终的正确结果)

在掌握同步时序逻辑电路设计方法的基础上,要求采用 D 触发器、二输入与非门、三输入与非门和异或门设计一个可逆模 4 计数器,其框图如图 3.11 所示,其中 CP 为计数脉冲输入端,CON 为可逆计数器的控制端(CON=1 进行加计数,CON=0 进行减计数),Q2Q1 位计数输出端,Z 为进位端。同步模 4 可逆计数器原理图如图 3.12 所示。

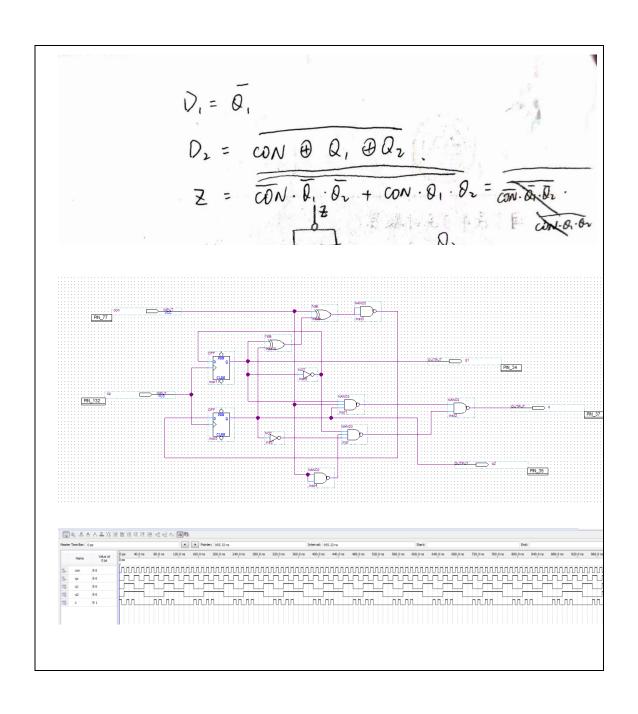


レンスノンタ

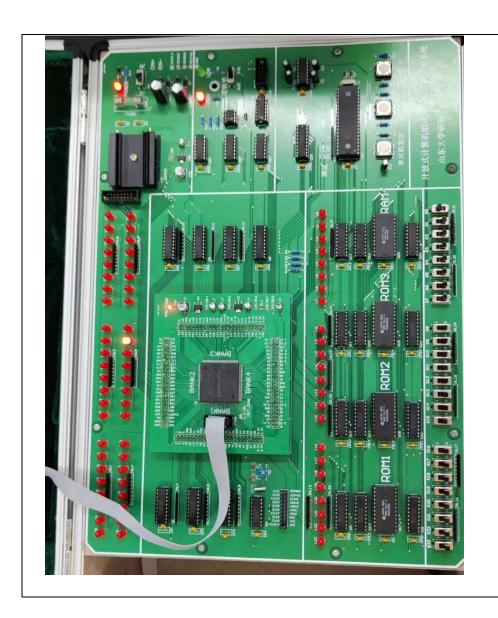
同步模4月运计数器



0 777		
$D_2 = y_2 y_1 x + y_2 y_1 x$	D1 = Y1	Z = y,y,x + y,y, x
+ 4,4, x + 4, y, X		7.5.X. U
$= \overline{y}_{\lambda} (\overline{y}, \overline{x} + y_{\lambda} x)$	根据y1y0次态画卡 得出z的表达式,	
+ y, (y, x+ \$, y, x)	可以得到与状态转	換表 リーン・シー
1	一致的结果	10 0 0
$= \widehat{y_{\nu}}(x O y_i) + y_{\nu}(X \oplus y_i)$)	Z= y, y, x+ y, y, x
$= \frac{\mathbf{F}_{\mathbf{y}}}{y_{2}(\mathbf{x} \oplus \mathbf{y})} + y_{2}(\mathbf{x} \oplus \mathbf{y})$) = y, 0 (x @ y,) =	第 页 外 图 X 图 Y 、







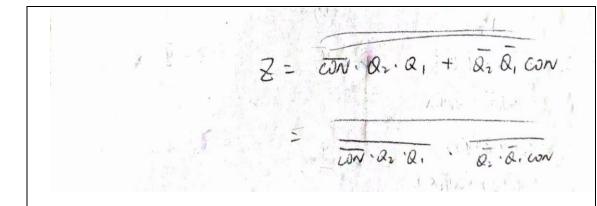


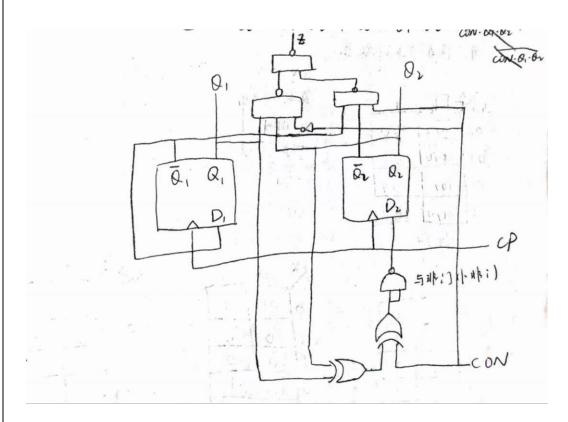


Con 为 1,表示现态+1,即 00,01,10,11,11+1=00,z表示进位,此时为 1。 Con 为 0,表示现态-1,即 11,10,01,00,00-1=11,z=1

上图 con 为 1, z 在现态为 10, 即次态(输出)为 11 的时候为 1, 因为 z 表示的是下一个现态+1 是否进位,同理,con 为 0, z 在 01 (输出为 00)的时候为 1

如果要正常在进位的时候 z 为 1, z 的卡诺图要根据 y1y0 的次态来画,最后结果如下。





结论分析与体会: