浙	江农	林大学	Ž _2	2014	2	015学	生第		_学其	月考试	
卷	( B≹	玄)									
学院:			专	业班级	:				学号:		
	メ <u>ン</u> で	ŧ ì	Ţ	线			要_	答	<del>.</del> 	题	
注	意事项	: 1,	本试卷		00分。2	、考试	: <u>必修</u> 时间				
	题号	_		三	四	五	六	七	八	得分	
	得分										
	评阅 人										
并 <sup>4</sup> 1.	<b></b> 手正确含	答案的说 0) <sub>10</sub> 化 D) <sub>16</sub>	选项填在 公成十六	题后的: 进制数:	括号内。 是 3. ( 7D0	每小匙 。 )) <sub>16</sub>	,选出一 <u>0</u> 2		<del>-</del>		
2.外存储器与内存储器相比,外存储器。											
A. 速度快,容量大,成本高 B. 速度慢,容量大,成本低 C. 速度快,容量小,成本高 D. 速度慢,容量大,成本高											
3.算术/逻辑运算单元 74181ALU 可完成。											
A. 16种算术运算功能 B. 16种逻辑运算功能 C. 16种算术运算功能和 16种逻辑运算功能											
	•		. ,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,,	除法运		T 75	=== + ^=	7 <i>66</i> 1	/O +L A	<b>.</b>	
							需要专门		/O指令 */***********************************	产组。	
A	. 统一编	i址法	₿.甲	出猵址》	カ C	. 网首都	是 [	リ. 网首都	那个是		

5. 描述多媒体 CPU基本概念中正确表述的句子是。
A. 多媒体 CPU是带有 MMX 技术的处理器
B.多媒体 CPU是非流水线结构
C. MMX 指令集是一种 MIMD (多指令流多数据流)的并行处理指
令
D.多媒体 CPU一定是 CISC机器
6.指令系统中采用不同寻址方式的目的主要是。
A. 可以直接访问外存
B. 实现存储程序和程序控制
C. 缩短指令长度,扩大寻址空间,提高编程灵活性
D. 提供扩展操作码的可能并降低指令译码难度
7.下面叙述中,是正确的。
A. 总线一定要和接口相连 B. 接口一定要和总线相连
C. 通道可以替代接口 D. 总线始终由 CPU控制和管理
8. CRT的颜色数为 256色,则刷新存储器每个单元的字长是。
A. 256位 B. 16位 C. 8位 D. 7位
9. 采用 DMA 方式传送数据时,每传送一个数据就要用一个。
A.指令周期 B.数据周期 C.存储周期 D.总线周期
10.CPU对通道的请求形式是。
A. 自陷 B. 中断
C. 通道命令 D. I/O指令
二、填空题(每题 2分,共 10分)
1.按IEEE754标准,一个浮点数由、和尾数三个域组成。
2. 二进制数 100110.011B的十进制数表示为。
3.流水 CPU中的主要问题是相关、相关和控制相关,为
此需要采用相应的技术对策,才能保证流水畅通而不断流。
4.形式指令寻址的方式,称为指令寻址方式,有顺序寻址和
<b>址两种。</b>

- 5.直接内存访问( DMA)方式中, DMA控制器从 CPU完全接管对 \_\_\_\_\_\_的控制,数据交换不经过 CPU,而直接在内存和 \_\_\_\_\_\_之间进行。
- 三、计算题 (共20分)
- 1. 求十进制数 -115的原码表示,反码表示,补码表示(用 8位二进制表示,并设最高位为符号位,真值为 7位)。(6分)
- 2. 设机器字长为 16位,定点表示时,尾数 15位,阶符 1位。
- (1) 定点原码整数表示时,最大正数为多少?最小负数为多少?
- (2) 定点原码小数表示时,最大正数为多少?最小负数为多少?( 8分)
- 3. 有一个 1024K x 3粒的存储器,由 128K x 粒的 DRAM 构成。问:
- (1) 总共需要多少 DRAM 芯片?
- (2)采用地址译码法需要多少位地址做芯片选择?( 6分)
- 四、简答题(每小题 5分,共20分)
- 1. CPU中的主要寄存器有哪些?

在CPU 中至少要有六类寄存器:指令寄存器( IR)、程序计数器( PC)、地址寄存器( AR)、数据寄存器( DR)、累加寄存器( AC)、程序状态字寄存器( PSW)。

2.什么是指令周期?什么是机器周期?什么是时钟周期?三者有什么关系?

指令周期:取出并执行一条指令的时间。

机器周期 :又称 CPU周期 , CPU访问一次内存所花的时间较长 , 因此用 从内存读取一条指令字的最短时间来定义。

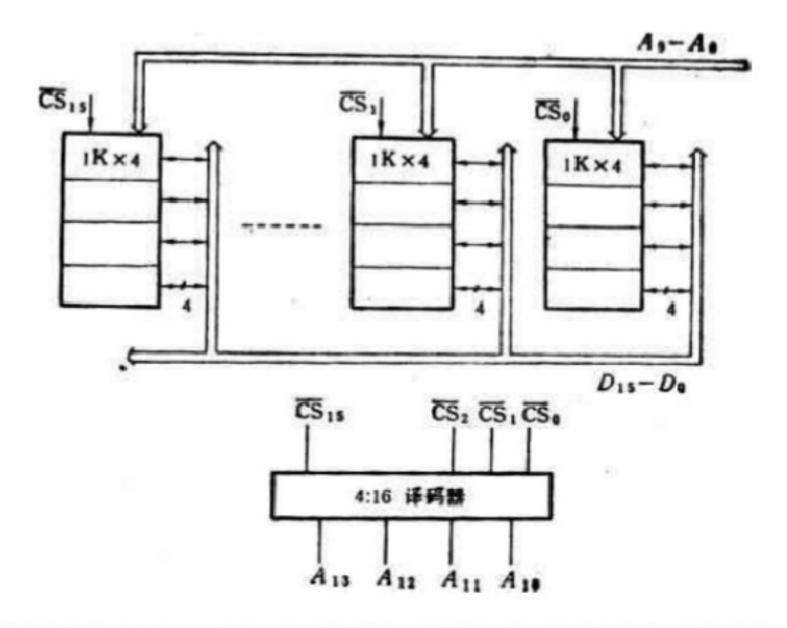
时钟周期:通常称为节拍脉冲或 T周期。处理操作的最基本单位,即 CPU 主频。

三者的关系:指令周期通常用若干个机器周期表示,而机器周期又包含若干个时钟周期。

3. 在计算机中, CPU管理外围设备有几种方式?

程序查询方式,程序中断方式,直接存储器( DMA )访问,通道控制方式,外围处理机( PPU)方式

- 4. 简要说明通用 I/O标准接口 SCSI的性能特点。
- (1) SCSI接口总线有 8条数据线、 1条奇偶校验线、 9条控制线组成。使用 50芯电缆,规定了两种电气条件:单端驱动和差分驱动。 (2) 总线时钟频率高 . (3) SCSI接口总线以菊花链形式最多可接 8台设备。 (4) 每个 SCSI设备有自己唯一的设备号 ID=0—7。ID=7的设备有最高优先 权,ID=0的设备优先权最低。采用分布式总线仲裁策略。(5) SCSI设备是指连接在 SCSI总线上的智能设备,即除主适配器HBA 外,其他 SCSI设备实际是外设的适配器或控制器。 (6) SCSI设备是智能设备,对 SCSI总线以至主机屏蔽了实际外设的固有物理属性,设备间可用一套标准命令进行数据传送。 (7) SCSI设备间是一种对等关系,而不是主从关系。
- 五、综合题(每小题 10分,共30分)
- 1. 有一个 16K× 1的存储器,由 1K× 位的 DRAM 芯片构成问:
- (1) 总共需要多少 DRAM 芯片?
- (2)画出存储体的组成框图。



- (3) 采用异步刷方式,在2ms时间内分散地把芯片64行刷新一遍,故刷新信号的时间间隔为2ms/64 = 31.25μs,即可取刷新信号周期为 30μs。
- (4) 如采用集中刷新方式, 假定 T 为读/写周期, 如 16 组同时进行刷新, 则所需刷新时间为 64T。 设 T 单位为 μs, 2ms=2000μs, 则死时间率 = ( 64T/2000) ×100%。
- 解: (1) 存储器的总容量为 16K×16 位=256K 位, 所以用 DRAM 芯片为 1K×4 位=4K 位, 故芯 256K 位/4K 位 = 64 片 片总数为:
- (2) 由于存储单元数为 16K, 故地址长度为 14 位(设 A13~A0)。芯片单元数为 1K 则占用地址 长度为 10 位 (A9~A0)。每一组 16 位 (4 片), 共 16 组, 组与组间译码采用 4: 16 译码。组成框 图如图所示。
- 2.某双面磁盘每面有 220道,内层磁道周长 70cm,位密度 400位/cm, 转速 3000转/分,问: (1)磁盘存储容量是多少? (2)数据传输率是多少?

(1)每道信息量 =400位/cm×70cm=2800位=3500B

每面信息量

 $=3500B \times 220=770000B$ 

磁盘总容量

=770000B × 2=1540000B (2)磁盘数据传输率,也即磁盘的带宽

Dr=r·N N 为每条磁道容量, N=3500B r 为磁盘转速

r=3000转/60S=50转/S 所以,Dr=r × N=50/S × 3500B=175000B/S

3. 一个组相连映射的 CACHE 由 64块组成,每组内包含 4块。主存包含

4096块,每块由 128字组成,访存地址为字地址。试问主存和高速存储器的地址各为几位?画出主存地址格式。

- 4.30一个组相联映射的cache由64块组成,每组内包含4块。 主存包含4096块,每块由128字组成,访存地址为字地址。 试问主存和cache的地址各位几位?画出主存的地址格式。
- 解: cache组数为 64/4=16
  cache容量为64 × 128=2<sup>13</sup>
  cache的地址为13位
  主存共分4096×128=2<sup>19</sup>
  主存的地址为19位
  地址格式为

主存子块标记(8位)	组地址(4位)	字块内地址(7位)
------------	---------	-----------