

BÁO CÁO THỰC HÀNH

Họ tên	Chu Quang Cường	Lớp: PH002.P15.2
MSSV	24520236	STT: 09
Bài Thực Hành	Báo Cáo LAB Học Bù Về Nhà	
CBHD	Trương Văn Cường	

1 Yêu cầu thực hành

Về phần trình bày:

- Sinh viên trình bày đúng theo định dạng báo cáo mà CBHD đưa ra.
- Cần chú thích bảng, hình (nếu có).
- Sử dụng chức năng Insert Caption và Cross-reference cho chú thích Bảng, Hình
- Sử dụng tính năng Screenshot để chụp kết quả mô phỏng.

Quy trình thực hành:

- Sinh viên chuẩn bị bài ở nhà, và có mặt đúng giờ tại phòng LAB.
- Sinh viên thực hành theo hướng dẫn, và nộp bài đúng hạn.
- Hoàn thành bài tập về nhà (nếu có)
- Tất cả các bài báo cáo có hành vi sao chép của nhau sẽ bị **điểm 0**

Điểm buổi thực hành

Chuyên cần (20%)		
Trình bày (20%)		
Nội dung thực hành (60%)		
Câu 1:		
Câu 2:		
Tổng (100%)		

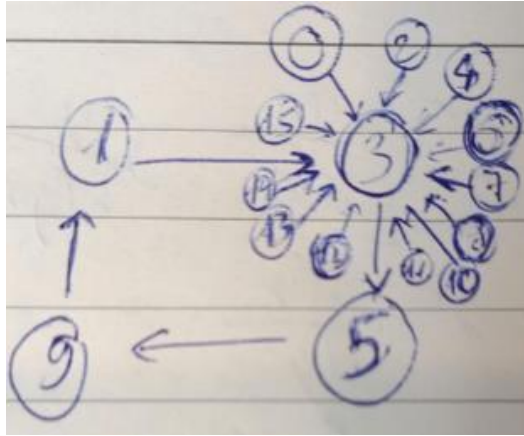
Bài tập thực hành:

1. Thiết kế mạch đếm chu trình 1 – 3 – 5 – 9 – 1 – 3 – 5 ...

1. Thực hành:

1. Thiết kế mạch đếm chu trình 1 – 3 – 5 – 9 – 1 – 3 – 5 ...

- Do chu trình đếm 1 – 3 – 5 – 9 – 1 – 3 – 5 ... nên số FF tối thiểu phải là 4
- Biểu đồ chuyển trạng thái:



- Lập bảng trạng thái:

CLK	TTHT				TTKT			
	D	C	B	A	D ⁺	C ⁺	B ⁺	A ⁺
1	0	0	0	0	0	0	1	1
2	0	0	0	1	0	0	1	1
3	0	0	1	0	0	1	0	1
4	0	0	1	1	0	0	1	1
5	0	1	0	0	1	0	0	1
6	0	1	0	1	0	0	1	1
7	0	1	1	0	0	0	1	1
8	0	1	1	1	0	0	1	1
9	1	0	0	0	0	0	0	1
10	1	0	0	1	0	0	1	1
11	1	0	1	0	0	0	1	1
12	1	0	1	1	0	0	1	1
13	1	1	0	0	0	0	1	1
14	1	1	0	1	0	0	1	1
15	1	1	1	0	0	0	1	1
16	1	1	1	1	0	0	1	1

- Lập bảng kích thích của mạch:

CLK	TTHT				TTKT				Ngõ vào các FF							
	D	C	B	A	D ⁺	C ⁺	B ⁺	A ⁺	J _D	K _D	J _C	K _C	J _B	K _B	J _A	K _A
1	0	0	0	0	0	0	1	1	0	X	0	X	1	X	1	X
2	0	0	0	1	0	0	1	1	0	X	0	X	1	X	X	0
3	0	0	1	0	0	1	0	1	0	X	1	X	X	1	1	X
4	0	0	1	1	0	0	1	1	0	X	0	X	X	0	X	0
5	0	1	0	0	1	0	0	1	1	X	X	1	0	X	1	X
6	0	1	0	1	0	0	1	1	0	X	X	1	1	X	X	0
7	0	1	1	0	0	0	1	1	0	X	X	1	X	0	1	X
8	0	1	1	1	0	0	1	1	0	X	X	1	X	0	X	0
9	1	0	0	0	0	0	0	1	X	1	0	X	0	X	1	X
10	1	0	0	1	0	0	1	1	X	1	0	X	1	X	X	0
11	1	0	1	0	0	0	1	1	X	1	0	X	X	0	1	X
12	1	0	1	1	0	0	1	1	X	1	0	X	X	0	X	0
13	1	1	0	0	0	0	1	1	X	1	X	1	1	X	1	X
14	1	1	0	1	0	0	1	1	X	1	X	1	1	X	X	0
15	1	1	1	0	0	0	1	1	X	1	X	1	X	0	1	X
16	1	1	1	1	0	0	1	1	X	1	X	1	X	0	X	0

- Bìa Karnough:

DC \ BA		DC			
		00	01	11	10
00			1	X	X
01				X	X
11				X	X
10				X	X

DC \ BA		DC			
		00	01	11	10
00		X	X	1	1
01		X	X	1	1
11		X	X	1	1
10		X	X	1	1

$$\Rightarrow J_D = CB'A'$$

$$\Rightarrow K_D = 1$$

DC \ BA		DC			
		00	01	11	10
00	00		X	X	
01	01		X	X	
11	11		X	X	
10	10	1	X	X	

DC \ BA		DC			
		00	01	11	10
00	00	X	1	1	X
01	01	X	1	1	X
11	11	X	1	1	X
10	10	X	1	1	X

$$\Rightarrow J_C = D'BA'$$

$$\Rightarrow K_C = 1$$

DC \ BA		DC			
		00	01	11	10
00	00	1			1
01	01	1	1	1	1
11	11	X	X	X	X
10	10	X	X	X	X

DC \ BA		DC			
		00	01	11	10
00	00	X	X	X	X
01	01	X	X	X	X
11	11				
10	10	1			

$$\Rightarrow J_B = A + C'$$

$$\Rightarrow K_B = D'C'A'$$

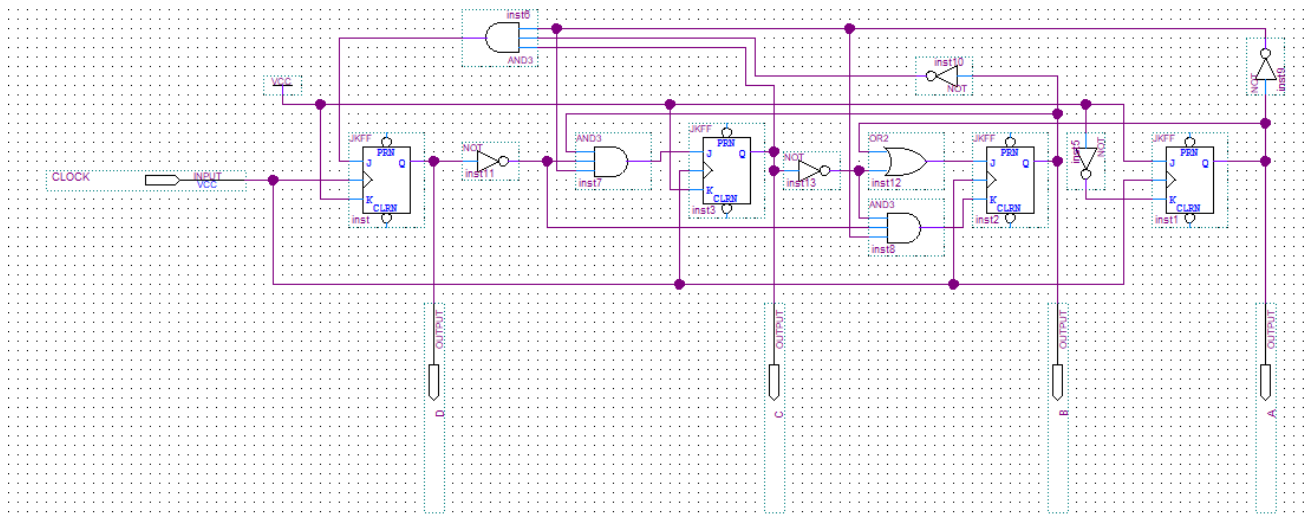
DC \ BA	00	01	11	10
00	1	1	1	1
01	X	X	X	X
11	X	X	X	X
10	1	1	1	1

DC \ BA	00	01	11	10
00	X	X	X	X
01				
11				
10	X	X	X	X

$$\Rightarrow J_A = 1$$

$$\Rightarrow K_A = 0$$

- Thiết kế mạch logic:



Chú thích:

- Bộ đếm đồng bộ có chu trình là 1 – 3 – 5 – 9 – 1 – ...
- Các trạng thái còn lại gồm 0, 2, 4, 6, 7, 8, 10, 11, 12, 13, 14, 15 sẽ trả về 3 rồi tiếp tục theo chu trình kín của bộ đếm.

Trong mạch có:

$$J_D = CB'A', K_D = 1, J_C = D'BA', K_C = 1,$$

$$J_B = A + C', K_B = D'C'A', J_A = 1, K_A = 0$$