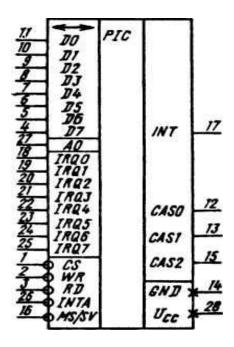
KP580**BH**59

Микросхема представляет собой программируемый контроллер прерываний. Обслуживает до 8 запросов на прерывание микропроцессора, поступающих от внешних устройств. В ИС предусмотрена возможность расширения числа обслуживаемых запросов до 64 путем ее каскадного соединения. Позволяет сократить средства программного обеспечения и затраты времени на выполнение прерываний в системах с приоритетами многих уровней. Содержит 2150 интегральных элементов. Корпус типа 2121.28-6, масса не более 7,5 г



Условное графическое обозначение КР580ВН59

Назначение выводов: 1 - вход выбор микросхемы \overline{CS} ; 2 - вход запись информации \overline{WR} ; 3 - вход чтение информации \overline{RD} ; 4...11 - входы/выходы канала данных D7...D0; 12, 13, 15 - входы/выходы шины каскадирования CAS2...CAS0; 14 - общий; 16 - вход выбор ведомой микросхемы; 17 - выход прерывание (запрос прерывания микропроцессору); 18...25 - входы запроса прерывания от устройств ввода/вывода IRQ7..JRQ0; 26 - вход подтверждения прерывания \overline{INTA} ; 27 - вход адрес A0; 28 - напряжение питания.

Электрические параметры

Номинальное напряжение питания	5 B ± 5%
Выходное напряжение низкого уровня	
Выходное напряжение высокого уровня	≥ 2,4 B
Выходное напряжение высокого уровня сигнала INT	≥ 3,5 B

Входное напряжение низкого уровня	0,5+0,8 В
Входное напряжение высокого уровня	.2,25,5 в
Ток потребления	.≤ 100 mA
Ток утечки на входах	
Выходной ток в состоянии "выключено"	
Входной ток	.≤ -300 мкА
Время установления сигналов $\overline{\mathit{CS}}$ и А 0	
относительно сигнала \overline{RD}	.≥ 50 нс
Время сохранения сигналов $\overline{\mathit{CS}}$ и А 0	
относительно сигнала \overline{RD}	
Длительность сигналов \overline{RD} , \overline{WR} и \overline{INTA}	.≥ 420 нс
Время установления сигналов $\overline{\mathit{CS}}$ и А 0	
относительно сигнала \overline{WR}	.≥ 50 нс
Время сохранения сигналов $\overline{\mathit{CS}}$ и А 0	
относительно сигнала \overline{WR}	.≥ 150 нс
Время установления сигнала D7D0	
относительно сигнала \overline{WR}	.≥ 300 нс
Время сохранения сигнала D7D0	
относительно сигнала \overline{WR}	.≥ 40 нс
Время восстановления сигналов \overline{RD} , \overline{INTA} , \overline{WR}	
Время восстановления сигнала IRQ7IRQ0	.≥ 100 нс
Время задержки сигнала INT относительно сигнала $\overline{INTA2}$.≤ 950 нс
Время задержки сигнала CAS2CAS0	
относительно сигналов $\overline{INTA1}$, $\overline{INTA3}$.≤ 400 нс