

Examen d'électronique numérique

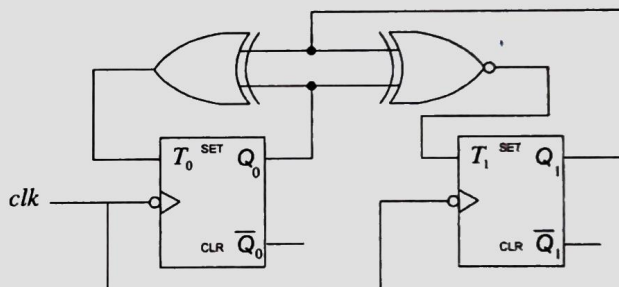
(Durée 1h30, aucun document ni calculatrice autorisés)

Exercice 1

1. Faire la synthèse d'un demi soustracteur ($A - B$) en utilisant un décodeur $2 \rightarrow 4$. Le décodeur possède une entrée de validation (EN) active sur niveau bas.
2. Faire la synthèse d'un demi additionneur en utilisant un démultiplexeur $1 \rightarrow 4$.
3. Faire la synthèse d'un additionneur complet en utilisant :
 - (a) Un multiplexeur $4 \rightarrow 1$. On prendra AB comme entrées de sélection
 - (b) Un multiplexeur $2 \rightarrow 1$. On prendra C_i comme entrée de sélection

Exercice 2 :

Donner la suite des états du compteur de la figure suivante. On suppose qu'au début le compteur est à zéro : $(Q_1 Q_0) = (00)$



Exercice 3

Analysez le fonctionnement du compteur suivant en dressant sa table d'états pour les six premières impulsions d'horloge. Déterminez la suite des nombres de ce compteur. On suppose qu'au début le compteur est à zéro.

