

История RISC-V

Оглавление

История RISC-V	1
Введение	2
История RISC-V	3
Как все начиналось	3
Важность открытого кода и открытых стандартов	3
История RISC и открытых ISA	4
Происхождение RISC-V: Исследования архитектур процессоров в университете Беркли	5
Влияние DARPA	6
Информация о возникновении названия RISC-V	8
RISC-V International	9
Что такое RISC-V International?	9
Членство RISC-V International	10
Международное управление RISC-V	11
Рабочая модель сообщества RISC-V	12
Отношения RISC-V с Linux Foundation	12
Список источников	13

Введение

В этой главе рассматривается все, что нужно знать об международной ассоциации RISC-V, которая имеет название RISC-V International. Будет рассмотрена история RISC-V от ее возникновения как академической программы до ее нынешнего воплощения как глобальной некоммерческой организации. Также будут описаны отдельные технические и нетехнические организации внутри RISC-V International.

В процессе знакомства с этой главой вы узнаете:

- как была создана архитектура набора команд (Instruction Set Architecture, ISA) RISC-V;
- структуру RISC-V International;
- как организации-участники работают вместе для развития сообщества с открытым исходным кодом.

История RISC-V

Как все начиналось

История RISC-V начинается в лаборатории параллельных вычислений Калифорнийского университета в Беркли. В начале мы обсудим важность открытого исходного кода и открытых стандартов, поскольку они непосредственно относятся к процессу разработки и открытому лицензированию ISA RISC-V, а также рассмотрим небольшую историю обработки RISC и других открытых (или полуоткрытых) ISA.

Важность открытого кода и открытых стандартов

Технологии не существуют в изоляции, если только речь не идет об исключительно простых, не связанных между собой устройствах, таких как фонарик. И даже там нужно полагаться на международные стандарты, чтобы соединить батарейку с лампочкой. Поскольку мир технологий становится все более сложным и более взаимосвязанным, глобальные стандарты обеспечивают обществу возможность реализовать преимущества функциональной совместимости от изобретателя до потребителя.

Стандарты стимулируют инновации на уровне базовой платформы – от стандарта винтового соединения до стандарта превращения кремния в микропроцессор. Введение добровольных стандартов в машиностроении [1] началось более века назад. В конце 1980-х – 1990-х годов Тим Бернерс-Ли¹ возглавил революцию по стандартизации протоколов, которые используются в Интернете (URL, HTML, HTTP, W3C), что можно назвать самым крупным достижением в области технологических утилит в современной истории. Существует множество примеров, которые лежат в основе технологий, которыми мы пользуемся каждый день.

Прогресс в стандартизации программного и аппаратного обеспечения путем глобального сотрудничества и консенсуса, а также разработка и распространение программного и аппаратного обеспечения с открытым исходным кодом серьезно ускорили технический прогресс. Предоставление RISC-V открытому сообществу, как для стандартизации, так и для постоянного совершенствования посредством открытого сотрудничества, лежит в основе RISC-V International. Отсутствие сотрудничества и открытого доступа к RISC-V ISA и открытым расширениям приведет к фрагментации, разделению и созданию множества стандартов. Такая множественность снижает стратегическую ценность и долговечность архитектуры, поскольку поставщики технологий

¹ https://en.wikipedia.org/wiki/Tim_Berners-Lee

полагаются на глобальные стандарты для развития партнерских отношений и цепочек поставок, а также для участия в глобальных рынках своих продуктов и услуг.

Являясь архитектурой набора команд, RISC-V сама по себе не является «открытым исходным кодом» как программное обеспечение, поскольку ISA не состоит из исходного кода. Тем не менее, это открытая спецификация, и она выпущена под лицензией Creative Commons. Другие компоненты в рамках RISC-V, такие как программное обеспечение и тесты соответствия, используют соответствующие лицензии (например, BSD и MIT), которые сохраняют первоначальное намерение сделать архитектуру RISC-V доступной для всех.

История RISC и открытых ISA

Вычислители с сокращенным набором команд² – Reduced Instruction Set Computer (RISC) – имеют долгую и обширную историю, которая начинается в Калифорнийском университете в Беркли (UCB). Во многом история RISC связана с историей процессоров MIPS, которая началась почти в то же время в Стэнфорде в 1980-х годах. Обе процессорные архитектуры по-разному добились большого коммерческого успеха, хотя архитектура RISC, вероятно, более узнаваема по некоторым очень популярным разработкам, включая линейку SPARC от Sun Microsystems, линейку Alpha от DEC, процессоры i860 и i960 от Intel и вездесущие процессоры ARM, которыми сегодня оснащены миллиарды устройств от многих производителей чипов. RISC-V – это новая итерация этой архитектуры набора инструкций.

Многие RISC, MIPS и другие конструкции были «открытыми» в той или иной степени. В 2005 году компания Sun Microsystems открыла архитектуру SPARC, создав проект OpenSPARC под лицензией GNU Public License (GPL). Проект OpenRISC предоставляет 32- и 64-разрядные ядра через сообщество OpenCores под лицензией Lesser GNU Public License (LGPL), которая является несколько менее ограниченной, чем GPL. Архитектура MIPS, принадлежащая Wave Computing, предоставлялась по лицензии «открытого использования» в рамках пилотной программы, которая была закрыта в 2019 году. Даже ARM, которая ранее показывала свою архитектуру только обладателям платных лицензий, теперь сделала свою архитектуру частично открытой для изменений со стороны своих партнеров. Все эти усилия направлены на то, чтобы сбалансировать потребности партнеров и заинтересованных сторон с реалиями рынка, международными законами об интеллектуальной собственности и существующим трендом в отрасли, который неумолимо ведет к открытому исходному коду, открытым спецификациям и открытым стандартам.

² <https://ru.wikipedia.org/wiki/RISC>

Таким образом, открытие архитектуры набора инструкций – это одновременно и очень ценная работа, и очень сложная задача – она требует сотрудничества между многими заинтересованными сторонами, защиты от патентных и других правовых нарушений, а также свободного доступа к праву собственности для тех, кто в результате рассчитывает коммерциализировать свои разработки. RISC-V добилась огромного успеха благодаря своей приверженности полностью открытой архитектуре, защите интеллектуальной собственности, предусмотренной и согласованной всеми участниками в соглашении о членстве, внутренних правилах и неуклонной приверженности сообществу.

Происхождение RISC-V: Исследования архитектур процессоров в университете Беркли

Профессор Крсте Асанович и аспиранты Юнсуп Ли и Эндрю Ватерман начали разработку набора инструкций RISC-V в мае 2010 года в рамках Лаборатории параллельных вычислений³ (Par Lab) в Калифорнийском университете в Беркли, директором которой был профессор Дэвид Паттерсон. Par Lab была пятилетним проектом по развитию параллельных вычислений, финансируемым Intel и Microsoft⁴ в размере \$10 млн. в течение 5 лет, с 2008 по 2013 год. Он также получил финансирование от нескольких других компаний и штата Калифорния. Язык описания аппаратуры Chisel, который использовался для проектирования многих процессоров RISC-V, также был разработан в Par Lab. Подробнее о Par Lab можно узнать в книге Паттерсона, Гэннона и Вринна *"The Berkeley Par Lab: Прогресс на ландшафте параллельных вычислений"* [2].

Хотя проект в целом не имел федерального финансирования, Юнсуп Ли и Эндрю Ватерман получили финансирование от проекта DARPA POEM photonics, который финансировал часть разработки реализации процессора (но не RISC-V ISA). Средства были направлены на фундаментальные исследования⁵ через MIT в качестве основного контракта с Международным институтом компьютерных наук [3] в качестве субподряда.

Все проекты лаборатории Par Lab были с открытым исходным кодом по лицензии Berkeley Software Distribution (BSD), включая RISC-V и Chisel. Отчет Par Lab Waterman, A., Lee, Y., Patterson, D. A., and Asanović, K. (2011). The RISC-V Instruction Set Manual, Volume I: Base User-Level ISA (EECS-2011-62) [4] является первой публикацией, в которой описывается набор инструкций RISC-V.

³ <https://parlab.eecs.berkeley.edu/>

⁴ <https://parlab.eecs.berkeley.edu/sponsors>

⁵ https://www.rand.org/content/dam/rand/pubs/monograph_reports/MR1194/MR1194.appb.pdf

Промышленные спонсоры лаборатории UC Berkeley ParLab предоставили начальное финансирование, которое было использовано для разработки RISC-V. Они не просили RISC-V в явном виде— их интересовали системы параллельной обработки данных.

Помимо этой первой публикации, основные вехи развития RISC-V включают первую реализацию чипа RISC-V в 28-нм FDSOI (предоставленного компанией ST Microelectronics [5] из Швейцарии) в 2011 году, публикацию статьи о преимуществах открытых наборов инструкций [6] в 2014 году, первый семинар по RISC-V [7], проведенный в январе 2015 года, и запуск Фонда RISC-V Foundation [8] в том же году с 36 членами-основателями [9].

Сама спецификация ISA, то есть машинный код набора команд набора инструкций, была выпущена под разрешительной лицензией (похожей на лицензию BSD), когда были опубликованы технические отчеты ISA, хотя сам текст технического отчета (выражение спецификации) был позже помещен под лицензию Creative Commons, чтобы его могли улучшать внешние авторы, включая RISC-V Foundation.

Ни в одном из этих проектов не было подано ни одного патента, связанного с RISC-V, поскольку сама по себе ISA RISC-V не представляет никакой новой технологии. ISA RISC-V основана на идеях компьютерной архитектуры, которым уже не менее 40 лет [10]. Реализации процессоров RISC, в том числе и основанные на других открытых стандартах ISA, широко доступны у различных производителей по всему миру.

Всемирный интерес к RISC-V вызван не тем, что это новая технология разработки процессоров. Интерес вызван тем, что это общий свободный и открытый стандарт, на который можно переносить программное обеспечение, и который позволяет любому свободно разрабатывать собственное оборудование для работы программного обеспечения. RISC-V International не управляет и не делает доступными какие-либо реализации RISC-V с открытым исходным кодом, а только разрабатывает стандартные спецификации. Программное обеспечение RISC-V управляется соответствующими проектами программного обеспечения с открытым исходным кодом.

Для дополнительной информации смотрите статью Чена и Паттерсона под названием *"Генеалогия RISC-V"* [11].

Влияние DARPA

После изобретения RISC-V многие проекты использовали его, включая исследовательские программы, финансируемые Агентством перспективных оборонных исследовательских проектов [12] (DARPA), во многих технологических задачах и во многих компаниях. Стандарты с открытым исходным кодом обеспечивают большие преимущества для американских

налогоплательщиков, снижая стоимость разработки передовых военных систем, а также повышают безопасность, позволяя правительству создавать свои собственные доверенные реализации по низкой цене. Так, несколько десятилетий назад BBC США разработали открытый стандарт MIL-STD-1750 16-разрядного процессора ISA⁶ для военных приложений по тем же причинам.

На смену лаборатории Par пришла лаборатория ASPIRE в Калифорнийском университете в Беркли [13], которую возглавлял Крсте Асанович. Она просуществовала с 2013 по 2018 год и привела к созданию нескольких микропроцессоров, совместимых с RISC-V. Она получала финансирование от DARPA, а также от многих компаний. Финансирование DARPA было финансированием фундаментальных исследований (категория 6.1)⁷.

Финансирование фундаментальных исследований в университетах в основном предназначено для незасекреченных исследований с разрешением публичного распространения результатов. Такое финансирование является стандартной моделью федеральных грантов США для университетов и позволяет публиковать результаты исследований для ознакомления общественностью во всем мире. Правительство сохраняет за собой права на использование любой технологии, разработанной в ходе финансируемого исследования, но, если не оговорено отдельно, не ограничивает эту технологию..

Смежная программа DARPA по фотонике существовала до RISC-V и финансировала исследования в MIT в 2006 году. Исследование поддерживало разработку интегрированной кремниевой фотоники. Более поздние этапы финансирования в MIT и Беркли были использованы для создания прототипов чипов, которые включали ядра RISC-V в качестве управляющего ядра для демонстрации фотонных связей.

Лаборатория ASPIRE Lab финансировалась программой DARPA Power Efficiency Revolution for Embedded Computing Technologies (PERFECT). Целью программы была разработка революционных подходов, а также технологий и методов, обеспечивающих энергоэффективность, необходимую для встраиваемых вычислительных систем. Исследователи использовали системы на базе RISC-V для демонстрации идей этой программы.

Во всех этих финансируемых проектах спецификация RISC-V ISA и ядра RISC-V с открытым исходным кодом не являлись результатом гранта. RISC-V был управляющим ядром, отдельно разработанным для демонстрации финансируемых исследований.

⁶ <https://en.wikipedia.org/wiki/MIL-STD-1750A>

⁷ https://www.rand.org/content/dam/rand/pubs/monograph_reports/MR1194/MR1194.appb.pdf

Хотя DARPA не финансировала первоначальное определение RISC-V ISA, ее финансирование сыграло значительную роль в его последующем развитии. В связанных статьях «о машине для голосования SSITH» [14] и презентации Линтона Салмона для Министерства обороны США [15] подробно описаны некоторые из областей, где исследования DARPA продолжают поддерживать RISC-V.

DARPA финансирует большой набор программ, связанных с аппаратными технологиями с открытым исходным кодом. RISC-V International никогда не получала финансирования от DARPA, а также не стремилась получить финансирование от какого-либо правительства.

Информация о возникновении названия RISC-V

Как RISC-V получила свое название? Часть «RISC» достаточно очевидна, но почему она имеет номер 5, и почему это обозначено римской цифрой? Ответ кроется в сноске во введении к самой спецификации ISA:

Название RISC-V было выбрано, чтобы обозначить пятый крупный проект RISC ISA от UC Berkeley (первые четыре были «RISC-I [15]», «RISC-II [8]», «SOAR [21]» и «SPUR [11]»). Римская цифра "V" использовалась для обозначения "вариаций" и "векторов", поскольку поддержка различных архитектурных исследований, включая параллельные ускорители данных, является явной целью разработки ISA.

RISC-V International

Что такое RISC-V International?

Фонд RISC-V Foundation [16] был основан в 2015 году для создания открытого, совместного сообщества разработчиков программного и аппаратного обеспечения на базе RISC-V ISA. Фонд (некоммерческая корпорация, контролируемая ее членами) руководил разработкой, чтобы способствовать первоначальному внедрению RISC-V ISA.

В течение 2018-2019 годов сообщество RISC-V размышляло о геополитическом ландшафте и опасалось, что инвестиции в RISC-V должны быть обеспечены гарантиями непрерывного доступа к IP для обеспечения долгосрочных стратегических инвестиций. В декабре 2018 года на саммите впервые было заявлено о намерениях переехать из США. Размещение в Швейцарии позволяет снять опасения по поводу влияния политических потрясений на модель открытого сотрудничества. Будучи некоммерческой организацией, RISC-V International не имеет коммерческих интересов в продуктах или услугах. Таким образом, RISC-V не попадал под экспортные ограничения США и перевод в другую юрисдикцию не нарушал никаких законов. Этот шаг не обходил никаких существующих ограничений, а скорее устранил неопределенность в будущем.

В марте 2020 года Международная ассоциация RISC-V была зарегистрирована в Швейцарии. Вместе с этим была введена новая, более инклюзивная структура членства, а именно члены RISC-V International получили доступ к спецификации и расширениям RISC-V ISA, а также к соответствующему оборудованию и программному обеспечению и стали участниками их разработки. У RISC-V есть Совет директоров, состоящий из представителей членов, а также Технический комитет, состоящий из руководителей рабочих групп.

Решение RISC-V International о регистрации в Швейцарии не связано с какой-либо одной страной, компанией, правительством или событием. Этот шаг отражает обеспокоенность сообщества и снятие стратегических рисков сообщества, планирующего инвестировать в RISC-V ближайшие 50 с лишним лет.

IP, предложенная и разработанная RISC-V International, находится под лицензиями отраслевых и глобальных стандартов, которые уже открыты для использования любой компанией независимо от ее юрисдикции. Такое лицензирование представляет собой общий подход к открытому исходному коду для содействия сотрудничеству, которое не привязано к какому-либо географическому регулированию. IP-ядро с открытым исходным кодом не подлежит экспортному контролю.

Мы призываем организации, частных лиц и энтузиастов присоединиться к нашей экосистеме и вместе создать новую эру инноваций в области процессоров благодаря сотрудничеству на основе открытых стандартов и открытого исходного кода.

Членство RISC-V International

RISC-V – это некоммерческая организация, основанная на членстве, которая управляется своими членами через представительное управление в Совете директоров, Техническом руководящем комитете и многих других рабочих комитетах.

Членство предлагается на различных уровнях, и члены получают множество преимуществ. Наиболее важным является то, что членство обеспечивает защиту интеллектуальной собственности для всех членов, а также безопасность IP для самой RISC-V ISA, что является приоритетом RISC-V International. Все члены могут принимать полноценное участие в процессе технического развития, а также в администрировании проектов через различные рабочие группы и комитеты. Члены также могут участвовать в ряде ежегодных мероприятий и семинаров и оставаться во главе развития RISC-V. Все преимущества описаны на странице членства [17].

Один из распространенных вопросов – почему RISC-V настаивает на членстве вместо того, чтобы открыть вклад и участие для широкой публики, как ядро Linux и многие другие проекты с открытым исходным кодом? Основной причиной этого является только что упомянутая защита интеллектуальной собственности. Соглашение о членстве в RISC-V и устав ассоциации обеспечивают надежную защиту, но их сфера действия ограничена членами, которые фактически подписали соглашение.

Хотя активное участие в проекте ограничено членами по этой причине, RISC-V делает весь технический процесс прозрачным, но без возможности участия, для не членов сообщества, и предоставляет широкие возможности для обучения, а также набор публичных списков обсуждения, в которые часто вносят свой вклад опытные разработчики RISC-V.

Членство в RISC-V является бесплатным для независимых разработчиков, академических учреждений и некоммерческих организаций. Для коммерческих компаний доступны три уровня членства с ежегодными взносами, которые поддерживают постоянную коллективную поддержку, развитие и продвижение RISC-V, а также программы, способствующие техническому развитию, включению в академическую среду, внедрению на рынок и популяризации в отрасли сообщества и членов RISC-V.

Участники становятся **Премьер-членами**, чтобы иметь место за столом правления RISC-V. Премьер-члены TSC получают место в Техническом руководящем комитете (TSC), который

управляет техническим процессом, а полноправные члены уровня Премьер получают место в Совете директоров, а также в TSC.

Стратегические члены составляют наибольшую часть членов RISC-V. В их число входят компании из десятков отраслей промышленности, а также ряд академических учреждений, желающих оказать RISC-V финансовую поддержку. Стратегические члены платят взносы в зависимости от размера организации. При этом существует четыре уровня таких взносов. Стратегические члены ежегодно избирают трех представителей в Совет директоров.

Общественные организации включают академические и некоммерческие организации, многие из которых также участвуют в специальной группе Academia & Training Special Interest Group для обмена идеями и учебными материалами. Общественные организации не платят взносов, хотя многие из них предпочитают спонсировать мероприятия RISC-V. Организации сообщества ежегодно избирают одного представителя в Совет директоров от своей группы.

Все организационные члены – Премьер, Стратегические и Общественные организации – имеют доступ к торговой марке RISC-V, которая включает название и логотип RISC-V.

Индивидуальные члены сообщества – одни из самых активных членов сообщества RISC-V. Они активно участвуют во всех технических и нетехнических рабочих группах и группах по особым интересам. Индивидуальные члены сообщества не платят взносов и ежегодно избирают одного представителя в Совет директоров от своей группы. Отдельные лица не имеют доступа к торговой марке RISC-V, но многие из них способны убедить своих работодателей или другие организации, с которыми они связаны, присоединиться к RISC-V в качестве организации.

Международное управление RISC-V

RISC-V International управляется Советом директоров. Совет состоит из директоров, избранных для представления всех классов членства, чтобы обеспечить равноправное представительство для всех уровней. Кроме того, Технический руководящий комитет (TSC) обеспечивает руководство техническими инициативами в определении долгосрочной стратегии, формировании тактических комитетов и рабочих групп, а также утверждении технических результатов для их ратификации (ratification) или выпуска (release).

RISC-V International также поддерживает и стимулирует технические рабочие группы – комитеты, рабочие группы и группы по особым интересам – для достижения конкретных отраслевых, географических и стратегических интересов с помощью различных структур. Рабочие группы возглавляются членами сообщества, которые ведут разработчиков к консенсусу. Цель

сообщества – направлять и способствовать наиболее широкому и эффективному сотрудничеству на благо всех членов сообщества.

Рабочая модель сообщества RISC-V

Развитие сообщества является основой RISC-V International – за кулисами не стоит одна компания, и без активного сотрудничества архитекторов и разработчиков не было бы RISC-V.

Более подробно о практических аспектах разработки спецификаций на базе сообщества рассказывается в главе 3 этого курса. Здесь же будет описано, как выглядит сообщество и как каждая его часть вносит свой вклад в создание целостного, разнообразного и живого сообщества RISC-V.

Команды разработчиков спецификаций, которые называются «техническим» сообществом, состоят из членов RISC-V International, включая как отдельных людей, так и организации. Хотя каждый член участвует на своем уровне, приветствуется голос каждого в процессе разработки. Рабочие группы и комитеты возглавляются организациями-членами, но достаточно энергичный и опытный индивидуальный член может возглавить рабочую группу, если он заручится поддержкой сообщества и TSC (Технического руководящего комитета).

Все члены могут участвовать и вносить свой вклад в работу технических групп через списки адресатов, собрания, семинары, вебинары и конференции, а также многими другими способами. Технические рабочие группы находятся в открытом доступе, так что не члены также могут следить за обсуждениями и прогрессом.

Кроме того, существуют три публичных форума, в которых может принять участие любой желающий:

- публичные списки рассылки RISC-V, в частности ISA-Dev [18] и SW-Dev [19], которые возникли еще в первые дни существования RISC-V;
- форумы Exchange [20], которые обеспечивают сфокусированное обсуждение вопросов, появляющихся на RISC-V Exchange;
- канал RISC-V Slack [21] для обмена сообщениями.

Отношения RISC-V с Linux Foundation

В ноябре 2018 года RISC-V Foundation объявило о сотрудничестве с Linux Foundation. В рамках этого сотрудничества Linux Foundation обеспечивает операционную, техническую и стратегическую поддержку RISC-V International, включая управление членами, бухгалтерский учет, программы

обучения, инфраструктурные инструменты, работу с сообществом, маркетинг, юридические и другие услуги, а также делится опытом в области открытого исходного кода.

Список источников

1. How & why the IEC was started: [Электронный ресурс] // International Electrotechnical Commission. URL: <https://www.iec.ch/history/how-why-iec-was-started>.
2. The Berkley Par Lab: Progress in the Parallel Computing Landscape // Dennis Gannon, David Patterson, Michael Wrinn: [Электронный ресурс]. – Microsoft Research, 2013 // ResearchGate. URL: https://www.researchgate.net/publication/256089804_The_Berkeley_Par_Lab_Progress_in_the_Parallel_Computing_Landscape.
3. International Computer Science Institute: [Электронный ресурс]. URL: <http://www.icsi.berkeley.edu/icsi/>.
4. RISC-V: Waterman, A., Lee, Y., Patterson, D. A., and Asanović, K. // The RISC-V Instruction Set Manual, Volume I: Base User-Level ISA (EECS-2011-62): [Электронный ресурс]. – Berkeley, 2011. URL: <https://www2.eecs.berkeley.edu/Pubs/TechRpts/2011/EECS-2011-62.pdf>.
5. ST Company: [Электронный ресурс]. URL: https://www.st.com/content/st_com/en/about/st_company_information/who-we-are.html.
6. Krste Asanovic, David A. Patterson // Instruction Sets Should Be Free: The Case For RISC-V: [Электронный ресурс]. – Berkley, 2014. URL: <https://www2.eecs.berkeley.edu/Pubs/TechRpts/2014/EECS-2014-146.pdf>.
7. 1st RISC-V Workshop Proceedings: [Электронный ресурс] // Live RISC-V. URL: <https://live-risc-v.pantheonsite.io/proceedings/2015/01/1st-risc-v-workshop-bootcamp/>.
8. Live RISC-V: [Электронный ресурс]. URL: <https://live-risc-v.pantheonsite.io/>.
9. Founding Members: [Электронный ресурс] // RISC-V. URL: <https://riscv.org/membership/founding-members/>.
10. RISC-V Genealogy Report: [Электронный ресурс] // RISC-V. URL: <https://riscv.org/technical/specifications/risc-v-genealogy/>.
11. Tony Chen, David A. Patterson // RISC-V Genealogy: [Электронный ресурс]. – Berkley, 2016. URL: <https://riscv.org/technical/specifications/risc-v-genealogy/>.
12. DARPA Universities: [Электронный ресурс] // DARPA. URL: <https://www.darpa.mil/work-with-us/for-universities>.
13. Aspire UC Berkley: [Электронный ресурс]. URL: <https://aspire.eecs.berkeley.edu/>.

14. DARPA Takes RISC-V SSITH Voting Machine Prototype to DEF CON 2019: [Электронный ресурс] // ABOpen. URL: <https://abopen.com/news/darpa-takes-risc-v-ssith-voting-machine-prototype-to-def-con-2019/>.
15. Linton G. Salmon, A Perspective on the Role of Open-Source IP in Government Electronic Systems: [Электронный ресурс]. – 2017. URL: <https://riscv.org/wp-content/uploads/2017/12/Wed-1042-RISCV-Open-Source-LintonSalmon.pdf>.
16. RISC-V: [Электронный ресурс]. URL: <https://riscv.org/>.
17. RISC-V Membership: [Электронный ресурс] // RISC-V. URL: <https://riscv.org/membership/>.
18. RISC-V ISA Dev List: [Электронный ресурс]. URL: <https://groups.google.com/u/1/a/groups.riscv.org/g/isa-dev?pli=1>.
19. RISC-V ISA Dev discussion: [Электронный ресурс]. URL: <https://groups.google.com/u/1/a/groups.riscv.org/g/sw-dev>.
20. RISC-V Exchange: [Электронный ресурс]. URL: <https://github.com/riscv-admin/exchange/discussions>.
21. RISC-V International Slack: [Электронный ресурс]. URL: <https://risc-v-international.slack.com/>.