

国产嵌入式处理器发展综述

邓 豹^{1,2} 孙靖国¹

(1. 航空工业西安航空计算技术研究所 陕西 西安 710068;
2. 西北工业大学 计算机学院 陕西 西安 710072)

摘 要: 处理器技术直接推动着嵌入式计算机的发展。从指令集架构和指令集位数,介绍了 CISC 和 RISC 两类指令集架构的特点和典型代表。描述了 ARM、MIPS、RISC-V 架构国内主要嵌入式处理器厂家的发展规划和产品型谱。结合嵌入式应用需求,对主要的处理器进行了详细介绍,选择典型的嵌入式处理器进行了对比测试。对国产嵌入式处理器指令集架构、处理器产品发展进行了简要分析。方法可以指导国产嵌入式处理器的选型,为嵌入式计算机的设计提供参考。

关键词: 指令集架构; 嵌入式处理器; 国产处理器; 性能测试

中图分类号: TP338 **文献标识码:** A **文章编号:** 1671-654X(2021)01-0120-05

Review on Development of Domestic Embedded Processor

DENG Bao^{1,2} SUN Jing-guo¹

(1. Xi'an Aeronautics Computing Technique Research Institute AVIC Xi'an 710068, China;
2. School of Computer Northwestern Polytechnical University Xi'an 710072, China)

Abstract: Processor technology drives the development of embedded computer directly. Starting with introduce of the instruction set architecture and instruction set bits, the article introduces characteristics and typical architecture of CISC and RISC instruction set architectures. The paper describes the development plan and product route of the main embedded processor manufacturers in China based on ARM, MIPS and RISC-V ISA. Combined with the embedded application requirements, the main embedded processors are introduced in detail. The comparison test results of typical domestic embedded processor are presented, and analyzes the development trend of the instruction set architecture and the embedded processor. It can guide the selection of domestic embedded processor and provide reference for design of embedded computer.

Key words: instruction set architecture; embedded processor; domestic processor; performance test

引言

通用处理器是信息产业的基础部件,是电子设备的核心部件。通用处理器,一般称作中央处理单元(Central Processing Unit, CPU),是计算机的运算与控制核心。嵌入式计算机设计很大程度上由处理器的发展推动的。

现在所说的 CPU,包含了处理器内核(Core)和片上集成的控制、处理设备,是一个完整的系统级芯片(System on Chip, SoC)。在嵌入式通用处理器的选型和设计中,一般要关注几个方面。首先是指令集架构(Instruction Set Architecture),如熟知的 x86、ARM、

MIPS 架构等,指令集架构是 CPU 的灵魂。其他包括,CPU 处理内核的运行频率和组织形式,如单核、多核、众核的结构形式;处理器核的内部组织方式,如共享总线、开关交换式等方式。处理器内部 Cache 和高速存储的设计,包括数据 Cache/指令 Cache, L1/L2 等多级 Cache 结构,内部共享存储设计等。处理器集成的接口控制器的类型、数量、性能等,通常包括高速存储接口,如 DDR3/DDR4 存储控制器, SATA/USB 接口控制器等。IO 控制接口,嵌入式常见接口包括 PCIe、SRIO、Gbe、SPI、I2C、UART、CAN 等。作为嵌入式应用的通用处理器,还要考虑器件功耗、环境适用性等特殊场景

收稿日期: 2020-10-31

修订日期: 2020-12-02

基金项目: 装备预研联合基金项目资助(6141B05060402)

作者简介: 邓 豹(1979-),男,河北辛集人,研究员,硕士,主要研究方向为机载嵌入式数字信号并行处理技术。

的使用要求。最后,在生态方面,要综合考虑处理器的开发环境、开发工具、操作系统等软件支持^[1-3]。

指令集架构,也称为处理器架构,是CPU的灵魂。指令集架构是区分不同处理器的主要标准。目前国产处理器均借用了成熟的指令集架构,包括ARM、Power、x86、Alpha、MIPS、SPARC、RISC-V等,采取了不同的授权使用方式^[4-5]。本文以指令集架构来分类介绍国内处理器的情况,结合嵌入式应用需求,对不同架构的处理器进行了对比测试,并就嵌入式处理器的发展进行分析。

1 指令集架构

指令集架构主要分为复杂指令集(Complex Instruction Set Computer, CISC)和精简指令集(Reduced Instruction Set Computer, RISC),另外,指令集架构的位数也是衡量处理器的重要指标。

1.1 CISC和RISC

早期CPU, CISC是主流,可以使用较少的指令来完成更多的操作。CISC的主要特征为:指令系统庞大,指令功能复杂,指令格式、寻址方式多;绝大多数指令需多个机器周期完成;各种指令都可访问存储器;采用微程序控制;设置专用寄存器、专用指令完成特定功能^[6]。

CISC指令集架构的典型代表就是x86架构。x86架构由Intel和AMD发展,在个人PC机和服务器的处理器领域占据统治地位。国内获得x86授权的厂家主要有兆芯、北大众志和天津海光等企业。

限于CISC的复杂性,除x86外,基本上现代的指令集架构都选择了RISC架构。RISC的主要特征为:统一指令编码,精简了指令数目和寻址方式,可快速解译;大量采用寄存器操作指令,使指令系统更为简洁;复杂寻址模式以简单计算指令序列取代;采用高效的流水线操作,提高数据处理的指令的速度;指令格式的规格化和简单化。RISC指令集实现更容易,指令并行执行程度更好,编译器的效率更高,能够以更快的速度执行操作。

RISC指令集架构,包括ARM、PowerPC、Alpha、MIPS、SPARC、RISC-V等在内有多种体系架构,国内公司通过授权或授权+自研等方式,在各RISC指令集架构上都有布局研究。经过激烈的竞争淘汰, RISC指令集中, ARM架构处理器已经牢牢占据了传统嵌入式,特别是移动领域的统治地位。其他的RISC架构中,在一些嵌入式细分领域或特殊应用场景下, MIPS架构的处理器也在坚守中不断扩大生态。此外, RISC-V作为全新的、简单的、开放免费的RISC指令集架构,

受到了国内外的持续关注和研发,表现出了强劲的发展势头。

1.2 指令集的位数

处理器指令集架构的位数也是衡量性能的重要指标。处理器架构的位数是指通用寄存器的宽度,其决定了寻址范围的大小、数据运算能力的强弱。如32位架构处理器,其内部通用寄存器的宽度为32位,能够寻址的范围为 2^{32} ,即4GB的寻址空间。另外,指令集架构的位数和指令编码的位数不是同一概念,如在32位架构指令集中,会存在16位、8位编码长度的指令。理论上说,指令集架构的位数越多越好,可以实现更大的寻址空间和更强的运算能力。指令编码的长度越短越好,可以节省代码的存储空间,提高运行效率^[7]。

目前指令集架构位数有8位、16位、32位、64位。指令集架构的位数和处理器产品的实际成本、实现技术、应用领域等相关,不存在相互替代的关系。在嵌入式微处理器中,目前广泛使用32位架构。在高速嵌入式和移动、PC等领域,64位架构已经成为主流。

2 国内典型嵌入式处理器产品

随着处理器行业的不断成熟,研发一款不依赖于任何一种现有生态体系的处理器架构难度巨大,即使成功研制,也很难顺利推广。目前国产处理器研制均采用授权方式使用成熟的进口架构,包括ARM、Power、x86、Alpha、MIPS、SPARC、RISC-V等。在授权+自研的模式下,国内处理器研制取得了一定的进步,基本可以做到“有芯可用”。以下,选取ARM、MIPS、RISC-V三种典型架构,介绍国内主要的厂商和产品。

2.1 ARM

ARM(Advanced RISC Machines, ARM), 1985年由英国Acorn Computers公司处理器设计部门研制的RISC指令架构。ARM公司研制各种RISC处理器内核,发布包括物理IP、软件模型、开发工具、图形处理,以及外围设备等系列产品^[8]。ARM公司并不生产芯片,采用IP授权的方式开展业务,已占据90%以上的嵌入式市场,并开始向桌面和服务端领域拓展。采取不同的授权模式,国内处理器厂家非常多,其中,飞腾和华为海思已取得指令集授权,可以独立研制处理器。

飞腾公司2014年获得ARM V8架构的永久授权,自主研发微内核,提供了对ARM V8架构的良好兼容。飞腾ARM架构处理器的产品谱系分为面向高性能服务器CPU的飞腾腾云S系列,高效能桌面CPU的飞腾锐D系列,高端嵌入式的飞腾腾珑E系列^[9]。

飞腾FT2000A/2处理器面向嵌入式应用领域的高性能国产处理器芯片,器件的主要技术指标可以对

标国外的 PC8640D 处理器^[10]。FT2000A/2 和 PC8640D 主要技术指标对比见表 1。

表 1 FT2000A/HK 和 PC8640D 对比

| 对比项目 | PC8640D | FT-2000A/2 |
|---------------------|---|---|
| 内核 | Power E600 × 2 , 主频 1 250 MHz | ARM V8 × 2 , 主频 1 000 MHz |
| DDR 控制器 | DDR2/3 SRAM | DDR3 SDRAM |
| RapidIO | 1 × /4 × LP-Serial link , 线速 1.25 2.5 和 3.125 Gbaud | 无 |
| PCIe | 1 路 PCIe 接口 支持 x4、x2 和 x1 链路 | 1 路/2 路可配置的 PCIe 接口支持 x8、 x4、x2 和 x1 链路 |
| 以太网 | 4 路 10/100/ 1 000 Mb/s 自适应以太网接口 | 2 路 10/100/ 1 000 Mb/s 自适应以太网接口 |
| 局部总线 | 32 位 ,125 MHz; 8 片选 | 32 位 ,100 MHz; 8 片选 |
| DMA | 4 通道 | 4 通道 |
| I ² C 接口 | 两路; 可工作在主/从模式下 | 两路 , 可工作在主/从模式下 |
| UART | 两路 | 两路 |
| 存储/工作温度 | -55℃ ~ 150℃ / -55℃ ~ 125℃ | -60℃ ~ 150℃ / -55℃ ~ 125℃ |
| 功耗 | 21.7 W | 5 W |

华为海思基于 ARM 指令集 ,自主研发了多款高端嵌入式 CPU 和 AI 专用处理器。高端服务器处理器芯片有鲲鹏系列 ,AI 上 ,基于达芬奇架构有昇腾系列 AI 推理训练芯片。面向手机等消费领域 ,自主研发了多款高效能嵌入式 CPU ,如 Hi3559 系列。华为海思是目前国内最强大的处理器芯片研制商 ,其产品谱系和研发规划代表了未来国产处理器的发展方向。

2.2 MIPS

无内部互锁流水级的微处理器 (Microprocessor without Interlocked Piped Stages ,MIPS) 是一种简洁优化的 RISC 指令架构。MIPS 是当下除了 ARM 之外最被人熟知的 RISC 架构 ,MIPS 处理器曾广泛应用在嵌入式设备和消费领域。国内公司持续采用 MIPS 架构设计处理器 ,如龙芯、君正等 ,并在 MIPS 基础上 ,开展自主设计 ,打造自己的指令集生态。

龙芯公司 ,在获得 MIPS 授权后 ,先后研制了 LS2/LS3 等通用 CPU。在消化吸收的基础上 ,推出了自主兼容 LoongArch 指令集 ,该指令集完全兼容 MIPS ,融合了 x86、ARM、RISC-V 等指令系统的主要功能 ,生态不断完善^[11-12]。

龙芯处理器分为小中大(龙芯 1、2、3) 3 个系列 ,分别面向低端嵌入式、高端嵌入式/低端桌面、桌面/服务器 3 个应用领域。在嵌入式通用处理器系列中 ,龙

芯 LS2K1000 已经广泛应用于高性能嵌入式计算机中。面向桌面和高端嵌入式应用 ,龙芯研发了第三代多核龙芯处理器 LS3A4000^[13]。表 2 为 LS2K1000 和 PC8640D 主要技术指标对比。

表 2 LS2K1000 和 PC8640D 对比

| 对比项目 | PC8640D | LS2K1000 |
|---------|---|---|
| 内核 | Power E600 × 2 , 主频 1 250 MHz | MIPS GS232e 内核 × 2 , 主频 800 ~ 1 000 MHz |
| DDR 控制器 | DDR2/3 SRAM | DDR3 SDRAM |
| GPU | 无 | 集成 GPU 显示控制器 , 支持双路 DVI 显示 |
| 存储 | 无 | 1 个 SATA2.0 接口 1 个 NAND 控制器 4 个 USB2.0 接口 |
| RapidIO | 1 × /4 × LP-Serial link , 线速 1.25 2.5 和 3.125 Gbaud | 无 |
| PCIe | 1 路 PCIe 接口 支持 x4、x2 和 x1 链路 | 2 个 x4 PCIe2.0 接 口;可以拆分为 6 个独立 x1 接口 |
| 以太网 | 4 路 10/100/ 1 000 Mb/s 自 适应以太网接口 | 2 路 10/100/ 1 000 Mb/s 自 适应以太网接口 |
| 局部总线 | 32 位 ,125 MHz; 8 片选 | 无 |
| 相同接口 | UART、I ² C、 TIMER、GPIO | UART、I ² C、 TIMER、GPIO |
| 其他接口 | 无 | 2 路 CAN、SPI 等 |
| 存储/工作温度 | -55℃ ~ 150℃ / -55℃ ~ 125℃ | -60℃ ~ 150℃ / -55℃ ~ 125℃ |
| 功耗 | 21.7 W | 3 ~ 5 W |

在高端嵌入式 CPU 设计领域 ,华创微公司开发了兼容 MIPS 指令集的华睿系列处理器。面向高性能和低功耗的需求 ,研发了 HC3000/2000/1000 高、中、低端 3 个产品谱系。HC3000 系列:集成 2/4/8/16 以上 HM464v 系列矢量处理核以及可选配的特定领域可重构加速核 ,面向高性能嵌入式处理应用 ,并可向桌面/服务器延伸;HC2000 系列:集成 2/4 个 HM464 系列超标量处理核 ,面向电力电网、通信、轨道交通等领域;HC1000 系列:集成 1/2 个 HM232 系列低功耗超标量处理核 ,面向工业控制、物联网等领域^[14]。

2.3 RISC-V

RISC-V 是 2010 年由美国加州大学伯克利分校提出的新的 RISC 指令集架构。RISC-V 是一种精简、开放、免费的指令集。其指令集开源 ,可以自由免费使用 ,允许自由指令集扩展。基于现代处理器架构新技术 ,RISC-V 基础指令只有 40 多条 ,精简高效。采用模块化方式设计 ,在统一的架构下灵活组合 ,可满足不同应用场景^[15]。RISC-V 架构精简开放的设计思想使其

得到越来越多的关注,其产业生态不断完善。

国内芯来科技一直推动着 RISC-V 在国内发展。芯来科技规划了 N 系列、NX 系列、UX 系列 RISC-V 处理器,分为 32 位、64 位架构,覆盖 MCU 到高性能计算的应用场景,同时提供 RISC-V 处理器的仿真工具、软件开发环境、工具链等^[16]。

2019 年 7 月 25 日,阿里“平头哥”发布首款产品 RISC-V 处理器 IP 核——玄铁 910。该处理器 IP,在 RISC-V 指令集扩展了计算、存储、多核等方面 50 余条指令;最多支持 16 核,单核性能 7.1 Coremark/MHz,主频 2.5 GHz,12 级乱序流水线,具备 AI 增强的向量计算引擎,主要面向 5G、人工智能等高端嵌入式应用。

3 嵌入式处理器的发展

根据国内嵌入式处理器的发展规划和产品路线图,从处理器架构和产品型谱上分析国内嵌入式处理器的发展方向。

3.1 指令集架构

从指令架构分析,在国内嵌入式处理器发展中,多种架构并存,ARM 处于垄断地位,MIPS 坚守中稳定前行,RISC-V 方兴未艾。

ARM 架构处理器将继续保持着统治地位,凭借着强大的生态支持,ARM 处理器的应用领域的深度和广度将不断延伸;MIPS 架构处理器,在国内几大主要生产商的推动下,特别是嵌入式领域成功应用的经验,将继续巩固在特定嵌入式领域的应用,同时需要尽快发展和完善生态。全新的 RISC-V 架构,精简、高效、开放免费,是当下的关注和研究热点,从现在的深度嵌入式向高端嵌入式领域不断拓展,未来可期对 ARM 架构形成有力挑战。

目前主流的嵌入式微处理器架构已经从 32 位向 64 位发展。目前,在个人移动和实时嵌入式处理器中,均采用了 64 位的指令架构,在深度嵌入式领域,32 位指令架构处理器也会逐渐变为趋势。

3.2 嵌入式处理器

从嵌入式处理器分析,由单一功能的处理器向着具备公共计算处理的 SoPC 发展,主要的技术特征如下。

在采用先进工艺来提高 CPU 主频的基础上,通过对核心微架构的优化,来降低功耗,提高处理性能。国内高性能嵌入式处理器的主频已实现由 1 G 到 2 G+ 的提升,通过内部结构优化,采用多发射、超流水等技术,性能得到成倍提高。

在提高单处理内核性能的同时,在处理器架构上采用单核到多核,同构多核到异构多核,多核到众核的

设计,增加多核并行工作来提高处理性能。高性能嵌入式处理器,已广泛使用双核/4 核架构设计。下一代处理器普遍规划了可配置的 8 核设计,可以通过配置打开/关闭内核,在提高性能的同时进一步降低功耗。

处理器内部集成各种专用处理单元、协处理器或固件,以进一步提高处理器专用处理能力,如专用的矢量运算单元、加密单元、信号处理 DSP、GPU 等协处理器,AI 处理单元等,提高器件的专用处理能力。

内部采用多级缓存结构,采用分层共享缓存机制,提高内部 Cache 容量和带宽,集成的内存控制器从 DDR 到 DDR4,采用共享网络、交换互连等优化结构,提升接口访问带宽和效率。

采用功能复用或物理复用的方式,在芯片内部集成嵌入式常用的接口控制器,接口控制器的性能和带宽逐代提高,最大限度简化硬件设计,满足不同场景的应用需求。

4 典型处理器性能测试

选取典型的国产嵌入式处理进行测试,测试采用 SPEC2006 标准测试和信号处理典型算法测试。

4.1 SPEC2006 基准测试

SPEC2006 基准测试中,处理器选择国产 ARM 架构的 FT2000/2 和国外 Power 架构 PC8640D 进行对比测试。针对嵌入式应用特点选取了 10 个典型测试程序。测试中,以 MPC8640 作为基准系统,FT2000A/2 进行得分换算,测试结果如表 3 所示。在表 3 所列的测试条件下,ARM 架构 FT2000A/2 的单核处理性能优于 Power 架构的 PC8640D,FT2000A/2 的单核处理平均性能约为 PC8640D 的 3.5 倍。

4.2 典型算法测试

典型算法测试,选取信号处理中典型的均方根算法。处理器选择国产 ARM 架构的 FT2000/2、MIPS 架构 HRDSP2040 和信号处理 DSP FT-M6678H 进行对比测试。测试结果如表 4 所示。

以表 4 所列的测试条件为前提,在不优化的情况下,处理性能由高到底为 FT2000A/2 > FT-M6678H > HRDSP2040,在打开 O3 优化的条件下,处理性能由高到低为 FT-M6678H > HRDSP2040 > FT2000A/2。需要说明的是,FT-M6678H 和 HRDSP2040 处理器在设计上专门针对信号处理做了优化。

5 结束语

国产嵌入式处理器,采用授权方式使用 RISC 指令集开发了 ARM、MIPS、RISC-V 等架构的处理器。ARM 架构处理器凭借着强大的生态,在移动消费领域

牢牢占据统治地位。通过对 MIPS 指令集的发展 , 龙芯建立了兼容 MIPS 的 LoongArch 指令集 在特定的嵌入式领域不断巩固市场。RISC-V 作为全新的精简、开放指令集 获得国内外持续的关注 随着生态的不断完善 , 有可能成为未来嵌入式处理器的主流架构之一。

以龙芯、飞腾为代表的国内厂家均规划了嵌入式处理器的发展路线和产品型谱 通过对嵌入式处理器的评测和发展路线分析 , 国产嵌入式处理器会得到高速发展 , 可满足多场景应用的需求。

表 3 MPC8640 和 FT2000A/2 SPEC2006 测试结果

| 测试项目 | Power E600 × 2 MPC8640D | | ARM V8 × 2 FT2000A/2 |
|----------|--|-----|----------------------------|
| | 主频: 1 GHz 平台: 400 MHz DDR2: 200 MHz | | 主频: 1 GHz DDR3: 400 MHz |
| | | | |
| 整型 测试 | 401. bzip2 | 100 | 238.030 8 |
| | 429. mcf | 100 | 355.416 7 |
| | 458. sjeng | 100 | 249.691 4 |
| | 462. libquantum | 100 | 366.009 9 |
| 浮点 测试 | 433. milc | 100 | 1 029.332 |
| | 470. lbm | 100 | 272.153 1 |
| | 482. sphinx3 | 100 | 344.5 |
| | 整型几何均值 | 100 | 296.528 8 |
| | 浮点几何均值 | 100 | 427.609 5 |
| | 整体几何均值 | 100 | 357.487 4 |

表 4 均方根算法测试结果

| 对比项目 | | FT-M6678H (DSP 8 核) | | | FT2000A/2 (ARM 2 核) | | | HRDSP2040 (MIPS 4 核) | | |
|---------|--|-------------------------|---------|-------|-------------------------|---------|----------|--------------------------|---------|---------|
| 主频 | | 1 GHz | | | 1 GHz 天脉 | | | 1 GHz 锐华 | | |
| 点数 | | 不优化 | 03 优化 | 提升比 | 不优化 | 03 优化 | 提升比 | 不优化 | 向量库 | 提升比 |
| 1K × 1K | | 49 864 | 6 537 | 7.628 | 33 237 | 22 414 | 1.482 9 | 132 310 | 18 173 | 7.280 6 |
| 2K × 2K | | 199 460 | 26 149 | 7.628 | 131 990 | 89 709 | 1.471 39 | 528 655 | 71 783 | 7.364 6 |
| 4K × 4K | | 797 849 | 104 599 | 7.628 | 532 736 | 359 131 | 1.483 49 | 2 111 857 | 283 874 | 7.439 4 |

参考文献:

[1] 曾宪荣. 中国国产化处理器进展综述[J]. 集成电路应用, 2018 35(1): 13-18.

[2] 魏肖. 中国高端处理器芯片的发展战略分析[J]. 集成电路应用 2017 34(8): 13-16.

[3] 白林亭, 海钰琳, 李亚晖. 一种嵌入式处理器间 SPI 总线通信优化方法[J]. 航空计算技术, 2016 46(6): 103-107.

[4] 马威, 姚静波, 常永胜, 等. 国产 CPU 发展的现状与展望[J]. 集成电路应用 2017 34(4): 5-8.

[5] 陈思宇, 陈雪. 国产自主可控嵌入式处理器概述[J]. 信息通信 2018 184(4): 283-284.

[6] 林清, 梁争争, 许少尉. 基于自主可控的机载嵌入式计算机现状与展望[J]. 航空计算技术 2018 48(5): 315-317.

[7] 胡振波. RISC-V 架构与嵌入式开发快速入门[M]. 北京: 人民邮电出版社 2019.

[8] 杜春雷. ARM 体系结构与编程[M]. 第二版. 北京: 清华

大学出版社 2017.

[9] 飞腾信息技术有限公司. 飞腾处理器技术发展报告[Z]. 天津: 飞腾信息技术有限公司 2019.

[10] 方建滨, 杜琦, 唐滔, 等. 飞腾处理器与商用处理器性能比较[J]. 计算机工程与科学 2019 41(1): 1-8.

[11] 杨琴, 王亮亮, 张佳伟. 国产龙芯计算平台发展及软件生态环境建设[J]. 信息技术与标准化 2017 45(7): 36-39.

[12] 龙芯中科技术有限公司. 龙芯技术白皮书[Z]. 北京: 龙芯中科技术有限公司 2020.

[13] 胡伟武. 自主 CPU 发展道路及在航天领域应用[J]. 上海航天 2019 36(1): 1-9.

[14] 华创微系统有限公司. 华睿处理器概述及发展规划[Z]. 南京: 华创微系统有限公司 2020.

[15] 芯来科技有限公司. 芯来科技引领 RISC-V 在中国的产业落地[Z]. 上海: 芯来科技有限公司 2020.

[16] 雷思磊. RISC-V 架构的开源处理器及 SoC 研究综述[J]. 单片机与嵌入式系统应用 2017 29(2): 56-60.