

Systems Identification Based On Resampling Periodic Signal Implemented In Fpga

P. Ayala, *Member, IEEE*, P. Bernal, S. Guerra and A. Fernández

Abstract— This article proposes a new methodology for the set of input-output of an open loop system data, the same that are used within a process of parametric identification using in and out of line recursive methods and its implementation in a FPGA Espartan 3E. This method is applicable to systems with relatively long stabilization time and which are operating at a high frequency, making it difficult to inject an excitation signal into the normal system operation.

Keywords— Identification of parameters, input-output data, DAQ-FPGA.

I. INTRODUCCION

LOS MODELOS matemáticos que representan la dinámica de sistemas son de gran importancia en muchas aplicaciones, entre las cuales se destacan [1]:

La cuantificación de las características más relevantes del comportamiento de un sistema. □ Predicción del comportamiento futuro del sistema. Diseño de sistemas de control mediante el empleo de técnicas analíticas que requieren un modelo del sistema. Diagnóstico de fallos en sistemas complejos. Simulación de sistemas y entrenamiento de operadores con el objetivo de no actuar sobre la planta real.

El proceso que determina el modelo matemático en función de un conjunto de datos entrada-salida se conoce como identificación [2][3]. Una adecuada identificación, depende sobremanera de la calidad del set de datos entrada-salida, en consecuencia el primer paso es el correcto diseño de la señal de entrada que se aplicará al sistema. Esta señal debe cumplir con una serie de requisitos [4] que aseguren la adecuada excitación del sistema a identificar.

1. Con el enfoque de error de predicción, las propiedades asintóticas de las estimaciones (desvío y varianza) dependen del espectro de la entrada y no de la forma de onda de la misma. La señal de entrada debe contener el mayor número de frecuencias (señal persistente) que permitan la excitación de las dinámicas de interés para la identificación.
2. La amplitud de la señal de excitación debe estar dentro de ciertos límites con el fin de no excitar las no linealidades del sistema a identificar.

3. Existen ciertas ventajas en las entradas que son periódicas.

Teóricamente, la mejor señal de entrada para excitar las dinámicas de un sistema a identificar es el ruido blanco; sin embargo esta es una señal irrealizable prácticamente, considerándose además que su aplicación a un sistema real probablemente produciría daños en el sistema físico. Las señales pseudoaleatorias poseen la ventaja de que su amplitud puede ser muy pequeña, reduciéndose por tanto el grado de perturbación que se introduce a la planta objeto de identificación. Por otra parte estas señales son factibles de ser superpuestas a los valores nominales de la variable de entrada, independientemente de sus variaciones, sin que se afecte el proceso de identificación [2] conforme se presenta en (1).

$$u(t) = u_n(t) + r(t) \quad (1)$$

$$y(t) = y_u(t) + y_r(t)$$

Donde, $u_n(t)$ corresponde a la entrada en operación normal de la planta, $r(t)$ es la señal de excitación superpuesta, y $y_u(t), y_r(t)$ son respectivamente las respuestas del sistema a $u_n(t), r(t)$. Como se señaló anteriormente, el ruido blanco es una señal deseable para ser empleada en el proceso de identificación debido a que su espectro de frecuencias es infinito [3]. Sin embargo si se genera una señal que disponga del ancho de banda lo suficientemente grande en relación al ancho de banda del sistema a identificar, se puede considerar el comportamiento de esta señal cercana al ruido blanco y para efectos de identificación con errores despreciables. Desde el punto de vista del tiempo, esto significa que la función de autocorrelación de esta señal de excitación debe aproximarse lo suficiente al Delta de Dirac [2]. En la literatura se presentan dos tipos de señales que poseen éste comportamiento:

- Ruido analógico
- Secuencia Binaria Pseudoaleatoria - SBPA

Este trabajo se centra en la SBPA como señal de excitación y su generación por medio de una FPGA (*Field Programmable Gate Array*) ESPARTAN 3E, pudiéndose extender el método a otro tipo de señales con las adaptaciones necesarias. El uso de una FPGA se justifica ya que debido a su tecnología de ejecución en paralelo, la adquisición del set de datos entrada-salida no presenta un desfase; es decir tanto el dato de entrada como de salida del sistema son tomados en un mismo instante de tiempo. Un aspecto de mayor importancia para su empleo, es que el algoritmo propuesto en el presente trabajo demanda sincronización perfecta entre la generación de la señal pseudoaleatoria, la captura de datos y una resincronización de la captura cada cierto número de periodos de la onda cuadrada.

P. Ayala, Universidad de las Fuerzas Armadas ESPE, Sangolquí, Ecuador, jpayala@espe.edu.ec

P. Bernal, Universidad de las Fuerzas Armadas ESPE, Sangolquí, Ecuador, cpbernal@espe.edu.ec

S. Guerra, Instituto Superior Politécnico José Antonio Echeverría, Habana, Cuba, suset@electrica.cuja.edu.cu

A. Fernández, Instituto Superior Politécnico José Antonio Echeverría, Habana, Cuba, alexande@electrica.cuja.edu.cu

Estas exigencias son posibles de obtener mediante el empleo de microcontroladores o DSP, sin embargo no con las prestaciones obtenidas con la FPGA.

Las FPGA actualmente tienen importantes campos de aplicación en la industria como el control de convertidores estáticos, sistemas de energía renovable, filtros activos, etc [5], [6]. Las ventajas de su empleo radican fundamentalmente en el paralelismo que involucra su arquitectura, y en consecuencia la ejecución simultánea de algoritmos, lo que ha permitido hablar de una ejecución en tiempo real. Es precisamente por estas ventajas que se ha considerado el empleo de una FPGA ESPARTAN 3E como un instrumento que permite la generación de la señal pseudoaleatoria y a la vez la captura del conjunto de datos entrada-salida que posteriormente son procesados mediante un algoritmo de mínimos cuadrados recursivos (RLS) para obtener los parámetros de la planta a identificar. Todos estos procesos ejecutados en línea y en tiempo real. El esquema del experimento se presenta en la Fig. 1, donde la FPGA ESPARTAN 3E envía la señal de control (señal de excitación) al convertidor Buck-Boost y a la vez recibe el set de datos correspondiente a la entrada y salida de tensión del sistema. Una fotografía del circuito implementado se expone en la Fig. 2, que muestra a la FPGA ESPARTAN 3E en la parte inferior.

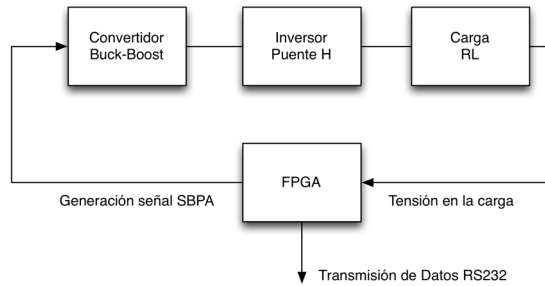


Figura 1. Esquema del experimento.

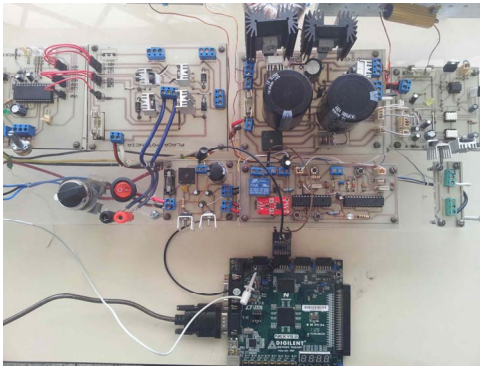


Figura 2. Circuito experimental.

II. EL PROBLEMA DE IDENTIFICACIÓN Y LA SBPA

Una señal binaria pseudoaleatoria (SBPA) es periódica con integral de autocorrelación cercana a la función Delta de Dirac [7], [2]. La SBPA se obtiene mediante (2) empleando secuencias de ceros y unos, obtenidos mediante m registros. Los parámetros que describen completamente las

características de este tipo de señales son:

1. Ancho de pulso más corto T_c
2. Probabilidad de cambio p
3. Duración del experimento T_t
4. Amplitud del pulso a

$$r(t) = a_m D^m r(t) \oplus a_{m-1} D^{m-1} r(t) \oplus \dots \oplus a_1 D r(t) \oplus a_0 r(t) \quad (2)$$

Donde:

D es el operador de retardo, tal que: $D^m r(t) = r(t - m)$

a_{m-i} son los coeficientes binarios

Una manera simple de obtener una secuencia pseudoaleatoria es mediante el empleo de registros, Fig. 3. Dependiendo del número de registros que forma la palabra inicial o semilla se realiza una suma en módulo 2 entre determinados elementos para obtener un nuevo elemento que desplazará a los registros hacia la derecha [2]. La longitud de la señal SBPA generada será de $2^m - 1$. La señal así generada se encuentra en cualquiera de las columnas representadas por $b_1 \dots b_m$.

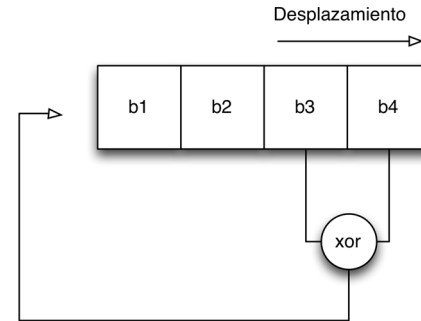


Figura 3. Generación SBPA mediante registros.

En la Fig. 4, se presenta una SBPA generada a partir de una palabra de 3 bits. Dentro del proceso de identificación, el tiempo más corto de la SBPA T_c debe ser al menos la mitad del τ , y el tiempo más largo de la SBPA T_{ss} debe ser mayor o igual al tiempo de establecimiento del sistema a ser identificado t_s [4].

De la Fig. 4 se puede representar la forma de onda de tal manera que:

$$r(k) = a \sum_{i=0}^{T_{ss}} \delta(k-i) - a \sum_{i=T_{ss}}^{T_p} \delta(k-i) \quad (3)$$

Siendo que $a \in \{-1, 1\}$, de tal forma que también varían los tiempos en alto y en bajo, y de esta manera se puede representar la presencia o ausencia de dicha señal. En base a lo expuesto se resume el problema de identificación como sigue:

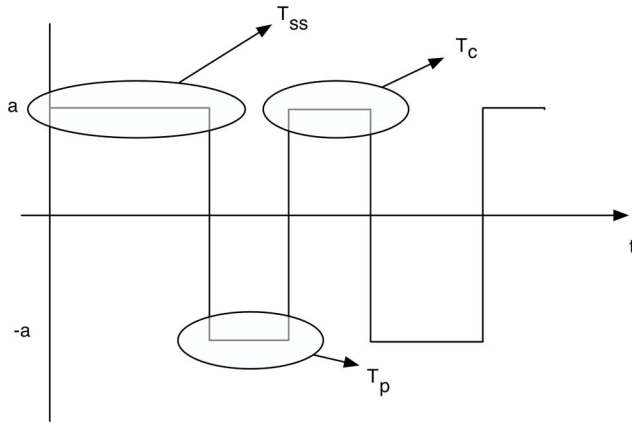


Figura 4. SBPA de longitud 7.

Se parte de un sistema físico que tiene como fuente de alimentación una señal cuadrada de frecuencia f del orden de los kHz y amplitud A . El tiempo de la dinámica más rápida es τ del orden de unidades de milisegundos y el tiempo de establecimiento t_s es mucho mayor que τ . Conforme la teoría [4], el período de muestreo tanto de la señal de entrada al sistema como de la respuesta está dado por (4) para cumplir con el criterio de Nyquist-Shannon.

$$t_{ms} \leq \frac{\tau}{2} \quad (4)$$

El período de la señal de alimentación del sistema $T = \frac{1}{f}$ es pequeño comparado con τ , por lo que no es posible el superponer la señal pseudoaleatoria a los valores nominales de la variable de entrada.

La arquitectura de la FPGA se presenta en la Fig. 5 desarrollada en VHDL [8] con la aplicación ISE v14. Se proponen 2 partes: generación de señal, y la segunda la adquisición y tratamiento de datos. La generación de señal se encuentra constituida por las siguientes partes:

1. Módulo de generación de onda cuadrada de 30 kHz (ModCap) □
2. Módulo de generación de señal pseudoaleatoria (ModTX) □

El módulo identificado como disparo permite eliminar el rebote del pulsador que inicia el funcionamiento de la pseudoaleatoria, la captura de datos, el procesamiento de los mismos y finalmente la transmisión; a más de generar un *Reset* para todo el sistema. Para el caso de la adquisición y tratamiento de señal, la arquitectura se encuentra constituida por:

1. Módulo de captura de datos entrada-salida
 - a) Definición del PMOD ADC para adquirir datos por dos canales independientes a razón de 33 □ microsegundos por muestra □
 - b) Acumulación de 60 datos por canal y almacenamiento en RAM □
2. Módulo de tratamiento de datos

- a) Cálculo del promedio de datos por canal para obtener un dato válido cada 2 milisegundos □
- b) Sincronización de datos para transmisión RS232 □

Para la conversión analógico a digital se empleó un módulo PMODAD1 de Digilent, con dos entradas simultáneas de 12 bits de (0-3,3) V y con tasa de muestreo de hasta 1MSa por canal. Con los 12 bits, se obtiene una sensibilidad del ADC de 0,8 mV., lo cual es suficiente para la aplicación que se presenta.

III. SEÑAL DE EXCITACIÓN PROPUESTA

Para resolver el caso planteado, se parte de la señal de entrada, en la cual se mantendrá la frecuencia de operación f , sin embargo se variará el ciclo de trabajo D entre dos valores que representen las cotas máxima y mínima de la SBPA con el fin de obtener un valor medio, y considerando que en ambientes reales es imposible obtener funciones completamente cuadradas, se parte de una aproximación a una función de densidad de probabilidad uniforme del tipo continuo dado por:

$$f_x(x) = \frac{1}{b-c} \quad (5)$$

donde b y c son los límites superior e inferior de la función de densidad de probabilidad uniforme, es posible calcular su media como $m_x = E[x] = \int x f_x(x) dx$, llevando en consideración que entre más puntos se tengan mejor será la aproximación, dando como resultado:

$$m_x = \frac{1}{2}(b+c), \quad b > c \quad (6)$$

De igual forma, se calcula su potencia como $E[x^2] = \frac{1}{3}((b+a)^2 - ab)$, y la respectiva varianza $\sigma_x^2 = (b-a)^2/12$, de tal manera que se puede hacer analogía con el caso discreto representado por período dados N puntos (4), como se observa en la Fig. 6.

$$V_{im} = \frac{1}{N} \sum_{i=1}^N a_i \quad (7)$$

Donde: V_{im} representa el valor medio y a_i son las diferentes amplitudes de la señal durante el período de existencia de la misma, existiendo una concordancia con las aproximaciones de tal forma que se puede considerar un proceso estocástico estacionario para esos intervalos de interés.

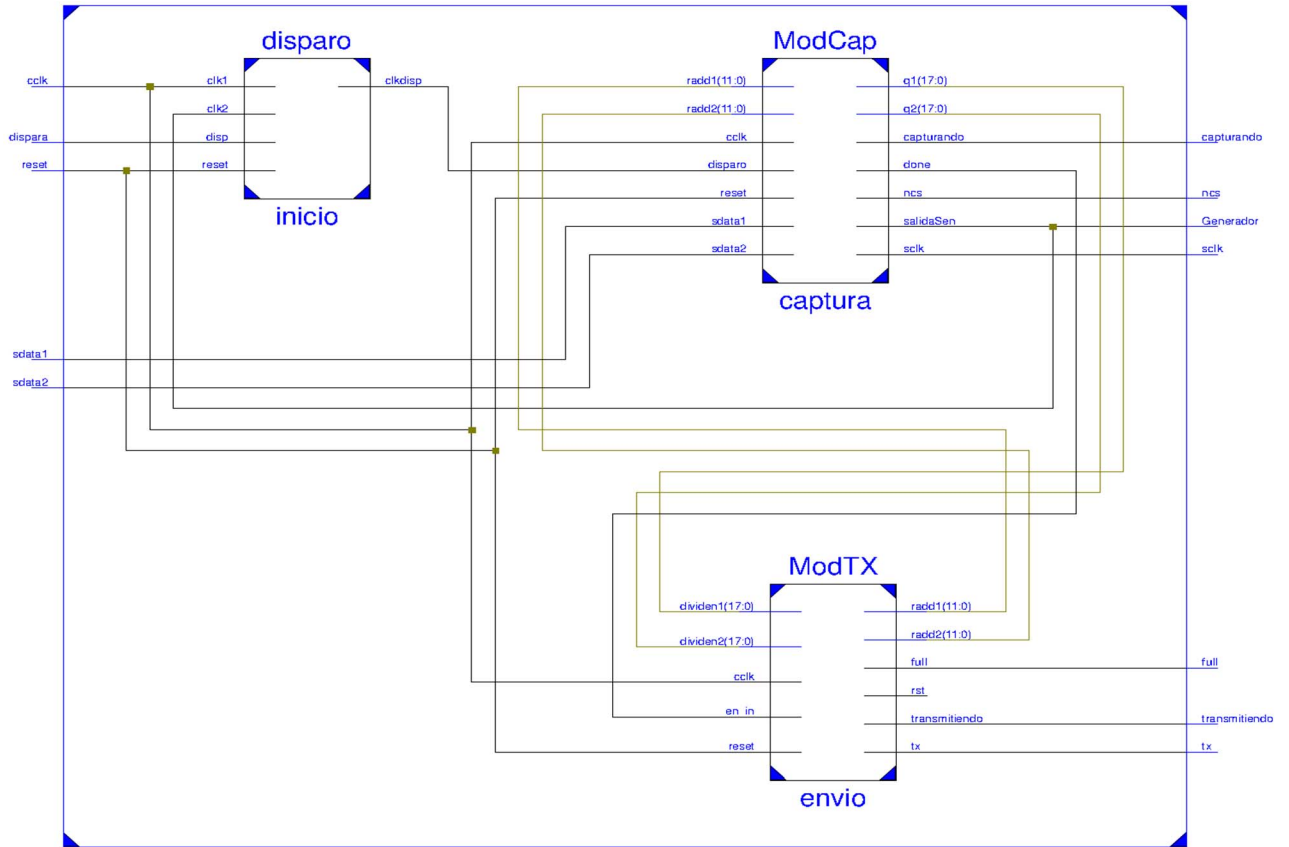


Figura 5. Arquitectura implementada en la FPGA ESPARTAN3E (ISE Design Suite 14).

Si se mantiene la señal de la Fig. 6 por K períodos, el valor medio también se mantendrá durante esos K períodos. Si posteriormente se varía el ciclo de trabajo D y se mantiene esa señal durante Q períodos, el valor medio cambiará y se mantendrá durante esos Q períodos, construyéndose de esta manera una señal SBPA que se puede emplear en el proceso de identificación conforme se puede observar en la Fig. 7.

El siguiente paso es determinar el número de períodos de la frecuencia de trabajo que son necesarios para establecer la duración del ancho del pulso más corto de la SBPA, que debe cumplir con (5) para que no se produzca una distorsión en el valor medio.

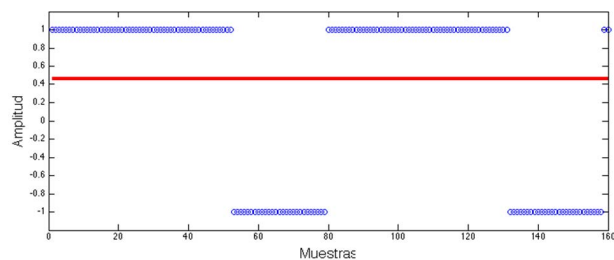


Figura 6. Valor medio con variación del ciclo de trabajo

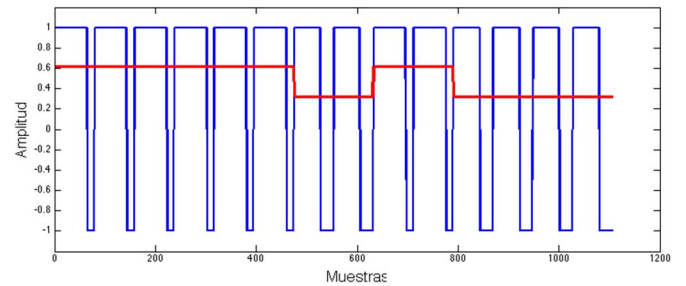


Figura 7. Obtención de señal SBPA con longitud 7.

$$N_{cn} = \frac{T_c}{T}, \quad N_{cn} \in \mathbb{Z}^+ \quad (8)$$

La duración del ancho del pulso más corto se constituye en la base de tiempo de la generación de la SBPA [2]. Se define q como el número de muestras a partir de las cuales se calculará el valor medio en función del ciclo de trabajo de la señal de entrada en cada pulso de la SBPA. Tomando como ejemplo la duración del ancho del pulso más corto, se tienen N_{cn} períodos

de la señal de entrada a la frecuencia de operación f y se desean obtener q muestras para calcular el valor medio durante ese pulso. Entonces:

$$N_{cn} = \frac{T_c}{T}, \quad N_{cn} \in \mathbb{Z}^+ \quad (9)$$

Donde:

t_s^+ , es el tiempo de muestreo de la pseudoaleatoria en el sistema a identificar.

$\alpha \in \mathbb{Z}^+$, corresponde a la periodicidad para la toma de muestras, es decir si $\alpha=1$ se toman muestras a períodos consecutivos de la señal de entrada, si $\alpha=2$ se salta un período para la toma de muestras y así sucesivamente.

Se puede observar un muestreo de 9 datos para obtener el valor medio durante un pulso de la pseudoaleatoria, para el caso de $\alpha=1$ en la Fig. 8. Además es necesario, para el siguiente pulso de pseudoaleatoria el reiniciar el muestreo. En la aplicación desarrollada en la FPGA se han tomado 60 períodos conforme (9)

Esta utilización de pocos datos de muestreo se lo puede justificar del principio de muestreo de Nyquist de que una señal continua en el tiempo se la puede muestrear como:

$$x_s(t) = \sum_{n=-\infty}^{+\infty} x_c(nT) \delta(t-nT) \quad (10)$$

Donde T , es el período de muestreo de dicha señal.

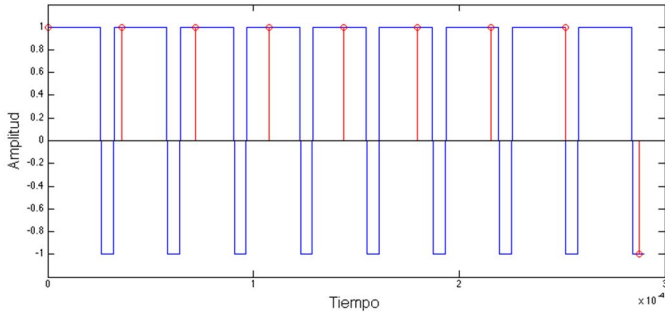


Figura 8. Obtención de muestras para cálculo de valor medio.

IV. RESULTADOS

El método propuesto se aplicó a un sistema constituido por un convertidor CD-CD Buck-Boost y un inversor en configuración de puente H, cuyo modelo es de segundo orden conforme la estructura de la ecuación (11) con dos polos y un cero. La carga aplicada fue resistiva-inductiva, se conoce el τ del sistema, lo que permite establecer el T_c de la SBPA. Se aplicó un algoritmo de identificación por mínimos cuadrados recursivos (*recursive least square* RLS) al conjunto de datos entrada-salida [3]. La convergencia de los cuatro parámetros de la estructura escogida al aplicarse el algoritmo RLS se presentan en la Fig. 9.

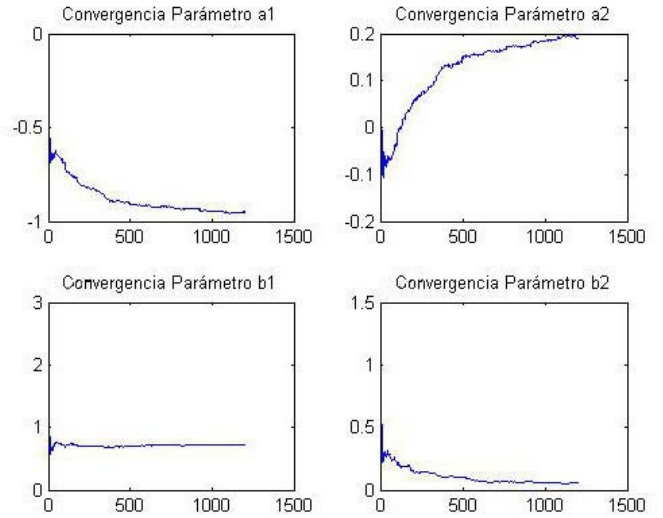


Figura 9. Convergencia de los parámetros del modelo.

$$G(z) = \frac{b_1 z + b_2}{z^2 + a_1 z + a_2} \quad (11)$$

$$G(z) = \frac{0,00072z + 0,0000624}{z^2 - 0,9502z + 0,1913}$$

Conforme se indica en la Fig. 10, el conjunto de datos entrada-salida, de un total de 1200 se han dividido en los primeros 800 datos (color celeste) para el proceso de identificación y 400 datos (color morado) para la validación del modelo obtenido. El tiempo de muestreo es de 2 milisegundos.

En la Fig. 11 se puede observar la validación del modelo obtenido empleando el conjunto de datos destinados a la validación [4]. En la parte superior de la Fig. 10, se presentan los datos de salida correspondientes a la entrada de excitación persistente (parte inferior) aplicada conforme el método propuesto.

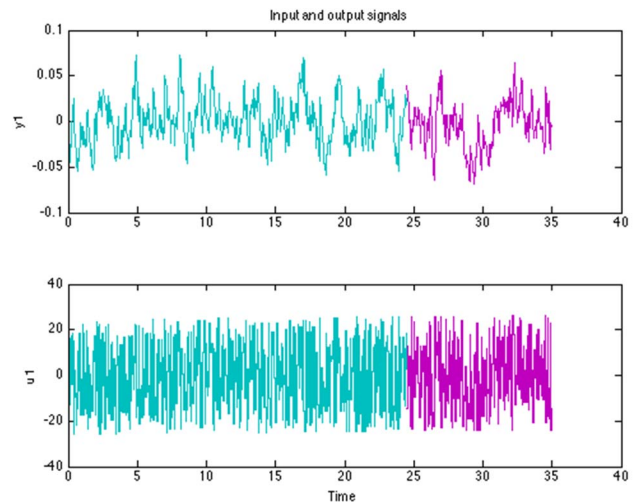


Figura 10. Conjunto de datos para identificación y validación.

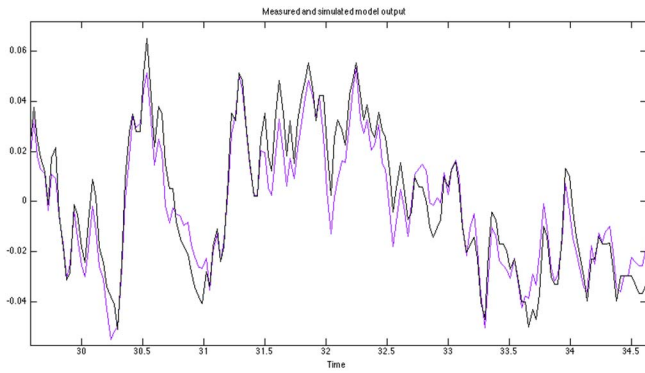


Figura 11. Validación del modelo identificado.

En la Fig. 12, se presenta el comportamiento del error entre la salida simulada del sistema y la salida real para el conjunto de datos de validación, donde se observa que se mantiene dentro de una ventana inferior al $\pm 3\%$. No obstante, otra forma de validar el modelo identificado es mediante el empleo del error cuadrático medio, que para el conjunto de datos de experimentación corresponde al 95% conforme (12), lo que se considera una identificación de parámetros adecuada en función del tipo de aplicación [9]. Para el conjunto de datos se han removido las medias y tendencias, pero no se han eliminado los *outliers* [10].

$$FIT = \left(1 - \sqrt{\frac{\sum_{i=1}^N (y - y_{mod})^2}{N \sigma^2}} \right) 100 \quad (12)$$

Donde, σ es la desviación estándar, y es la salida real del sistema, y_{mod} la salida del modelo y N el número de muestras.

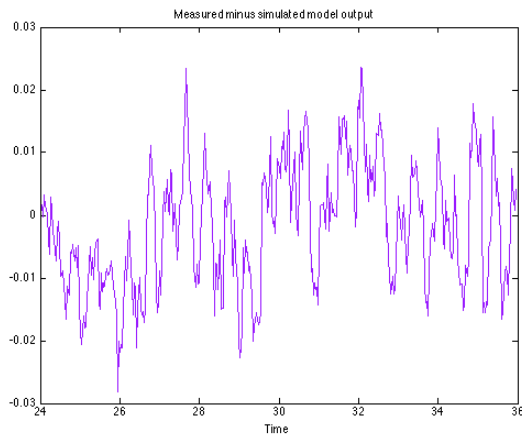


Figura 12. Error en la salida del modelo identificado.

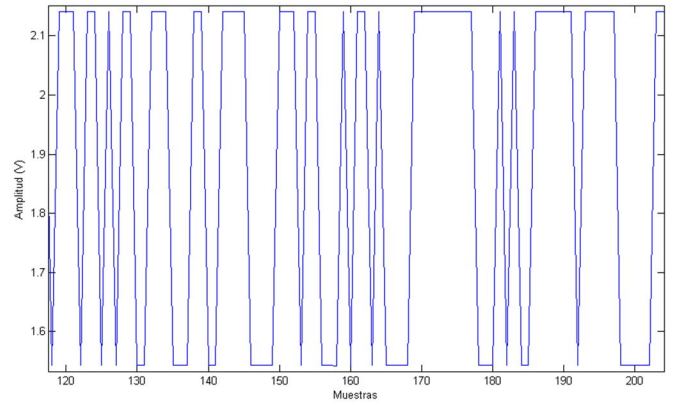


Figura 13. Captura de la señal SBPA generada por el método propuesto.

En la Fig. 13, se indica la captura de la señal generada por la FPGA ESPARTAN 3E obtenida al realizar una conexión física entre la salida de la generación de la onda cuadrada pseudoaleatoria de longitud 7 y la entrada analógica A0 del PMOD ADC. Esto permite corroborar la validez del método en cuanto a la generación y captura de la señal SBPA propuesta.

V. CONCLUSIONES

- Se ha propuesto una señal de excitación persistente orientada a la identificación de sistemas dinámicos en base al cambio del ciclo de trabajo y su implementación en una FPGA.
- Es posible el obtener los niveles de la SBPA de excitación de un sistema mediante el cálculo del valor medio de la señal de entrada en base a los cambios de su ciclo de trabajo.
- Se ha planteado el emplear una señal periódica con cambio en el ciclo de trabajo con el objetivo de construir una señal de excitación persistente a ser empleada en la identificación paramétrica de sistemas físicos.
- Los resultados obtenidos del proceso de identificación paramétrica empleando la señal de excitación persistente permiten obtener un modelo que representa adecuadamente al sistema real.
- El empleo de una FPGA como fuente de generación de señal tanto de funcionamiento como de excitación, a más de la captura de datos entrada-salida para la identificación paramétrica del sistema permite disminuir el error en la adquisición de datos debido al paralelismo en la ejecución de instrucciones y a la eliminación de posibles desfases por procesamiento entre los datos de entrada y datos de salida del sistema.

AGRADECIMIENTOS

Los autores agradecen las facilidades prestadas en el laboratorio de Control Industrial, así como el equipamiento instrumental de la Universidad de las Fuerzas Armadas-ESPE del Ecuador que han servido para el adecuado desarrollo del presente trabajo.

REFERENCIAS

- [1] K. J. Hunt, "Stochastic optimal control theory with application in self-tuning control", Lecture Notes in Control and Information Science, vol. 117, 1989.
- [2] M. I. Aguado Behar, Identificación y Control Adaptativo. Prentice Hall, 2003.
- [3] □P.S.Diniz, "Adaptive Filtering Algorithms and Practical Implementation", 3rd ed. Springer, vol. 1, 2008. □
- [4] L. Ljung, "System Identification Theory for the User", 2nd ed. Prentice Hall, 2007. □
- [5] M. Nascimento, P. de Souza, "Fpga design methodology for dsp industrial applications - a case study of a three-phase positive-sequence detector," Integrated Circuits and Systems Design (SBCCI), 2012 25th, pp. 1–6, 2012. □
- [6] P. Chu, "FPGA Prototyping Using Verilog Examples". Interscience, 2008.
- [7] D. Graupe, "Identification of Systems". Krieger Pub Co, 1976. □
- [8] S. Kiltz, "Advanced FPGA Design: Architecture, Implementation, and Optimization", ilustrada ed., J. W. . Sons, Ed., 2007. □
- [9] A.Micchi and G.Pannocchia,"Comparison of input signals in subspace □identification of multivariable ill-conditioned systems," Journal of Process Control, vol. 18, no. 6, pp. 582 – 593, 2008. [Online]. Available: <http://www.sciencedirect.com/science/article/pii/S0959152407001497> □
- [10] R. K. Pearson, Mining Imperfect Data. SIAM, 2005.



Paúl Ayala Electronic Engineering degree from the Polytechnic School (ESPE) Army in 1997, earned his MBA at the ESPE in 2000 and his Masters in Mechatronics at the University Politécnica of Catalonia-Spain in 2004. He is currently candidate a Doctor of Science in Automation and Controls by CUJAE-Cuba. His field of research is in static drives and advanced and intelligent applications power electronics control.



Paúl Bernal Engineer in electronics and telecommunications in 2000 by the Army Polytechnic School (ESPE), Ecuador, Master of Science in Electrical Engineering in 2005 by the Military Engineering Institute (IME) in Rio de Janeiro, Brazil joined the Department of Engineering power of the University of the ESPE Armed Forces, and since 2006, he has been associate professor

ESPE. His main research interests include digital signal processing, adaptive filters and nonlinear systems.



Susset Guerra Engineer automatic control by IPSJAE-Cuba 1994 Masters in Automatic by IPSJAE-Cuba 1998, PhD in Electrical Engineering, Automation and Control from the Polytechnic School of the University of Sao Paulo 2001. His research lies in the techniques of intelligent, robust and adaptive control and automation of industrial processes.



Alexander Fernández Electronic Engineering from the University of Oriente, Santiago de Cuba, Masters in Electrical Engineering from the Polytechnic School of the University of Sao Paulo, Brazil 2000, Doctor in Electrical Engineering from the Polytechnic School of the University of Sao Paulo, Brazil 2004, post-doctorate in electrical engineering from the

Polytechnic School of the University of Sao Paulo, Brazil 2007. His research lies in the power electronics.