

作业（第7章）

1. 外围设备大体分为 A_____ 设备、B_____ 设备、C_____ 设备、D_____ 设备、E_____ 设备五类。
2. （选做）每一种外设都是在它自己的 A._____ 控制下进行工作，而 A 则通过 B._____ 和 C._____ 相连并受 C 控制。
3. 磁盘存储器主要技术指标有 A._____, B._____, C._____, D_____。
4. 磁盘格式化就是在磁盘上形成_____和_____的过程。
5. （选作）一个完整的磁盘存储器由三部分组成，其中 A_____ 又称磁盘机或磁盘子系统，是独立于主机的一个完整的设备；B_____ 是磁盘机与主机的接口部件；C_____ 用于保存信息。
6. P₂₃₂ 1
7. （选做）在微型机系统中，外围设备通过_____与主板的系统总线相连接，又称为_____。
 - a) I/O 接口, I/O 接口, 设备控制器
 - b) 适配器, 设备控制器, 驱动器
 - c) 适配器, 适配器, I/O 接口,
 - d) I/O 接口, I/O 接口, 适配器
8. 磁盘驱动器向盘片磁层记录数据时采用_____方式写入。
 - a) 串行
 - b) 并行
 - c) 并行一串行
 - d) 串行一并行
9. 若磁盘的转速提高一倍，则_____。
 - a) 平均定位（找道）时间减半
 - b) 平均存取时间减半
 - c) 平均等待时间减半
 - d) 存储密度可提高一倍
10. (A 类选做) 活动头磁盘存储器的找道时间是指_____。
 - a) 最大找道时间
 - b) 最大找道时间与最小找道时间的平均值
 - c) 最小找道时间
 - d) 最大找道时间与最小找道时间之和
11. 下列各类存储器中，不采用随机存取方式的是_____。
 - a) EPROM
 - b) DRAM
 - c) CDROM
 - d) SRAM
12. 若磁盘转速为 7200 转/分，平均寻道时间为 8ms, 每个磁道包含 1000 个扇区，则访问一个扇区的平均存取时间大约是_____。
 - a) 12.2ms
 - b) 8.1 ms
 - c) 16.3ms
 - d) 20.5ms

13. P₂₃₄ 10 **补充**: 平均等待时间是多少? 若每个扇区容量为 512B, 设计一个合适的磁盘地址格式。
14. (B 类选作) 某磁盘的转速为 10000 转/分, 平均寻道时间是 6 ms, 磁盘传输速率是 20 MB/s, 磁盘控制器延迟为 0.2 ms, 读取一个 4 KB 的扇区所需的平均时间约为_____。
- a) 9ms b) 12.4ms c) 12ms d) 9.4ms
15. (B 类选做) P₂₃₃ 11 提示: 即每次操作 (读或写) 一件数据。
16. (选作) P₂₃₃ 8 **补充条件**: 假设每个扇区容量为 512B, 题中“存取时间”是指每个扇区的“平均存取时间”(即每次操作一个扇区)。
17. (选作) 字符显示器中的 VRAM 用来存放显示字符的_____。
- a) ASCII 码
b) BCD 码
c) 字模
d) 汉字内码
18. P₂₃₃ 14 **补充**: 假设由 (2) 所求的刷新带宽只占显存 (即刷存 VRAM) 总带宽的 50%, 则需要的显存 (即刷存) 总带宽至少约为多少?

下面这道题不用交, 是一道考研题, 综合了几章的内容, 可以试着做一下。

某 32 位计算机, CPU 主频为 800MHz, Cache 命中时的 CPI 为 4, Cache 块大小为 32 字节; 主存采用 8 体交叉存储方式, 每个体的存储字长为 32 位、存储周期为 40 ns; 存储器总线宽度为 32 位, 总线时钟频率为 200 MHz, 支持突发传送总线事务。每次读突发传送总线事务的过程包括: 送首地址和命令、存储器准备数据、传送数据。每次突发传送 32 字节, 传送地址或 32 位数据均需要一个总线时钟周期。请回答下列问题, 要求给出理由或计算过程。

- (1) CPU 和总线的时钟周期各为多少? 总线的带宽 (即最大数据传输率) 为多少?
- (2) Cache 缺失时, 需要用几个读突发传送总线事务来完成一个主存块的读取?
- (3) 存储器总线完成一次读突发传送总线事务所需的时间是多少?
- (4) 若程序 BP 执行过程中, 共执行了 100 条指令, 平均每条指令需进行 1.2 次访存, Cache 缺失率为 5%, 不考虑替换等开销, 则 BP 的 CPU 执行时间是多少?

解: 突发传送即猝发式传送

(1) CPU 总线周期 = $1/800\text{MHz} = 1.25\text{ns}$

总线带宽 = $32\text{b} \times 200\text{MHz} = 800\text{MB}$

(2) ∵ Cache 块大小 = 32B, 每次突发传送 32B,

∴ 需要用 1 个突发传送

(3) 总时间 = 地址期 + 数据期

一个总线周期= $1/200\text{MHz}=5\text{ns}$

\therefore 突发传送块长= $32\text{B}=8\times 32$ 位

\therefore 需传送 8 次

\therefore 8 体交叉存储，存储器启动间隔= $40/8=5\text{ns}$ ，第 1 个数据的传送时间为 $5+40=45\text{ns}$ ，之后每过 5ns 就完成一次传送

\therefore 8 次数据的传送时间= $45+7\times 5=80\text{ns}$

总时间= $5+80=85\text{ns}$

(4) **CPU 执行时间=命中并读取 Cache 时间+未命中 Cache 访问主存时间**
未命中时，先访问主存，读取一个块，放入 Cache；再从 Cache 中读取

\therefore 访问主存开销= $100\times 1.2\times 5\%\times 85=510\text{ns}$

读取 Cache 开销= $4\times 1.25\times 100=500\text{ns}$

CPU 执行时间=510+500=1010ns