作业(5.5~5.8)

1.	$(\mathbf{A}$	类选做)	微命令的绝	编码表示法	是把	一组	1		的微命	令信号
	编码	在一起。								
2.	微地	址是指微	始十令	o						
			存储位置							
	b) -	在控制存	储器的存储	者位置						
	c) 2	在磁盘的	存储位置							
	d) -	在主存的	存储位置							
3.	微程	序控制器	导中,微程/	亨的入口地	址是	由		形成的	的。	
	a) 7	微指令的	微操作码与	字段						
	b) 7	机器指令	·的地址码与	字段						
	c) 7	微指令的	微地址码与	字段						
	d) 7	机器指令	·的操作码与	字段						
4.	为了	确定下一	一条微指令	的地址,追	自常采	用账	f 定方式	(即多路	各转移方 式	ڑ), 其
		· · · · · · · · · · · · · · · · · · ·								
	/		数器 PC 来							
	b) ,	用微程序	计数器 MF	PC (μPC)	来产	生质	后继微指<	〉地址		
	c) :	通过指令	·中指定一个	专门字段	来产生	主后	继微指令	地址		
	d) :	通过微指	令顺序控制	训字段由设	计者	指定	或者由设	计者指	定的判别	测试字
			继微指令地							
5.			下列选项中		程序	执行	时间的措	施是		o
			CPU 时钟频							
		2	数据通路结							
			序进行编译	~ -			_			
			b) 仅 I							
6.			关于微指					确的是		o
	,		法和编码表			•				
	,		下,编码表				_			
	,		下,直接表	 反 不法的微	指令任	立数	多			
_	,	以上都不	•	/// / 	.l.ee		 		U 77 # . U4	A (4) 411
7.			十算机采用?		•			• • • •		, ,,,,,
	. • —		な指令,各打			• .	• • • • • • • • • • • • • • • • • • • •	.,		
			と法)确定 ⁻	卜条微指令	的地:	址,	则微指令	甲卜址	子段的位	数至少
		1.0		` =	1	0				
	a)	10	b) 6	c) /	d)	9				
O	ᅮᆑ		烘油点的目							
8.			错误的是_ 格式可分为			机亚	チh +ロレ	シ 下	甘山禾古	开门沙丘七七
	/		俗式可分/ 令字较短,			至四	个中, 个目 LL	∠ ľ,	共中垩旦	至101日
			• • • • •			公,盃	- 当 - 12	ず 五 単	独北人夕	
	,		型微指令的 微指令相比			•		•		松布鱼
	,	ヨル干型 微指令结		1,垩旦空	7成1日~	マホ	用权区的	似任力	知彻默联	拟型即
			构 微指令相比	P. 垂盲刑	微指。	今 台	并行操作	能力较	任	

- 9. P₁₈₃ 8 **提示:** 可采用"直接表示法"和"字段直接译码法"结合的混合表示 法,相斥性的微命令编在同一字段。
- 10. 某计算机采用微程序控制器,已知每条机器指令的执行过程均可分解成 3 条 微指令组成的微程序,该机指令系统采用 5 位定长操作码格式。回答下面问题:
 - a) (选做)如果每条机器指令的微程序在 CM 中必须连续存放(如 PPT-(5.3,5.4)的实验计算机),且有一条公共的取指微指令存放在 CM 的 0 号单元,则该微程序控制器的 MPC 至少应是几位的?
 - b) 如何确定机器指令操作码与该指令微程序起始地址(入口地址)的对应 关系,请给出具体方案。

11. P_{184} 11 (1)

- 12. (选做) P₁₈₄ 9 补充:对应的微地址寄存器连接也要一起画出。
- 13. (**C 类选作**)已知微程序流程图如**图 8-1** 所示。其中每一个框代表一条微指令, a, b, c, d, e, f, g, h, i, j代表 10 个微命令。方框中已给出本条微指令所含的有效微命令,空的两个格为判别测试字段和下址字段。微指令 I_1 为"取指微指令", IR_7IR_6 为机器指令操作码。
 - a) 判别测试字段(P字段)应有几位?给每条微指令编写该字段。
 - b) 给每条微指令安排微地址,并编写下址字段。
 - c) 给出相应的地址转移逻辑公式,并画出逻辑图。

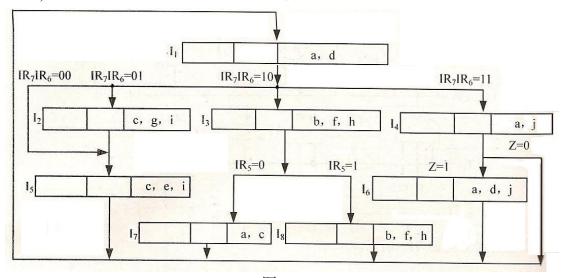
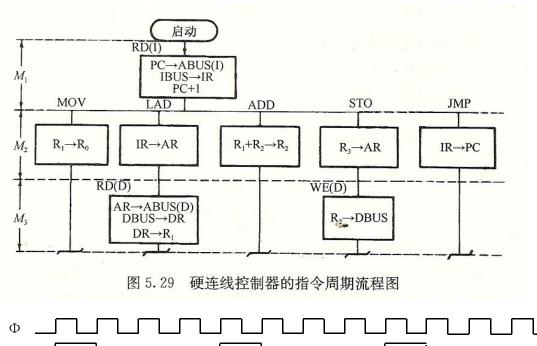


图 8-1

14.	相对	付于微程序控制器,硬布线控制器的特点是。
	a)	指令执行速度快,指令功能的修改和扩展难
	b)	指令执行速度慢,指令功能的修改和扩展难
	c)	指令执行速度快,指令功能的修改和扩展容易
	d)	指令执行速度慢,指令功能的修改和扩展容易
15.	下列	列说法中正确的是。
	a)	微程序控制方式与硬布线控制方式相比较,前者可以使指令的执行速度
		更快
		控制存储器可以用掩模 ROM、EPROM、或闪速存储器实现
		若采用微程序控制方式,可以用微程序计数器 MPC 代替 PC
	-	指令周期也称为 CPU 周期
16.		合逻辑控制器中,微操作控制信号的形成主要与信号有关。
	,	指令操作码和地址码
	,	操作码和条件码
	,	指令译码信号和时钟
	,	状态条件信号
17.		布线控制器是一种
1.0		存储逻辑 b) 同步逻辑 c) 时序逻辑 d) 组合逻辑
18.		3 类选作)用 PLA 可编程逻辑器件设计的操作控制器称为 PLA 控制器。
		支术实现的途径来说,PLA 控制器是一种。
	,	用存储逻辑技术设计的控制器 用微程序技术设计的控制器
		用组合逻辑技术设计的控制器
	c) d)	都不是
	uj	THAT AC

19. 设计硬布线控制器: 假设 CPU 的指令系统有五条指令,即 MOV, LAD, ADD, STO, JMP, 其指令周期流程及有关的时序信号如下**图 5.1** 所示 ,各指令在指令周期中所需的微操作控制信号及时序如表 5-1 所示 (亦可参见 PPT)。 要求: 写出 MOV 指令在其执行周期所需的所有微操作控制信号的逻辑表达式。MOV 指令和 LAD 指令在执行周期有无公用的微操作控制信号? 若有,请指出。(注意: 教材 P168 的部分逻辑表达式有误,勿照搬。提示: 有的微操作信号会在 M2 和 M3 周期都出现。)



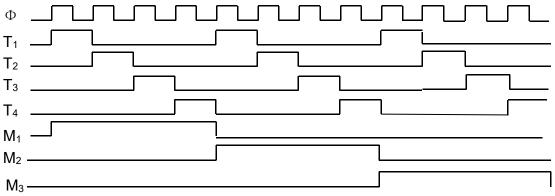


图 5.1

表 5-1 指令操作时间表

	节拍	微操作信号	MOV	LAD	ADD	STO	JMP
取指 M1	T ₁ T ₂ T ₃ T ₄	RD(I) RD(I) LDIR PC+1	1 1 1 1	1 1 1	1 1 1	1 1 1	1 1 1
执行 M2	T ₁ T ₂ T ₃ T ₄	R1→ALU R2→ALU, + IR→DBUS R3 → DBUS ALU→DBUS LDAR LDPC LDDR LDR0 LDR2	1 1 1 1	1	1 1 1	1	1
执行 M3	T ₁ T ₂ T ₃ T ₄	RD(D) R2 → DBUS RD(D) LDDR WE(D) LDR1		1 1 1		1	

20.	描述流水 CPU 基本概念中正确的句子是。
	a) 流水 CPU 是时间并行技术的典型实例
	b) 流水 CPU 一定是 RISC 机器
	c) 流水 CPU 一定是多媒体 CPU
	d) 流水 CPU 是以空间并行性为原理构造的处理器
21.	下面描述的 RISC 机器基本概念中正确的句子是。
	a) RISC 机器一定是流水 CPU
	b) RISC 机器不一定是流水 CPU
	c) RISC 机器有复杂的指令系统
	d) CPU 配置很少的通用寄存器
22.	下列关于 RISC 的叙述中,错误的是。
	a) RISC 的内部通用寄存器数量相对 CISC 多
	b) RISC 大多数指令在一个时钟周期内完成
	c) RISC 普遍采用微程序控制器
	d) CPU 指令数、寻址方式和指令格式种类相对 CISC 少
23.	下列选项中,不会引起流水线阻塞的是。
	a) 控制相关
	b) 数据相关
	c) 资源相关
	d) 数据旁路
24.	(B 类选作)下列给出的指令系统特点中,有利于实现指令流水线的
	是。
	T 北人扬一出面数日 V 庄 对
	I. 指令格式规整且长度一致
	II. II.指令和数据按边界对齐存放
	11. 11.1日《和数值报处外》,并作成
	III. 只有 Load/Store 指令才能对操作数进行存储访问
	a) 仅I、II b) 仅II、III c) 仅I、III d) I、II、III
25.	并行处理技术已成为计算计技术发展的主流。它可贯穿于信息加工的各个步
	骤和阶段。概括起来,主要有三种形式 A并行; B并行;
	C
26.	C
26.	C
	C
	C
	C
27.	C
27.	C
27.	C

补充: 如果采用同样的逻辑电路,但不是流水线方式,则指令周期所需的时间为多少?

- 29. P₁₈₄ 13 (2)、(3) 注: (2) 为选做
- 30. (选作) P₁₈₄ 16 (2)、(3)
- 31. (**B 类选作**) P₁₈₄ 17 (2)

注: 各种已知条件与教材 P180 例 5 相同。相关知识请参阅教材 P172~175。 采用"定向传送技术"(或"向前传送")解决数据相关,该技术的操作原理可参阅 P179 图 5.36。