



تمرین کامپیوتری شماره ۵ معماری کامپیوتر

نیم‌سال دوم ۹۷-۹۸

زمان آپلود: شنبه ۱۸ خرداد (ساعت ۱۲ شب)

در این تمرین می‌خواهیم یک حافظه‌ی نهان داده با نگاشت مستقیم (Direct Mapped Data Cache) به گنجایش 4K کلمه‌ی ۳۲ بیتی را طراحی کنیم و با زبان توصیف سخت‌افزاری Verilog آن را مدلسازی کنیم. فرض کنید که این حافظه از اصل محلی بودن مکانی داده‌ها استفاده می‌کند و برای هر بار Miss، ۴ کلمه‌ی متوالی را از حافظه‌ی اصلی خوانده و به Cache منتقل می‌کند. برای آزمودن طرح خود فرض کنید این حافظه‌ی نهان به یک حافظه‌ی اصلی با گنجایش 32K کلمه‌ی ۳۲ بیتی متصل شده است. فرض کنید می‌خواهیم یک آرایه با 8K عنصر را از آدرس شروع ۱۰۲۴ بخوانیم. تعداد دسترسی‌های موفق به حافظه‌ی نهان را به دست آورید.