

G



D



D

## Subiecte examen– Electronica digitală

1. Noțiunea de impuls. Parametrii impulsului.
2. Condițiile de blocare și saturare a tranzistoarelor bipolare respectiv a tranzistoarelor MOS.
3. Metode de accelerare a comutației tranzistoarelor bipolare.
4. Circuit inversor cu tranzistor bipolar - proiectare.
5. Circuite numerice – caracteristica statică de transfer (definire,TTL, CMOS)
6. Circuite numerice – factor de încărcare (definire,TTL, CMOS)
7. Circuite numerice – margine de zgomot (definire,TTL, CMOS)
8. Circuite numerice – tensiune de alimentare, putere consumată (definire,TTL, CMOS)
9. Circuite numerice – timpul de propagare (definire,TTL, CMOS)
10. Circuite numerice CMOS – circuite de protecție
11. Circuite numerice CMOS – circuite tampon
12. Interfațarea circuitelor CMOS
13. Interfațarea circuitelor CMOS cu dispozitive discrete.
14. Interfațarea circuitelor HCMOS
15. Serii de circuite TTL (H, LP, S, SL, OC, TS)
16. Serii de circuite CMOS
17. Memoriile – generalități, caracteristici, clasificări, structura
18. Memoriile ROM
19. Memoriile PROM
20. Memoriile EPROM
21. Memoriile EEPROM
22. Memoriile SRAM
23. Memoriile DRAM

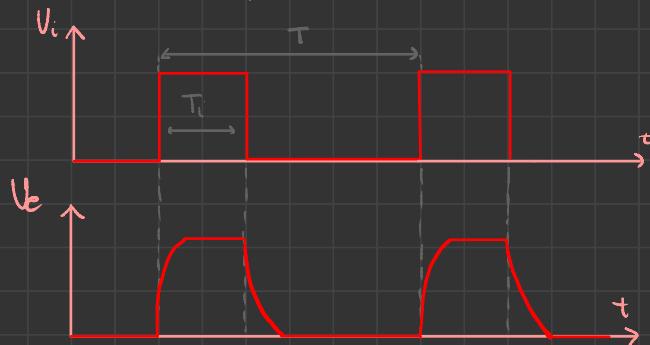
1, 2, 3, 6, 7, 8, 9, 12, 17, 18, 19, 20, 21, 22, 23

## Subiectul 1

### Notiunea de impuls

Prin notiunea de impuls electric se înțelege un semnal electric care difere de zero sau de o valoare constantă numai pe durata unui interval de timp suficient de scurt, mai mic decât durata regimului tranzitoriu al circuitului prin care se transmite și cu perioada de repetiție mult mai mare decât durata impulsului.

Forma unui impuls ideal de tensiune este



$U$  - amplitudinea impulsului.

$T_i$  - durata impulsului.

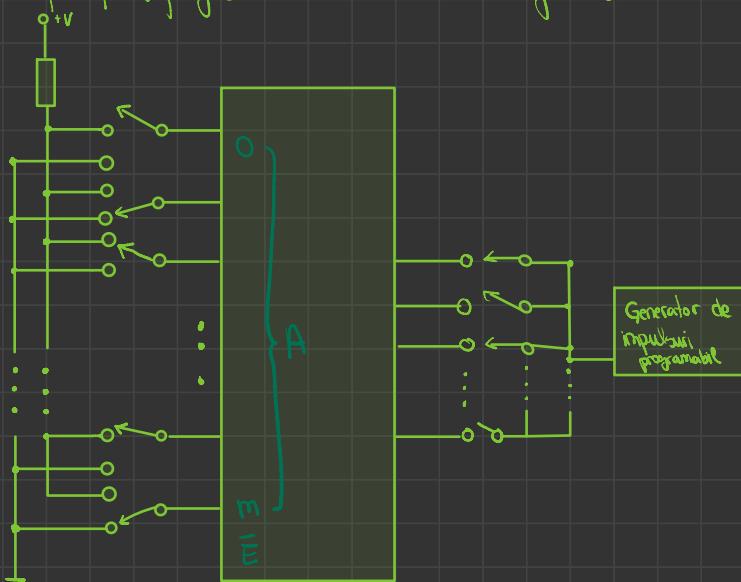
$T$  - perioada de repetiție a impulsului.

### 19. Memoria PROM (circuite de memorie programabile)

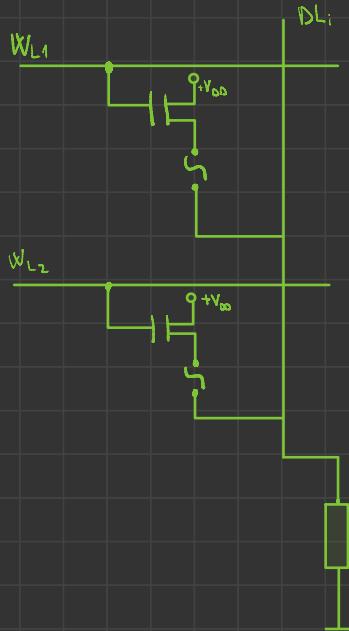
- pot fi programate de către utilizator o singură dată. După inserarea informației nu mai poate fi stșarsă
- celula de memorie poate avea la bază
  - un fuzabil din metal sau siliciu care este ars la programare
  - o juncție care este străpunsă
- initial toate fuzibilele memoriei sunt scurtcircuite. Programarea unei celule înseamnă adereea fuzibilelului din nodul respectiv

### Programarea PROM

- PROM-ul este furnizat de către producătorii cu conținutul locațiilor de memorie fixat la "1" logic
- prin intermediu comutatorilor electronice de pe liniiile de adresă este selectată o anumită adresă
- apoi se aplică un impuls pe acele linii de ieșire care corespund locației de bit unde trebuie stocate zerourile
- aceste impulси determină inițierea și întârzierea legăturilor fuzibile  $\Rightarrow$  se întârzie "0" în locațiile respective
- în principiu, programarea se realizează conform schemei

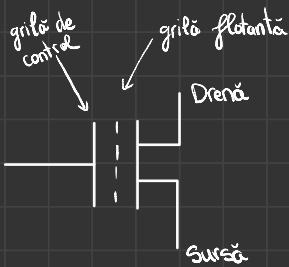
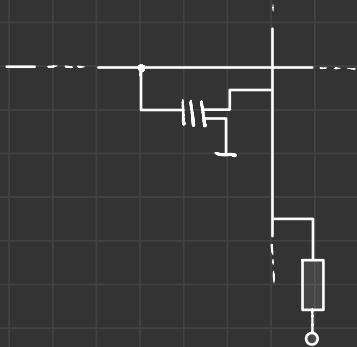


## Schemă celulă memorie



## 20. Memoria EEPROM

### Schemă celulă de memorie



- Dacă pe partea izolată este acumulată sarcina electrică negativă atunci aplicarea unor tensiuni pozitive pe grila a două (VG) nu poate aduce în stare de conductie tranzistorul. Dacă pe partea izolată nu este acumulată sarcina, atunci aplicarea tensiunii VG crează un câmp care duce la formarea canălului canalului n și la conductia tranzistorului.

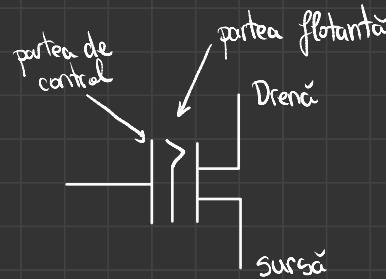
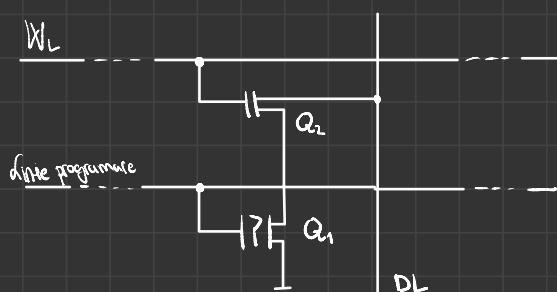
**Scriere - injectarea** de sarcini negative pe grilă izolată se face prin aplicarea pe drenă a unui impuls pozitiv de amplitudine mare ( $V_{DD} > 20V$ ) simultan cu aplicarea unui impuls pozitiv pe grilă, **hot carrier injection**.

**Stergere - iradierea** cu radiații ultraviolete (partea flotantă nu este electric accesibilă) crează perechi electroni - goluri ce permit portii să se deschidă.

## 21. Memoria EEPROM

- Principiu asemănător EPROM-ului, numai că pentru trecerea electronilor prin stratul izolator utilizează efectul tunel
- Tranzistorul de memorare este de tip MOS cu dublă grilă
  - Prima grilă prezintă o apropiere foarte mare de regiunea drenă
  - În această zonă stratul de oxid este foarte subțire
  - Aplicarea unor diferențe de potențial (20 V) între drenă și grila, a două determină trecerea din drenă prin efect tunnel prin stratul de oxid.
  - În funcție de polaritatea tensiunii, transiția se face de la drenă la grila sau invers

SCHEMĂ CELULĂ DE MEMORARE



Scriere: Se face aplicând  $+20V$  pe  $WL$  și  $+20V$  în dreapta de tranzitie  $Q_2$ , în timp ce linia de programare este la potențial 0

Stergere: Se aplică tensiune pozitivă pe  $WL$  punând în conductie tranz.  $Q_2$ . Dreapta acestuia se conectează la potențial 0 și se aplică  $+20V$  pe linia de programare

	$WL$	$LP$	$DL$
Stergere	$V_{pp}$	0	$V_{pp}$
Scriere	$V_{pp}$	$V_{pp}$	0

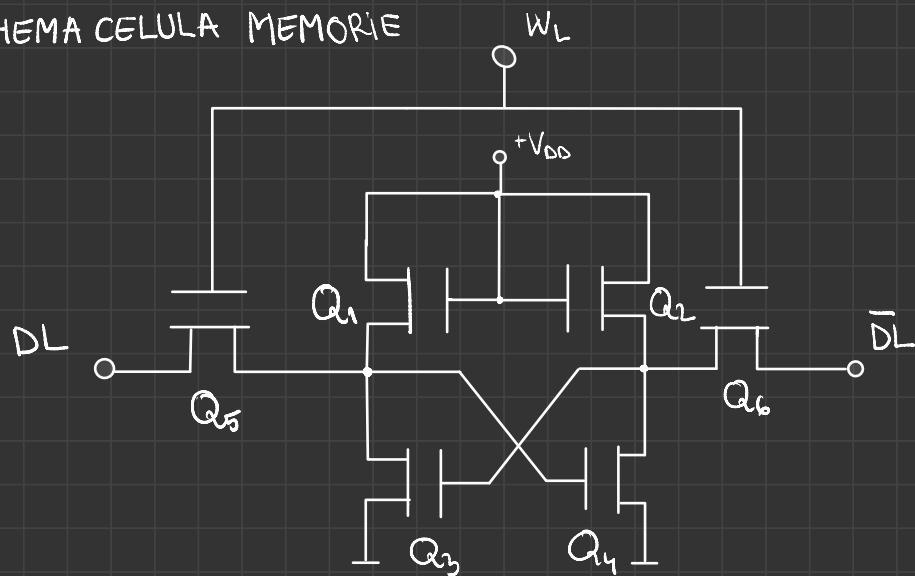
## 22 Memoria SRAM

- Celula de memorie - CBB cu tranzistoare MOS sau bipolară
- informația este memorată în bistabil
- douile de bit ( $DL$  și  $\bar{DL}$ ) se folosesc pt scrierea și citirea informației în celulă - sunt comune tuturor celulelor de pe aceeași coloană dintr-o matrice de memorie
- Linia de selecție cuvânt ( $WL$ ) reprezintă selecția pe linii în matricea de memorie
- Activarea acestei linii face posibilă citirea sau scrierea informației în oricare din celulele de memorie situate pe aceeași linie în matrice.

Citirea: - se aplică tensiune indicată pe linia  $WL$ . Tranz.  $Q_5$  și  $Q_6$  se deschid formând sarcini suplimentare către  $V_{dd}$  prin rezistențele de la capetele linilor de bit, prin care se vor include curentii care se vor include curentii care vor fi sesizati de amplificatoarele de citire conectate pe linii de bit  $DL$  și  $\bar{DL}$

Scrierea: - se ridică potențialul liniei  $WL$  și apoi se forțează cu circuite adecvate, tensiune zero pe linia de bit în care dorim să obținem 0 la citire

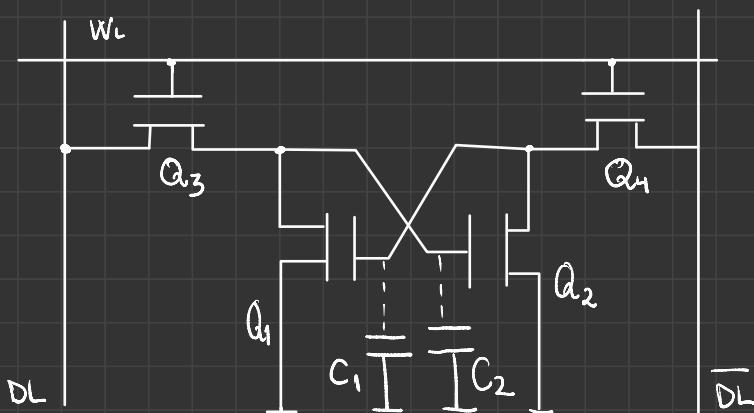
## SCHEMA CELULA MEMORIE



## 23. MEMORIE DRAM

- informația este stocată în condensator. sarcina condensatorului se descarcă în timp, deci fiecare bit trebuie reimprospătat periodic pt menținerea stării ale bit corecte - reimprospătarea se face în fiecare 8-16 ms
- o operatie de citire reimprospătează automat toate adresele din linia selectată

## SCHEMĂ CELULĂ MEMORIE



$Q_1, Q_2$  - bistabilul propriu-zis

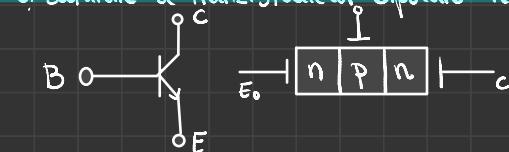
$Q_3, Q_4$  - permit conectarea rezistorilor bistabilului la linile de bit DL și  $\overline{DL}$  pt citire și scriere

Citirea: - se ridică nivelul liniei WL și se citesc curentii prin linile de bit DL și  $\overline{DL}$

Scrierea: - se ridică nivelul liniei WL și se fortează cu circuite adecvate potențialele corespunzătoare pe linile de bit DL și  $\overline{DL}$  pt o anumită stare a bistabilului

## 2. Condițiile de blocare și saturare a tranzistorilor bipolare respectiv a tranz MOS

Tranzistor Bipolar



Regiunea de blocare :

- ambele jonctiuni sunt polarizate invers

- se caracterizează prin:  $U_{BE} \leq 0$ ,  $U_{BC} = U_{BE} - U_{CE} \leq 0$  ie  $U_{CE} \geq 0$

:

:

:

NU ÎNVĂȚ ASA CEVA

## 6. Circuite numerice - factor de incarcare

Def: Definirea factorului de incarcare la intrare ( $F_i$ ) si la iesire ( $F_o$ ) se face plecand de la valorile curentilor corespunzatori tensiunilor limita admise la intrare, respectiv tensiunea limita garantata la iesire pt cazul cel mai defavorabil.

Aceste val sunt:  $I_{IL\max}$  si  $I_{IH\max}$  pt intrare, respectiv  $I_{OL\min}$  si  $I_{OH\min}$  pt iesire

$F_i = N$  (intrarea respectivă)

$$FO_L = \left| \frac{I_{OL\min}}{I_{OL\max}} \right| \quad FO_H = \left| \frac{I_{OH\min}}{I_{OH\max}} \right|, \quad FO = \min(FO_L, FO_H)$$

\* Japtul că în stare "1" logic la ieșire o poartă TTL (NAND) poate comanda 20 de sarcini normalizează facilizată conectarea intrărilor nefolosite la intrările folosite ale aceleiași porti

## CMOS

- \* curentul de ieșire la o poartă CMOS
- \*  $I_{OL} = 0,44 \text{ mA}$  respectiv  $I_{OH} = -0,5 \text{ mA}$  pt  $V_{DD} = 5 \text{ V}$
- \* valoarea capacității de ieșire se poate considera maxim  $8 \text{ pF}$  pe ieșire
- \* datorită impedanței de intrare foarte mari o poartă CMOS necesită un curent de intrare foarte scăzut ( $10 \text{ pA}$ )

## 7. Circuite numerice - margine de zgomot

Def: Marginea de zgomot = valoarea maximă a tensiunii perturbatoare care însumată cu semnalul util aplicat la intrare, în cazul cel mai defavorabil nu influențează negativ nivelul de tensiune de la ieșire

Prin marginea tipică de imunitate la perturbatie pt. o stare logică se înțelege diferența dintre nivelul de tensiune tipic (garantat) la ieșirea circuitului de comandă și nivelul cel mai defavorabil al tens. pe care circuitul comandat îl mai acceptă la intrare pt menținerea la ieșire a stării dorite

$$M_L = V_{IL\max} - V_{OL\max} = 0,8 - 0,4 = 0,4 \text{ V}$$

$$M_H = V_{OH\min} - V_{IH\max} = 2,4 - 2 = 0,4 \text{ V}$$

\* marginea de zgomot tipică pt TTL este mai mare pt starea "1" la ieșire

## 8. Circuite numerice - tensiunea de alimentare, putere consumată

Def: Consumul de putere al circuitelor numerice este caracterizat prin următorii parametri:

- $V_{cc}$  - tensiune de alimentare

•  $I_{cet}$  - curentul absorbit de circuit când ieșirea este în starea

"1" logic

•  $I_{cll}$  - curentul absorbit de circuit când ieșirea este "0"

•  $I_{os}$  - curentul de ieșire în scurtcircuit

•  $P_m$  - Puterea medie consumată

$$\bullet P_c = f \cdot C_p \cdot U^2$$

### CMOS

- Putere statică  $P_t = P_{ce} + P_{dc} + P_{af}$

$P_{ce}$  - puterea statică dissipată

$P_{dc}$  - puterea dinamică dissipată

$P_{af}$  - puterea dinamică în momentul comutării circ.

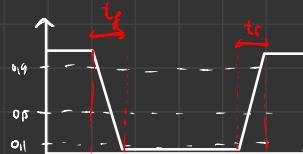
## 9. Circuit numeric - timpul de propagare

Def: Timpii de întârziere (de propagare -  $t_{PLH}, t_{PHL}$ ) se definesc la nivelul 0,5 din amplitudinea semnalului

### TTL

- este definiția de timpul de încărcare și descărcare a capacitatii parazite ale la ieșirea portii și timpul de comutare a tranzistorilor dintr-o stare stabilită în ceea ce următoare

$$t_{inc} = C_p \cdot \frac{V_{OH} - V_{OL}}{I_{OH}}$$



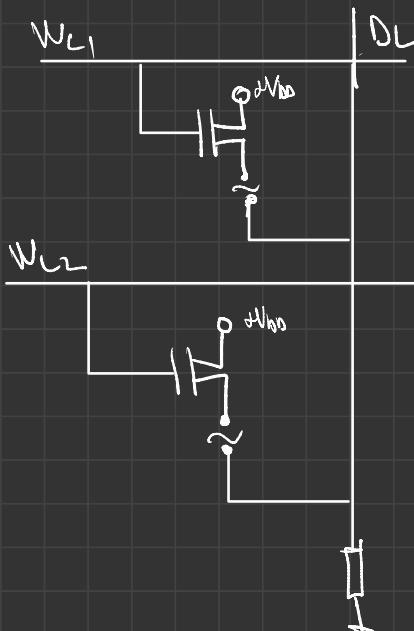
$$t_{PHL} \quad \overleftarrow{t_{PHH}}$$

## Memoria PROM

- Poate fi programata de către utilizator o singură dată. După ce informația a fost stocată aceasta nu mai poate fi schimbată
- Celula de memorie are la bază
  - un fuzabil de metal sau silicium care este oasă la programare
  - o joncție care este strânsă
- initial toate fuzibilele sunt scurtașuite. Pt. programare unei celule trebuie să se deschidă fuzibelele de la nodul respectiv

## Programarea PROM

- PROM-ul este furnizat de producător cu conținutul locației de memorie fixat pe "1" logic
- prin intermediul comutatorelor electronice de pe linile de adresă și selectării o anumită adresă
- apoi se aplică un impuls pe anele turni de gaze care coagulă fuzibilele de la nodul fuzibilei stocate zero sau

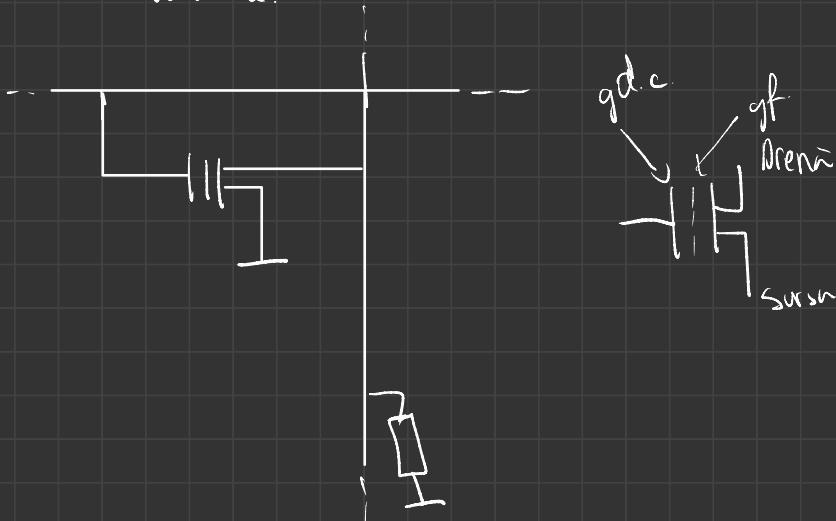


## Memoria EEPROM

- Dacă pe poarta izolată este acumulată o sarcină negativă atunci aplicarea unei tensiuni positive nec va puța aduce tranzistorul în stare de conductie. Dacă pe poarta izolată nu este acumulată o sarcină și unii ferieni pozitive aduce tranzistorul în stare de conductie.

Scriere - injectarea de sarcină negativă pe ghetă rezultă se face prin aplicarea unui impuls pozitiv de amplitudine mare pe draină simultan cu aplicarea unui impuls pozitiv pe ghetă.

șteriere - inducția cu radiații ultraviolete crează perechi electron-gelui care permit portii să se deschidă.

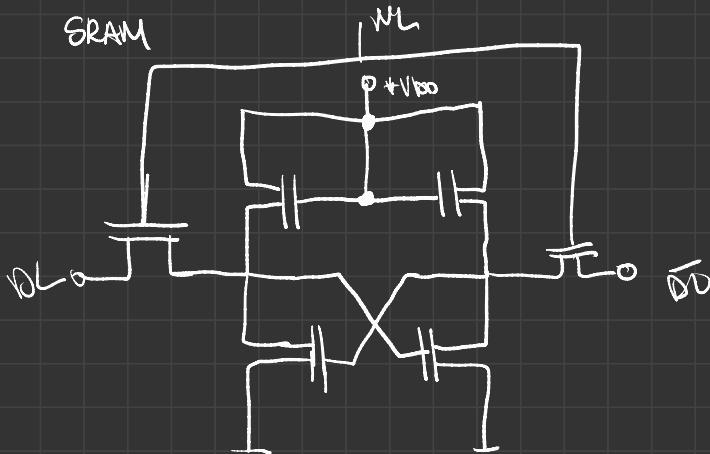
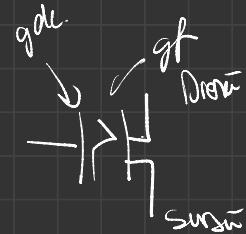
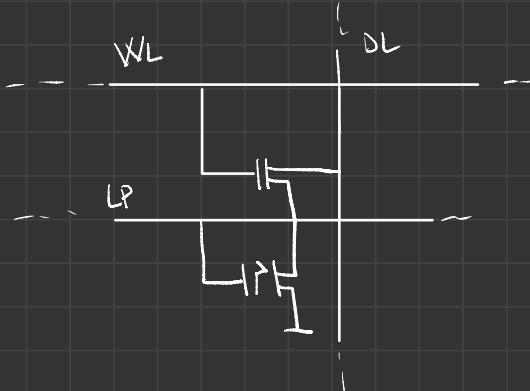


## Memoria EEPROM

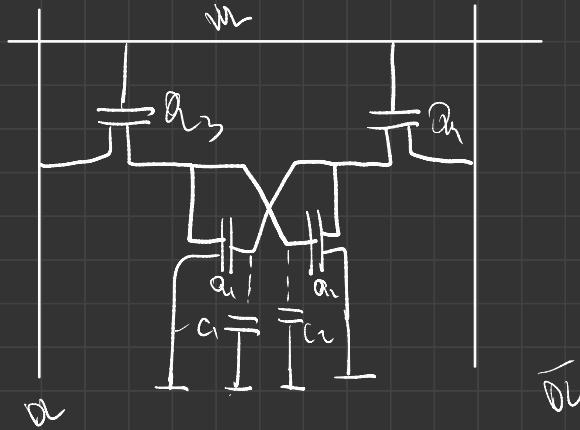
- principiu de memorare EEPROM-ului, numai că traversă dectronul prin stratul isolator utilizând efectul tunel.
- tranzistorul de memorare este de tip MOS
- prima grila prezintă o apogeie și mare de regiunea drainăi

- în aceasta regimă stratul de oxid este subîncălzit
- prin aplicarea unor diferențe de potențial între dreptor și prima grila determină trăierea electronilor din dreptor până la emitor prin scăparea de oxid
- în funcție de polarizarea tensiunii, transistorul face diferență - a doua grilă sau mănușă

	WL	$V_{LP}$	$V_{DP}$	DL
stergere		$V_{PP}$	0	0
scriere		$V_{PP}$	0	$V_{PP}$



## DRAM



## SRAM

- celula de memorie : CBB - un transistor MOS sau bipolar
- informatie este memorata in binar
- linile de bit ( $DL$  si  $\bar{DL}$ ) se fluxeaza pe atunci in celula de memorie
- linia de selectie reprezinta selectia pe linii de mat de memorie
- activarea acestor linii permite accesarea segmentului celulei de memorie cu care lucram

$Q_1 - Q_2$  - rep. semnal activat

$Q_3 - Q_4$  - binar

$Q_5 - Q_6$  - colectarea reziduala binară din linii debat

Citire - se aplică tensiune pe  $M_1$ .  $Q_1$ ,  $Q_2$  se deschid și permit trecerea semnalului pe  $V_{DD}$

Scriere - se aplică potențialul  $WL$  și în felul său un circuit adecvat scrie semnalul  $0$  pe  $DL$  și  $\bar{DL}$