Федеральное государственное автономное образовательное учреждение  
высшего образования   
"Национальный исследовательский университет   
"Высшая школа экономики"

Московский институт электроники и математики им. А. Н. Тихонова

Департамент компьютерной инженерии

Отчёт

о выполнении практической работы № 5

Тема работы: «Проектирование многопроцессорных систем на ПЛИС»

по курсу «Высокоуровневое и имитационное моделирование цифровых систем»

Выполнили:

Власов Р. В. БИВ186

Сегида Т. О. БИВ186

Принял

асс. МИЭМ НИУ ВШЭ

Американов А. А.

Оценка:

Москва 2022 г.

Оглавление

[1. Основная часть 3](#_Toc101646031)

[1.1. Ознакомиться с материалами из руководств 3](#_Toc101646032)

[1.1.1. Перейти на базовый мануал под плату NEEK Cyclone III 3](#_Toc101646033)

[1.1.2. Ознакомиться с мануалом по концепции разделяемой памяти и Mutex Core 3](#_Toc101646034)

[1.2. Скачать проект Cyclone10LP\_multiprocessor.rar 3](#_Toc101646035)

[1.3. Адаптировать проект под плату Max 10 NEEK 3](#_Toc101646036)

[2. Выводы 3](#_Toc101646037)

[3. Список литературы 4](#_Toc101646038)

1. Основная часть
   1. Ознакомиться с материалами из руководств
      1. Перейти на базовый мануал под плату NEEK Cyclone III

Мануал – <https://drive.google.com/file/d/16aYhYVH7a85mAxWWuT4wsUel2ojlDWqe/view?usp=sharing>.

Описание с сайта Intel – <https://www.intel.com/content/www/us/en/support/programmable/support-resources/design-examples/horizontal/exm-multi-nios2-hardware.html>.

[UART](https://ru.wikipedia.org/wiki/%D0%A3%D0%BD%D0%B8%D0%B2%D0%B5%D1%80%D1%81%D0%B0%D0%BB%D1%8C%D0%BD%D1%8B%D0%B9_%D0%B0%D1%81%D0%B8%D0%BD%D1%85%D1%80%D0%BE%D0%BD%D0%BD%D1%8B%D0%B9_%D0%BF%D1%80%D0%B8%D1%91%D0%BC%D0%BE%D0%BF%D0%B5%D1%80%D0%B5%D0%B4%D0%B0%D1%82%D1%87%D0%B8%D0%BA) – узел вычислительных устройств, предназначенный для организации связи с другими цифровыми устройствами. Преобразует передаваемые данные в последовательный вид так, чтобы было возможно передать их по одной физической цифровой линии другому аналогичному устройству. Метод преобразования хорошо стандартизован и широко применяется в компьютерной технике (особенно во встраиваемых устройствах и системах на кристалле (SoC)).

Проект, реализующий задачу об обедающих философах, расположен в lab\_5\tt\_nios2\_multiprocessor\_design\_v1.

* + 1. Ознакомиться с мануалом по концепции разделяемой памяти и Mutex Core

Мануал – <https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/nios2/n2cpu_nii5v3_04.pdf>.

* 1. Скачать проект Cyclone10LP\_multiprocessor.rar

Проект находится в lab\_5\Cyclone10LP\_multiprocessor\_project.

* 1. Адаптировать проект под плату Max 10 NEEK

Проект находится в lab\_5\migrate\_to\_max\_10\_neek.

Что было сделано, чтобы адаптировать проект к другой плате:

1. Quartus Prime => Assignments => Device выбрать плату Max 10 NEEK
2. добавить директиву в файл настроек

set\_global\_assignment -name INTERNAL\_FLASH\_UPDATE\_MODE "SINGLE IMAGE WITH ERAM"

1. Выводы

В ходе работы были изучены технологии создания многопроцессорных систем, а также технологии взаимодействия между различными ядрами.

1. Список литературы
2. HLIMDS\_Lab\_5\_2020 [Электронный ресурс]. – URL: <https://docs.google.com/document/d/1Y0dglgHmp3TznfHuBnaRnXYupNwPPbc37-ui9vV63yM/edit>
3. Nios® II Multiprocessor Design Example [Электронный ресурс]. – URL: <https://www.intel.com/content/www/us/en/support/programmable/support-resources/design-examples/horizontal/exm-multi-nios2-hardware.html>
4. Embedded Peripheral IP User Guide [Электронный ресурс]. – URL: <https://www.intel.com/content/dam/www/programmable/us/en/pdfs/literature/hb/nios2/n2cpu_nii5v3_04.pdf>
5. Задача об обедающих философах [Электронный ресурс]. – URL: <https://ru.wikipedia.org/wiki/%D0%97%D0%B0%D0%B4%D0%B0%D1%87%D0%B0_%D0%BE%D0%B1_%D0%BE%D0%B1%D0%B5%D0%B4%D0%B0%D1%8E%D1%89%D0%B8%D1%85_%D1%84%D0%B8%D0%BB%D0%BE%D1%81%D0%BE%D1%84%D0%B0%D1%85>
6. Cyclone 10 LP Multiprocessor Nios II System Reference Design User Guide [Электронный ресурс]. – URL: <https://www.intel.com/content/dam/altera-www/global/en_US/uploads/a/a9/Cyclone_10_LP_Multiprocessor_Nios_II_System_Reference_Design_User_Guide.pdf>