

# S4i APP3 – Évaluation formative

PHYSIQUE DES PORTES LOGIQUE – GIF470

## 1. Équations caractéristiques du MOSFET

(compétence 1)

Identifiez le régime d'opération et calculez le courant  $I_{DS}$  circulant dans les transistors MOSFET dont les propriétés et les tensions de polarisation sont données dans le tableau.

Complétez le tableau pour toute autre valeur manquante

Type	KP ( $\mu\text{A}/\text{V}^2$ )	W ( $\mu\text{m}$ )	L ( $\mu\text{m}$ )	K ( $\text{mA}/\text{V}^2$ )	$ V_{to} $ (V)	$v_G$ (V)	$v_D$ (V)	$v_S$ (V)	Régime d'opération	$i_D$ (mA)
a) NMOS	100	50	1		0.5	1.5	6	1		
b) NMOS	?	200	2	2.5	0.75	5	7	2		
c) NMOS	75	?	2	1.5	0.5	-1.5	-3	-4.5		
d) PMOS	50	100	1		0.5	5	3	10		

## 2. Polarisation du transistor

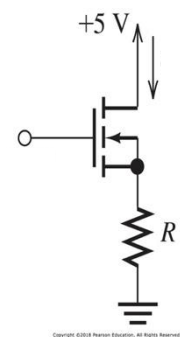
(compétences 1)

- a) Un transistor NMOS ( $K = 0.4 \text{ mA}/\text{V}^2$ ,  $V_{to} = 1 \text{ V}$ ) est polarisé en saturation à  $i_D = 0.1 \text{ mA}$ .

Quelle sont les gammes de tensions valides pour  $v_{GS}$  et  $v_{DS}$  ?

- b) Un transistor NMOS ( $K = 0.4 \text{ mA}/\text{V}^2$ ,  $V_{to} = 1 \text{ V}$ ) est polarisé comme sur la figure suivante à l'aide d'une résistance de  $1 \text{ k}\Omega$ .

Si le courant  $i_D = 0.5 \text{ mA}$ , trouvez les tensions  $v_G$  et  $v_{DS}$  et identifiez le régime d'opération du transistor.



### 3. Inverseur

(compétences 1)

Un inverseur a les caractéristiques et dimensions suivantes :

$(W/L)_p = 4.8\mu\text{m}/0.8\mu\text{m}$ ,  $(W/L)_n = 2.4\mu\text{m}/0.8\mu\text{m}$ ,

$k'_n = 120\mu\text{A}/\text{V}^2$ ,  $k'_p = 60\mu\text{A}/\text{V}^2$ ,  $V_{tn} = |V_{tp}| = 0.7\text{V}$  et  $V_{DD} = 3.5\text{V}$

- Est-ce que cet inverseur est bien équilibré (théoriquement) ?
- Quel est la résistance vue à la sortie de l'inverseur à  $v_o = V_{OL}$  ?  
Et à  $v_o = V_{OH}$  ?
- Quel est le courant circulant dans l'inverseur à  $v_o = V_{OH} = V_{DD} - 50\text{mV}$  ?  
Et à  $v_o = V_{DD}/2$  ?

### 4. Inverseur

(compétences 2)

Considérez le même inverseur qu'au problème 3.

- Calculez  $V_{IH}$ ,  $V_{IL}$ ,  $NM_H$  et  $NM_L$ .
- Calculez  $t_{PHL}$ ,  $t_{PLH}$  et  $t_p$  si l'inverseur a comme charge un inverseur identique et que la capacité de l'interconnexion est de 50 fF.

Considérez la capacité d'entrée de l'inverseur donnée par :

$$C_{inv} = 10\text{fF} + 3.92 \frac{\text{fF}}{\mu\text{m}}(W_n + W_p) + 1.94 \frac{\text{fF}}{\mu\text{m}^2}(W_n \cdot L_n + W_p \cdot L_p)$$

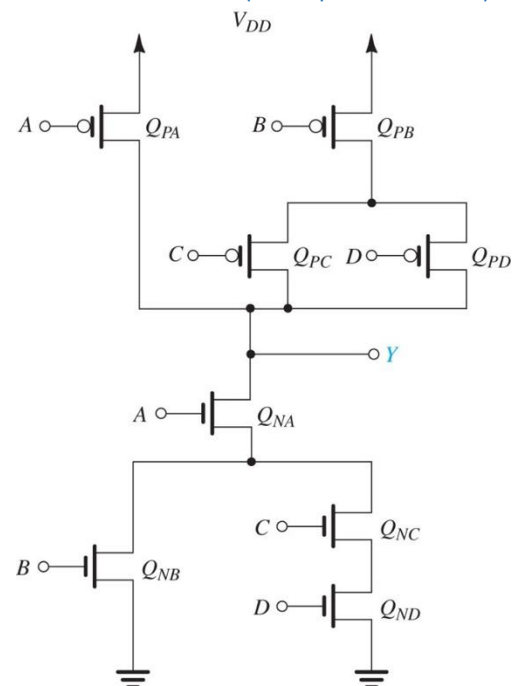
### 5. Porte logique

(compétences 2)

- Trouvez  $W$  et  $L$  pour chaque transistor de la porte logique suivante pour que celle-ci possède dans le pire cas un délai de propagation équivalent à l'inverseur de référence bien équilibré ayant les caractéristiques suivantes:  $(W/L)_n = 1\mu\text{m}/0.35\mu\text{m}$ ,  $k'_n = 150\mu\text{A}/\text{V}^2$ ,  $k'_p = 50\mu\text{A}/\text{V}^2$ ,  $L_{\min} = 0.35\mu\text{m}$ .
- Trouvez la fonction  $Y$  et  $\bar{Y}$  de cette porte logique.

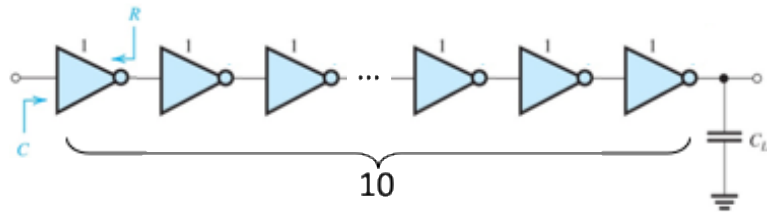
Aussi sur ce sujet :

- Exercice 14.1 de Sedra & Smith
- Sections 14.1.3 à 14.1.8



## 6. Chaîne d'inverseurs

Considérez la chaîne d'inverseur suivante où tous les inverseurs sont identiques :



Concevez une chaîne d'inverseur (tous identiques) dont le signal de sortie sera l'inverse de la chaîne précédente et mais dont le temps de propagation serait le même.