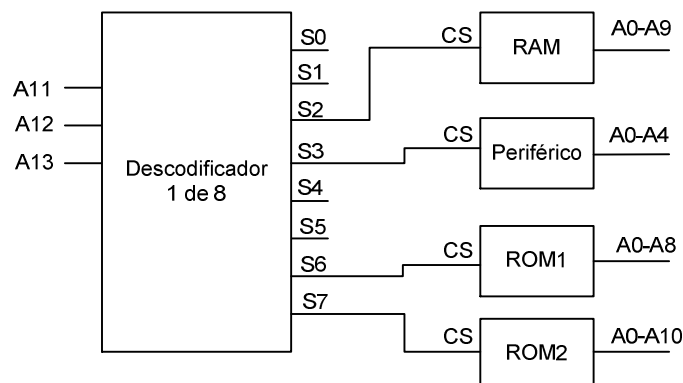


2. (2 + 1 valores) Os portáteis mais recentes incluem não apenas um disco mas também um SSD (Solid State Drive). Suponha que vai comprar um com Windows 10 Home, mas claro que vai instalar o Windows 10 Education. O disco tem um 1 TByte de capacidade, 7200 rotações/minuto, 6 ms de *seek-time* (procura de pista) e taxa de leitura de dados de 100 MBytes/seg. O SSD tem uma capacidade de 128 GBytes, um tempo de acesso de 0,2 ms e taxa de leitura de dados de 200 MBytes/seg. Considera-se que o setor é a unidade de acesso nos dois casos e o seu tamanho é 1 KByte.
- a) Imaginemos que o arranque do Windows requer a leitura de 4000 setores, distribuídos pelo dispositivo (disco ou SSD) de forma aleatória, a que se somam cerca de 15 segundos de execução de programas em memória. Estime o tempo que demorará aproximadamente o arranque do Windows, no caso do disco e do SSD;

- b) Em qual dispositivo (disco ou SSD) deverá instalar o Windows, e qual dispositivo deverá usar para guardar os seus ficheiros? Justifique.

3. (3 valores) Considere o seguinte sistema de descodificação de endereços utilizado por um processador de bus de dados de 8 bits e bus de endereços de 16 bits. Preencha a tabela sobre cada dispositivo, indicando a sua capacidade (decimal) e os endereços de início e de fim (em hexadecimal) em que esse dispositivo está ativo (não considerando endereços de acesso repetido - espelhos).



Dispositivo	Bits de endereço	Capacidade (bytes) (decimal)	Início (hexadecimal)	Fim (hexadecimal)
RAM	A0-A9			
Periférico	A0-A4			
ROM1	A0-A8			
ROM2	A0-A10			

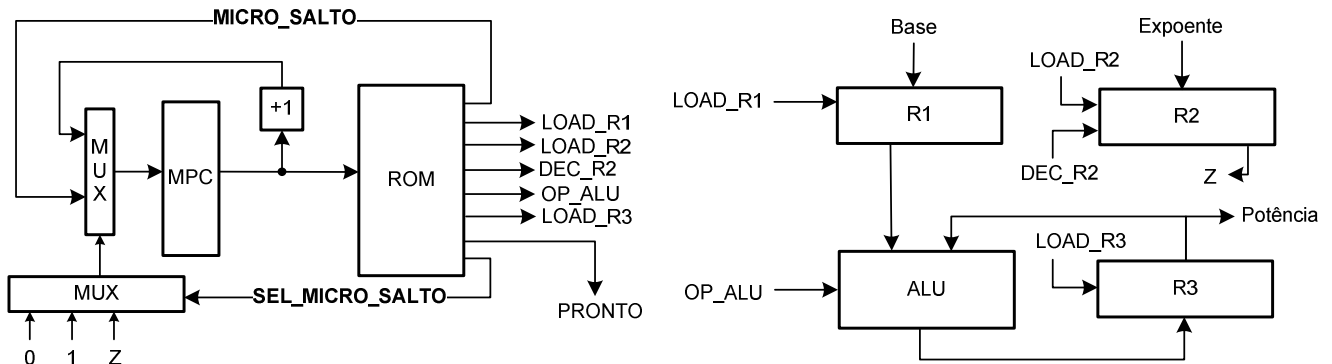
4. (2 valores) Considere a seguinte tabela de verdade, relativa a uma função de quatro entradas e uma saída. Simplifique a respetiva função, preenchendo a tabela de Karnaugh e escrevendo a expressão algébrica mais simplificada que lhe é equivalente.

A	B	C	D	Z
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	1
1	1	0	1	1
1	1	1	0	0
1	1	1	1	0

		CD			
		00	01	11	10
AB	00				
	01				
	11				
	10				

Z =

5. (2 + 1 valores) Pretende-se construir um circuito microprogramado que implemente a operação potência (base elevada a expoente) por multiplicações sucessivas da base. O diagrama seguinte descreve o circuito. Os registos R1 e R2 recebem a base e o expoente, respetivamente. O registo R3 vai acumulando o resultado das multiplicações. A saída da ALU pode tomar uma de quatro possibilidades, consoante o valor de OP_ALU: soma (SOMA) e multiplicação (MUL) dos dois operandos, 0 (ZERO) e 1 (UM). O sinal Z está ativo (vale 1) quando R2 é zero e o sinal PRONTO é ativado quando o resultado está pronto.



- a) Preencha a tabela seguinte com os valores necessários para implementar a funcionalidade descrita. Indique apenas os sinais relevantes em cada ciclo de relógio e deixe em branco as restantes células.

Endereço na ROM	Microinstruções	LOAD_R1	LOAD_R2	DEC_R2	OP_ALU	LOAD_R3	PRONTO	SEL_MICRO_SALTO	MICRO_SALTO
0	R1 ← Base R2 ← Expoente R3 ← 1								
1	R3 ← R3 * R1								
2	R2 ← R2 - 1								
3	(R2 = 0): MPC ← 5								
4	MPC ← 1								
5	PRONTO ← 1 MPC ← 5								

- b) Quantos bits de largura deve ter no mínimo o sinal MICRO_SALTO?

6. (1,5 + 1,5 valores) Considere uma cache de dados de mapeamento direto, com capacidade para 128 blocos de 8 palavras cada, para um processador com 16 bits de endereço com endereçamento de byte (uma palavra = dois endereços).

- a) Quantos bits deve ter a etiqueta?

- b) Suponha que o tempo de acesso em caso de *hit* e de *miss* é de 4 ns e 30 ns, respetivamente. Se a *hit rate* média for de 80%, qual o tempo médio de acesso?

 ns

7. (2 valores) Imagine um processador com endereçamento de byte, capaz de endereçar um espaço virtual de 00000H até FFFFFH, enquanto o espaço de endereçamento físico vai de 0000H até FFFFH, mas só há RAM entre 1000H e 4000H. As páginas virtuais têm uma dimensão de 100H bytes. A TLB é totalmente associativa de 8 entradas e está inicialmente vazia, após o que o processador acedeu aos seguintes endereços virtuais, por esta ordem:

- 2AFE0H
- AC18AH
- AC78CH
- 348E4H
- 2AF8CH
- AC7E4H
- AC7E0H
- AC18CH
- 348F4H
- 56B4AH
- 2AF58H

Preencha a TLB com os valores com que vai ficando, após cada um destes acessos. Assuma que as páginas físicas vão sendo atribuídas por ordem, começando na primeira (a partir do endereço 1000H) e indo até onde for necessário. Coloque X nos campos da TLB cujo valor não seja determinável neste exemplo.

Posição da TLB	Bit validade	N.º página virtual (hexadecimal)	N.º página física (hexadecimal)
0			
1			
2			
3			
4			
5			
6			
7			