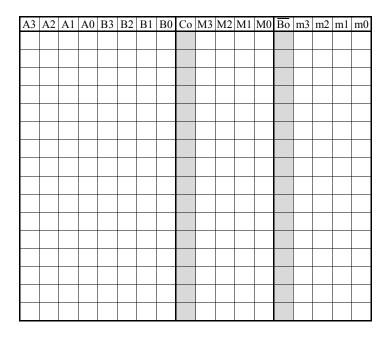


# UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ CAMPUS PATO BRANCO DEPARTAMENTO ACADÊMICO DE ELÉTRICA DISCIPLINA DE CIRCUITOS DIGITAIS

## PRÁTICA DE LABORATÓRIO 4 CIRCUITOS COMBINACIONAIS DEDICADOS

Nome:	Disciplina CD-24CP	NOTA
Nome:	Turma 4CP	
Nome:	27/09/2018	

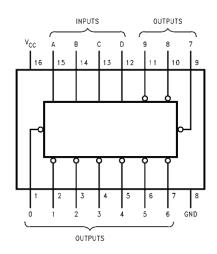
- 1. Teste o funcionamento do circuito integrado 7442, validando a tabela-verdade indicada pelo fabricante, conforme anexo. Analise os resultados obtidos e descreva, no verso desta folha, as conclusões deste ensaio prático. Caso haja alguma discrepância em relação ao resultado esperado, descreva-a avaliando suas eventuais causas e consequências.
- 2. Teste o funcionamento do circuito integrado 74151, validando a tabela-verdade indicada pelo fabricante, conforme anexo. Analise os resultados obtidos e descreva, no verso desta folha, as conclusões deste ensaio prático. Caso haja alguma discrepância em relação ao resultado esperado, descreva-a avaliando suas eventuais causas e consequências.
- 3. Teste o funcionamento do circuito integrado 74138, validando a tabela-verdade indicada pelo fabricante, conforme anexo. Analise os resultados obtidos e descreva, no verso desta folha, as conclusões deste ensaio prático. Caso haja alguma discrepância em relação ao resultado esperado, descreva-a avaliando suas eventuais causas e consequências.
- 4. Teste o funcionamento do circuito integrado 74283, sujeitando-o a 16 das 256 condições possíveis de entrada (números A e B) e registrando os resultados obtidos na tabela ao lado (saídas M0 a M3 e Co). Analise os resultados obtidos e descreva, no verso desta folha, as conclusões deste ensaio.
- 5. Utilize o circuito integrado 74283 para implementar um subtrator de 4 bits. Teste seu funcionamento, sujeitando-o a 16 das 256 condições possíveis de entrada (números A e B) e registrando os resultados obtidos na tabela ao lado (saídas m0 a m3 e Bo). Analise os resultados obtidos e descreva, no verso desta folha, as conclusões deste ensaio.



6. Proponha uma forma de implementar um multiplexador 16x1, utilizando 2 CIs 74151 e outras portas lógicas básicas. Esquematize a solução no espaço que segue.

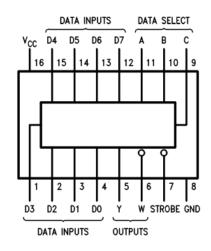
# Anexo - PINAGEM DOS CIRCUITOS INTEGRADOS

# 7442 – Decodificador BCD para Decimal



No.		BCD	Input			Decimal Output								
	D	С	В	Α	0	1	2	3	4	5	6	7	8	9
0	L	L	L	L	L	Н	Н	Н	Н	Н	Н	Н	Н	Н
1	L	L	L	н	Н	L	H	H	H	H	н	H	Н	Н
2	L	L	Н	L	Н	Н	L	Н	Н	Н	H	H	Н	Н
3	L	L	H	H	Н	H	H	L	H	H	H	H	H	Н
4	L	H	L	L	H	H	H	H	L	H	H	H	H	Н
5	L	H	L	H	Н	Н	Н	Н	H	L	Н	H	Н	Н
6	L	H	H	L	H	H	H	H	H	H	L	H	H	H
7	L	H	H	H	H	H	H	H	H	H	H	L	H	H
8	н		L	L	Н	H	H	H	H	H	H	H	L	H
9	Н	L	L	H	Н	H	H	H	H	H	H	H	H	L
Ī	Н	L	Н	L	Н	Н	Н	Н	Н	Н	Н	Н	Н	Н
N	Н	L	Н	Н	Н	Н	H	H	н	H	Н	н	Н	H
٧	Н	H	L	L	Н	Н	Н	Н	H	Н	н	H	Н	H
Α	Н	H	L	н	Н	Н	H	Н	H	Н	н	H	Н	H
L	н	Н	Н	L	Н	H	Н	Н	H	Н	Н	Н	Н	H
I	Н	H	H	H	H	H	H	H	H	H	H	H	H	H
D														

74151 – Multiplexador 8 para 1



	Ir	Outputs				
	Select		Strobe	V	w	
C	В	Α	S	-	Project Control of the Control of th	
X	X	X	Н	L	Н	
L	L	L	L	D0	D0	
L	L	Н	L	D1	D1	
L	Н	L	L	D2	D2	
L	H	Н	L	D3	D3	
H	L	L	L	D4	D4	
H	L	Н	L	D5	D5	
H	H	L	L	D6	D6	
H	H	Н	L	D7	<b>D7</b>	

 $\label{eq:hamiltonian} \begin{array}{ll} H \,=\, High\; Level, \, L \,=\, Low\; Level, \, X \,=\, Don't\; Care \\ D0,\; D1 \,\ldots\, D7 \,=\, the\; level\; of\; the\; respective\; D\; input \end{array}$ 

7483 – Somador completo de 4 bits

Σ <sub>4</sub>	C <sub>4</sub>	C <sub>0</sub>	GND 12	B <sub>1</sub>	A <sub>1</sub>	Σ <sub>1</sub>
2	3	4	5	6	7	8
		15 14	15 14 13	15 14 13 12	15 14 13 12 11	15 14 13 12 11 10

#### **FUNCTIONAL TRUTH TABLE**

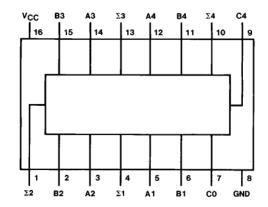
C (n-1)	An	Bn	$\Sigma_n$	$c_n$
L	L	L	L	L
L	L	Н	Н	L
L	H	L	H	L
L	H	Н	L	H
Н	L	L	Н	L
Н	L	Н	L	Н
H	H	L	L	Н
Н	H	Н	H	Н

C<sub>1</sub> — C<sub>3</sub> are generated internally

C<sub>0</sub> — is an external input

C<sub>4</sub> — is an output generated internally

74283 – Somador completo de 4 bits



### **Function Table**

				Outputs								
	In	put		When C0	= L		When C0 = H					
			21		W	nen C2 = L		W	hen C2 = H			
A1 /	B1 /	A2 /	B2 /	Σ1	Σ2	C2	Σ1	Σ2 /	C2 /			
A3	В3	A4	B4	Σ3	Σ4	C4	Σ3	Σ4	C4			
L	L	L	L	L	L	L	н	L	L			
н	L	L	L	Н	L	L	L	н	L			
L	н	L	L	Н	L	L	L	н	L			
н	Н	L	L	L	н	L	н	н	L			
L	L	Н	L	L	H	L	н	н	L			
н	L	н	L	н	Н	L	L	L	Н			
L	н	H	L	н	H	L	L	L	Н			
н	н	н	L	L	L	Н	н	L	Н			
L	L	L	н	L	н	L	н	н	L			
н	L	L	Н	н	н	L	L	L	н			
L	н	L	н	н	н	L	L	L	н			
Н	Н	L	н	L	L	н	Н	L	н			
L	L	н	н	L	L	н	н	L	н			
н	L	н	Н	Н	L	н	L	н	н			
L	н	Н	н	н	L	н	L	н	Н			
н	Н	Н	н	L	H	н	ĺн	н	н			

H = High Level, L = Low Level

Note: input conditions at A1, B1, A2, B2, and C0 are used to determine outputs Σ1 and Σ2 and the value of the internal carry C2. The values at C2, A3, B3, A4, and B4 are then used to determine outputs Σ3, Σ4, and C4.

TL/F/6421-3

74138 – Decodificador 3x8

		INP	UTS				OUTPUTS							
E <sub>1</sub>	E <sub>2</sub>	E <sub>3</sub>	A <sub>0</sub>	A <sub>1</sub>	A <sub>2</sub>	00	01	02	03	04	05	06	07	
Н	Х	Х	Х	Х	Х	Н	Н	Н	Н	Н	Н	Н	Н	
X	Н	X	Х	X	X	н	Н	Н	н	Н	Н	н	Н	
X	X	L	X	X	X	Н	Н	Н	Н	Н	Н	н	Н	
L	L	Н	L	L	L	L	Н	Н	Н	Н	Н	н	Н	
L	L	Н	Н	L	L	Н	L	Н	Н	Н	Н	Н	н	
L	L	Н	L	Н	L	Н	Н	L	Н	Н	Н	Н	Н	
L	L	Н	Н	Н	L	Н	Н	Н	L	Н	Н	Н	Н	
L	L	Н	L	L	Н	Н	Н	Н	Н	L	Н	Н	Н	
L	L	Н	Н	L	Н	Н	Н	Н	Н	Н	L	Н	Н	
L	L	Н	L	Н	Н	н	Н	Н	Н	Н	Н	L	Н	
L	L	Н	Н	Н	Н	Н	Н	Н	н	Н	Н	Н	L	

**Obs.**: Para teste com o módulo Datapool 8810, conecte o Vcc de cada CI à barra "+5V" e o GND à barra "comum"