

Simulação do Conversor Buck com Controle Digital

1st Alfredo Savi

Departamento de Informática
Universidade Tec. Federal do Paraná
Pato Branco, Brasil
alfredoc@alunos.utfpr.edu.br

2nd Rafael Anderson Dalmolin

Departamento de Informática
Universidade Tec. Federal do Paraná
Pato Branco, Brasil
rafaeldalmolin@alunos.utfpr.edu.br

3rd Wesley Almeida

Departamento de Informática
Universidade Tec. Federal do Paraná
Pato Branco, Brasil
wesleyalmeida@alunos.utfpr.edu.br

Abstract—Este artigo é referente ao projeto proposto na disciplina de controle digital, tem como objetivo apresentar a modelagem, o projeto, desenvolvimento teórico e implementação prática por meio de simulação de um circuito conversor buck malha aberta e posteriormente de malha fechada realizando o controle com um microcontrolador.

Index Terms—buck converter, control systems, signal processing, microcontrollers

I. INTRODUÇÃO

Um conversor Buck também é chamado de abaixador de tensão e consiste em um gerador de pulsos e um filtro passivo. Os dois são combinados para converter a tensão de entrada CC¹ de tal forma que a tensão CC de saída seja um valor inferior. A Tecnologia que usa fonte de pulso e filtro LC², permite que a transferência de energia do indutor e do capacitor na saída possam alcançar uma transmissão de alta eficiência. Em outras palavras, o próprio conversor dissipa pouca energia. Para regular a tensão de saída, uma fonte de tensão e um amplificador de erro são adicionados ao circuito. [1] A figura 1 mostra um diagrama de blocos do sistema de malha fechada de um conversor Buck, no qual, consiste em quatro blocos, o conversor buck, um circuito para condicionamentos dos sinais, microcontrolador e um drive optoisolador.

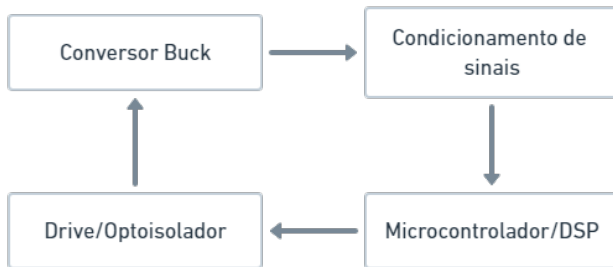


Fig. 1. Diagrama de blocos de um conversor Buck

A figura 2 mostra o esquemático do circuito de um conversor Buck, no qual, associa um filtro passa-baixa e um comutador. O diodo fornece um caminho para passagem de

corrente quando a chave esta aberta; quando a chave encontra-se no estado fechado, o diodo é reversamente polarizado impedindo a condução de corrente através do mesmo. [1]

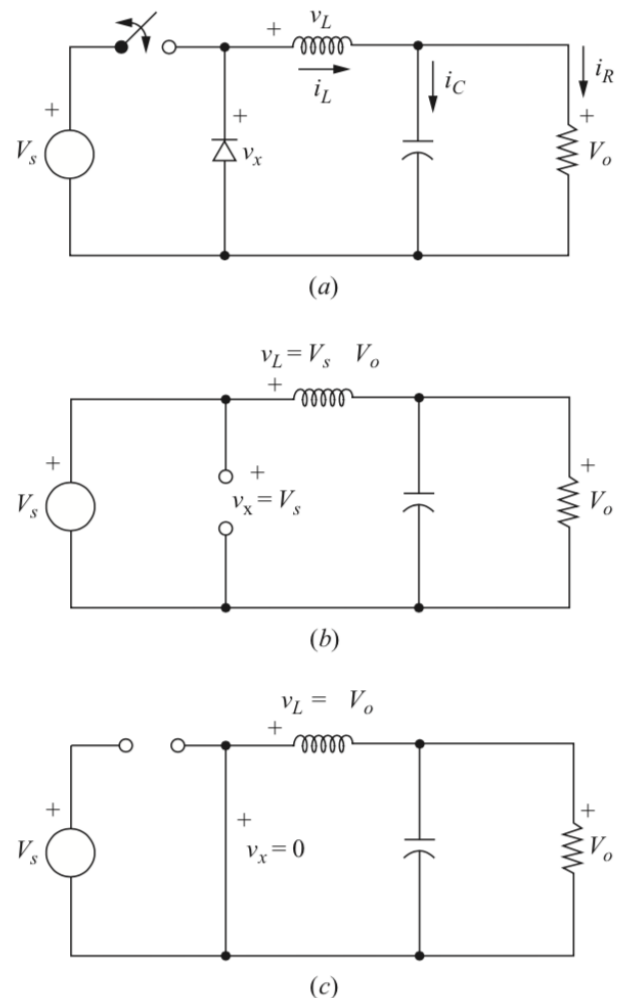


Fig. 2. (a) Circuito conversor Buck; (b) Circuito equivalente para chave fechada; (c) Circuito equivalente para chave aberta
Fonte: HART [1]

¹CC: Corrente Contínua

²LC: Indutor e Capacitor

Entre as vantagens do uso de um conversor Buck estão a boa imunidade a ruído, máxima flexibilidade na escolha de valores

de indutor e tipos de capacitores, garantia de estabilidade do sistema, elevado ganho em baixas frequências e garantia de margem de fase. Dentre a grande gama de aplicações deste conversor, podemos citar algumas principais que se destacam, sendo elas:

- acionamento de motores para drones;
- equipamentos e esteiras industriais;
- refrigeração;
- sistemas de alimentação de energia;
- veículos elétricos;
- fontes controladas para computadores;
- eletroeletrônicos;
- processos físico-químicos e de automação como temperatura, fluxo, iluminação, velocidade, posição, entre tantas outras aplicações de precisão.

II. PROJETO MALHA ABERTA

Nesta seção serão apresentados a modelagem e projeto do conversor buck, o projeto do conversor buck, a função de transferência do conversor, os circuitos, simulações e códigos do buck e da etapa de condicionamento de sinais, e componentes necessários para montagem do circuito do físico.

A. MODELAGEM DO CONVERSOR BUCK

Em toda a modelagem do conversor Buck presente nesta seção utilizou-se como base o desenvolvimento matemático de HART, 2010 [1].

Para a análise da modelagem, supõe-se que o diodo permanece polarizado diretamente durante o tempo que o comutador está aberto, implicando em uma corrente contínua no indutor. A próxima etapa é examinar a tensão e a corrente no indutor.

Lembrando que: Os conversores Buck e os conversores CC-CC possuem as seguintes propriedades quando operam em regime permanente:

- 1) A corrente do indutor é periódica:

$$i_L(t + T) = i_L(t)$$

- 2) A tensão média do indutor é zero:

$$V_L = \frac{1}{T} \cdot \int_t^{t+T} V_L(\lambda) d\lambda = 0$$

- 3) A corrente média no capacitor é zero:

$$I_C = \frac{1}{T} \cdot \int I_C(\lambda) d\lambda = 0$$

- 4) A potência fornecida pela fonte é a mesma potência fornecida pela carga. Para componentes não ideais, a fonte também fornece perdas.

$$P_s = P_o \text{ (Ideal)} \quad P_s = P_o + \text{perdas (NaoIdeal)}$$

Para iniciar a análise do circuito conversor Buck da figura 2, assumimos as seguintes premissas:

- 1) O circuito opera em estado estacionário;
- 2) A corrente no indutor é contínua;
- 3) O capacitor possui um valor elevado, e a tensão de saída é mantida constante para V_0 ;
- 4) O período de comutação é T , a chave está fechada para o tempo DT e aberta para o tempo $(1 - D)T$.

A análise será feita para dois modos, considerando o circuito com a chave fechada conforme visto na fig. 2(b) e depois para o circuito com a chave aberta da fig. 2(c).

1) *Análise chave fechada:* Quando a chave está fechada no circuito Buck conforme a fig. 2(b) o diodo é polarizado inversamente, e a tensão no indutor é:

$$v_L = V_s - V_0 = L \cdot \left(\frac{di_L}{dt} \right)$$

$$\frac{di_L}{dt} = \frac{V_s - V_0}{L}$$

A derivada da corrente é uma constante positiva, a mesma aumenta linearmente. A variação da corrente no indutor é apresentada pelo modelo matemático a seguir:

$$\frac{di_L}{dt} = \frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{DT} = \frac{V_s - V_0}{L}$$

$$(\Delta i_L)_{fechado} = \left(\frac{V_s - V_0}{L} \right) DT$$

2) *Análise chave aberta:* Quando a chave está aberta o diodo permanece polarizado diretamente, e a tensão no indutor é:

$$v_L = -V_0 = L \cdot \left(\frac{di_L}{dt} \right)$$

$$\frac{di_L}{dt} = \frac{V_0}{L}$$

A derivada da corrente no indutor é uma constante negativa, e a corrente diminui como mostrado na figura 2(c). A mudança de corrente no indutor está demonstrada a seguir:

$$\frac{\Delta i_L}{\Delta t} = \frac{\Delta i_L}{(1-D)T} = \frac{-V_0}{L}$$

$$(\Delta i_L)_{aberto} = \left(\frac{-V_0}{L} \right) (1-D)T$$

A operação em estado estacionário requer que a corrente no indutor no final do ciclo de comutação seja a mesma que no começo, significando que a mudança na corrente do indutor ao longo do tempo seja zero.

$$(\Delta i_L)_{fechado} + (\Delta i_L)_{aberto} = 0 \quad (1)$$

Usando as equações para corrente no indutor com a chave aberta e fechada, temos:

$$\left(\frac{V_s - V_0}{L} \right) (DT) - \left(\frac{V_0}{L} \right) (1-D)T = 0$$

$$\boxed{V_0 = V_s D} \quad (2)$$

O conversor Buck produz uma tensão de saída menor ou igual à entrada. Para a comutação periódica, a tensão média do indutor é zero.

$$V_L = (V_s - V_0)DT + (-V_0)(1-D)T = 0$$

A corrente média do indutor deve ser a mesma corrente média na carga do resistor, desde que a corrente média do capacitor seja zero para a operação estável:

$$\boxed{I_L = I_R = V_0 / R} \quad (3)$$

Obtendo as equações da corrente máxima e mínima no indutor, temos:

$$I_{max} = I_L + \frac{\Delta i}{2} = \frac{V_0}{R} + \frac{1}{2} \cdot \left[\frac{V_0}{L} \cdot (1-DT)T \right] = V_0 \left(\frac{1}{R} + \frac{1-D}{2Lf} \right)$$

$$I_{min} = I_R - \frac{\Delta i_L}{2} = \frac{V_0}{R} - \frac{1}{2} \cdot \left[\frac{V_0}{L} \cdot (1-DT)T \right] = V_0 \left(\frac{1}{R} + \frac{1-D}{2Lf} \right)$$

A última equação encontrada pode ser utilizada para determinar a indutância do indutor e a frequência de chaveamento. Afirmando que $I_{min} = 0$, encontramos as seguintes expressões matemáticas:

$$I_{min} = 0 = V_0 \left(\frac{1}{R} - \frac{1-D}{2Lf} \right)$$

$$L_{min}f = \frac{(1-D)R}{2}$$

Para corrente contínua:

$$L_{min} = \frac{(1-D)R}{2f}$$

Onde $f = 1/T$ é a frequência de chaveamento e L_{min} é o valor de indutância mínima para a corrente contínua, na prática este valor deve ser maior. Para determinar o valor de indutância para um indutor pico a pico, associamos a equação de I_{min} com a equação 2.

$$\Delta i_L = \left(\frac{V_s - V_0}{L} \right) DT = \left(\frac{V_s - V_0}{Lf} \right) D = \left(\frac{V_0(1-D)}{Lf} \right) \quad (4)$$

$$L = \left(\frac{V_s - V_0}{\Delta i_L f} \right) D = \frac{V_0(1-D)}{\Delta i_L f} \quad (4)$$

Considerando que os componentes do conversor são ideais, a potência da alimentação deve ser a mesma da potência absorvida na carga (Resistor).

$$P_S = P_0 = V_s \cdot I_s = V_0 \cdot I_0 = \frac{V_0}{V_s} = \frac{I_s}{I_0}$$

3) *Ripple da tensão de saída*: Para encontrar a corrente no capacitor foi aplicado a lei de Kirchhoff e foi encontrado a seguinte relação: $I_c = i_L - I_R$. Onde a corrente no capacitor é positiva. Pelas definições de capacitância:

$$\Delta V_0 = \frac{\Delta Q}{C}$$

Considerando a variação de tensão na carga Q, temos:

$$\Delta V_0 = \frac{T \cdot \Delta I_L}{8}$$

Combinando a equação da variação de corrente no indutor com a variação de tensão obtida anteriormente, podemos chegar a uma expressão de ondulação (*Ripple*).

$$r_{ripple} = \frac{\Delta V_0}{V_0} = \frac{(1-D)}{8LCf^2} \quad (5)$$

Isolando o capacitor na equação, obtemos uma equação para a capacitância em termos de ondulação de tensão específica:

$$C = \frac{(1-D)}{8L \left(\frac{\Delta V_0}{V_0} \right) f^2} = \frac{\Delta I_L}{8f \Delta V_{CR} V_0} \quad (6)$$

B. PROJETO DO CONVERSADOR BUCK

Após realizado a modelagem matemática na seção II-A, podemos utilizar as especificações do projeto definidas na tabela a baixo, sendo assim é possível calcular os componentes

necessários para a implementação de um circuito conversor buck.

TABLE I
PARÂMETROS DO PROJETO

Parâmetro	Variável	Valor
Frequência de chaveamento	f_s	10kHz
Razão cíclica (<i>Duty Cycle</i>)	D	50%
<i>Ripple</i> de tensão	ΔV_C	< 2%
<i>Ripple</i> de corrente	ΔI_L	< 50%
Tensão de entrada	V_s	24V(±6V)
Tensão de saída	V_0	12V+ Sinal Modulado
Potência da carga	P_{R0}	> 12W

1) Cálculo da tensão V_o :

- Utilizando a tensão de entrada máxima $V_{in} = 30V$, a razão cíclica de $D = 0.5$ e aplicando na equação 2, encontramos uma tensão de saída igual a:

$$V_o = V_{in} \cdot D = (30V) \cdot (0.5) = 15V$$

2) Cálculo da Indutância Mínima:

- Definindo uma corrente de saída máxima $I_{OutMax} = 1A$ e considerando um *Ripple* de corrente máximo de 20%, encontramos um *Ripple* de Corrente igual a:

$$\Delta I_L = L_{IR} \cdot I_{OutMax} = (0.20) \cdot (1A) = 200mA$$

- podemos substituir na equação 4 da indutância e descobrir seu valor mínimo.

$$L = \left(\frac{V_s - V_0}{\Delta i_L f} \right) D = \left(\frac{30V - 15V}{(200mA)(10kHz)} \right) (0.5) = 3.75mH$$

3) Cálculo da Capacitância Mínima:

- Definindo um *Ripple* de tensão de 1%, multiplicando pela tensão de saída obtemos o *Ripple* de tensão abaixo:

$$\Delta V_C = V_{CR} \cdot V_{out} = (0.01) \cdot (15V) = 150mV$$

- Podemos substituir na equação 6 da capacitância, obtemos o valor mínimo do capacitor.

$$C = \frac{\Delta I_L}{8f \Delta V_{CR} V_0} = \frac{200mA}{8 \cdot (10kHz) \cdot (150mV) \cdot (15V)} = 1.1111\mu F$$

4) Cálculo do Resistor de Potência Mínimo:

- Sabendo que a corrente máxima será de $I_{OutMax} = 1A$ de acordo com o indutor calculado, podemos calcular o resistor de potência da seguinte forma:

$$R_0 = \frac{V_o}{I_{OutMax}} = \frac{15V}{1A} = 15\Omega$$

5) Componentes Físicos:

Na próxima seção vamos ver que o amortecimento ζ necessita estar entre $0.4 \leq \zeta \leq 0.7$ e a frequência de corte desejada em 1kHz. Porém tais especificações não foram alcançadas, com isso precisamos recalculer o capacitor para que tenha o comportamento desejado de amortecimento e atenuação mantendo os ripples de corrente e tensão mínimos calculados anteriormente. As etapas de cálculos serão apresentados na seção posterior.

Pensando em um projeto prático real, não ideal, foi feito a troca dos componentes para os valores comerciais mais próximos.

- O valor teórico do capacitor foi trocado para um de $22\mu F$;
- O valor de resistor teórico foi mantido em $R = 15\Omega$ porém com uma potência de $20W$;
- O valor do indutor foi para um de $L = 2.9mH$.

TABLE II
COMPONENTES PRÁTICOS DO PROJETO

Parâmetro	Variável	Valores Práticos
Indutor	L	$2.9mH$
Capacitor	C	$22\mu F$
Resistência de carga	R	15Ω
Potência da carga	P	$20W$

C. FUNÇÃO DE TRANSFERÊNCIA

1) *Função de Transferência pelo Domínio da Frequência:* Fazendo a análise do circuito do conversor Buck, apresentado na da figura 7, e sabendo que ela é definida por uma função de transferência de um sistema de segunda ordem, a função de transferência do conversor no domínio da frequência tem o seguinte formato que está apresentado na equação 10.

$$FT_{2order}(s) = \frac{\omega_{LC}^2}{s^2 + 2\omega_{LC}\zeta_{LC}s + \omega_{LC}^2} \quad (7)$$

Em que ω_{LC} é a frequência angular do circuito do conversor Buck, dado em rad/s, e ζ_{LC} é o coeficiente de amortecimento. De modo a obter os parâmetros da equação 7 em função dos componentes do circuito, tem-se as equações 8 e 9.

$$\omega_{LC} = \frac{1}{\sqrt{LC}} \quad (8)$$

$$\zeta_{LC} = \frac{1}{2R}\sqrt{\frac{L}{C}} \quad (9)$$

Substituindo as equações 8 e 9 na equação 7, e simplificando os termos, obtemos a na função de transferência em função dos componentes do circuito.

Função de transferência obtida pelo domínio da frequência:

$$FT_{2buck} = \frac{\frac{1}{LC}}{\left(s^2 + \frac{s}{RC} + \frac{1}{LC}\right)} \quad (10)$$

D. Função de Transferência do Conversor Buck

Substituindo o valores dos componentes já calculados na equação 10, obtém-se a função de transferência final 11.

$$FT_{Buck}(s) = \frac{40 \cdot 10^6}{s^2 + 6.666 \cdot 10^3 s + 40 \cdot 10^6} \quad (11)$$

E. PROJETO DOS FILTROS

A frequência de corte do conversor deve ser menor que a frequência do circuito de condicionamento de sinais, assim é possível observar o comportamento da planta sem haver perda de informações no filtro. [1] isto de fato pois se obtivermos uma sobreposição das harmônicas haverá perca de informação no filtro.

O circuito buck se comporta como um filtro passa-baixas, e no de condicionamento de sinais temos um circuito passa-baixas sallen-key, segue a baixo os parâmetros calculados para serem atendidos os requisitos de projeto, que no caso são as frequências de cortes desejadas, fator de qualidade e coeficiente de amortecimento.

1) *Frequências de Corte Fundamental - Sallen-Key:* Tendo posse das informações como f_s e T , é possível descobrir a frequência fundamental e a de corte do filtro RLC.

$$\begin{aligned} f_s &= 10kHz \\ T &= 10ms \\ f_1 &= \frac{1}{T} = 100Hz \\ f_{LC} &= \sqrt{f_1 \cdot f_s} = \sqrt{(100Hz)(10kHz)} = 1kHz \end{aligned}$$

Definindo uma frequência de corte $F_{PB} = 2200Hz$ e verificando se cumpre o requisito de α .

$$\begin{aligned} f_{SK} &= \alpha \sqrt{f_s f_{LC}} \\ \alpha &= \frac{2200Hz}{\sqrt{(10kHz)(1000Hz)}} = 0.696 \end{aligned}$$

Como podemos observar α está dentro do intervalo esperado $0.5 < \alpha < 1$ e o ζ_{SK} apresentado na próxima seção também está no intervalo esperado $0.1 < \zeta = 0.3 < 0.4$.

2) *Filtro RLC Passa-Baixas de Segunda Ordem:* A figura, nos apresenta o circuito característico do filtro RLC.

Parâmetros desejados e Componentes:

$$\begin{aligned} F_{LC} &= 1000Hz \text{ e } \zeta_{LC} = 0.5 \\ R &= 15\Omega, C = 22\mu F \text{ e } L = 2.9mH \end{aligned}$$

TABLE III
PARÂMETROS ATENDIDOS

Parâmetro	Variável	Valor
Frequência de corte	F_{LC}	$1006.58424208Hz$
Coefficiente de amortecimento	ζ_{LC}	0.52704627669473
Fator de qualidade	Q	0.94868329805051

A figura abaixo apresenta o diagrama de bode do filtro RLC, definido pela função de transferência da equação 11.

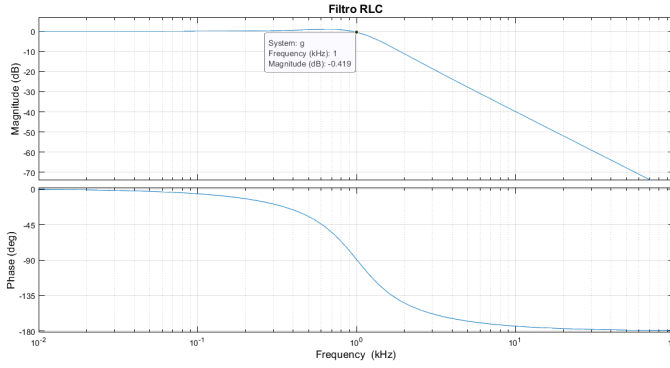


Fig. 3. Bode filtro RLC
Fonte: Software MATLAB

3) *Filtro Sallen-Key Passa-Baixas de Segunda Ordem:*
A figura 4, apresenta a topologia utilizada no circuito do filtro Sallen-Key.

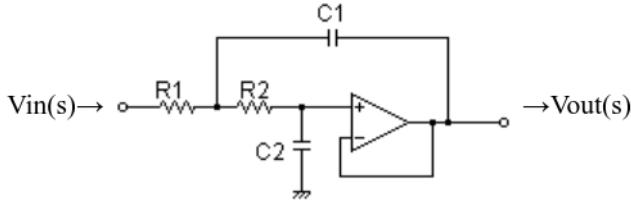


Fig. 4. Circuito do Filtro Sallen-Key Passa-Baixas
Fonte: Autoria própria

Parâmetros desejados e Componentes:

$$F_{SK} = 2200Hz \text{ e } \zeta_{SK} = 0,3$$

$$R1 = 47k\Omega, R2 = 16k\Omega, \\ C1 = 0.01\mu F, C2 = 680pF.$$

TABLE IV
PARÂMETROS ATENDIDOS

Parâmetro	Variável	Valor
Frequência de corte	F_{SK}	2225.6494140315Hz
Coefficiente de amortecimento	ζ_{SK}	0.2995408720735
Fator de qualidade	Q	1.6692212870279

Tendo conhecimento desses parâmetros, podemos substituí-los na equação 7 e chegarmos a função de transferência do filtro sallen-key de segunda ordem.

$$G_{FSK}(s) = \frac{195556946.18273}{s^2 + 8377.6595744681s + 195556946.18273} \quad (12)$$

A figura 5 apresenta o diagrama de bode do filtro Sallen-Key, definido pela função de transferência 12.

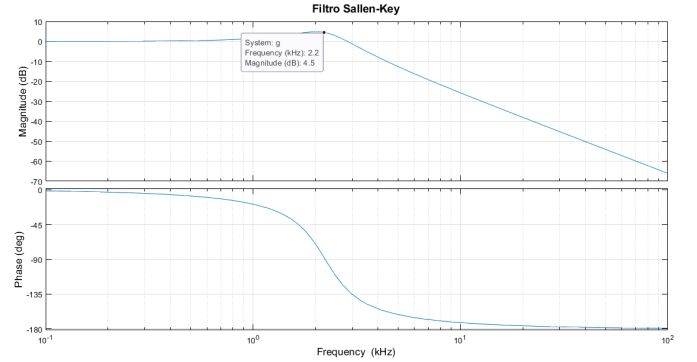


Fig. 5. Bode filtro Sallen-Key
Fonte: Software MATLAB

4) *Comparação das respostas dos filtros:*
Na figura abaixo, temos o comportamento dos dois filtros plotados para comparação.

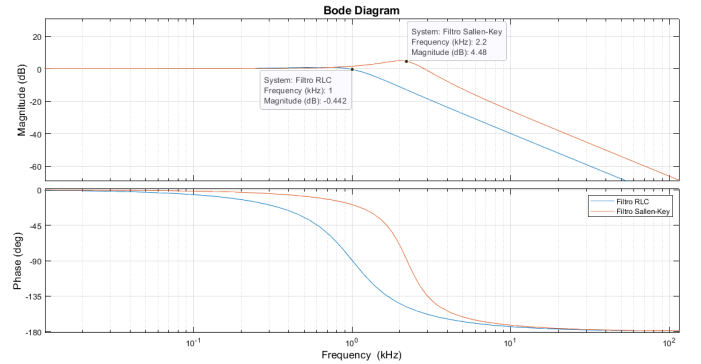


Fig. 6. Resposta dos dois filtros
Fonte: Software MATLAB

F. CIRCUITOS E SIMULAÇÃO

Com os componentes calculados na seção anterior foi possível simular o conversor buck e verificar a sua resposta quando excitado com uma entrada de 24V, com isso observa-se que o *ripple* da saída está de acordo com as especificações pré estabelecidas.

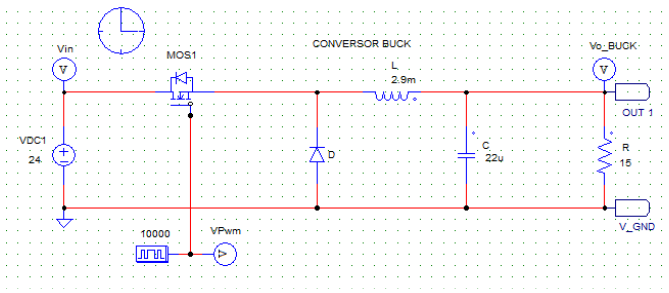


Fig. 7. Circuito conversor Buck
Fonte: Software LTSpice

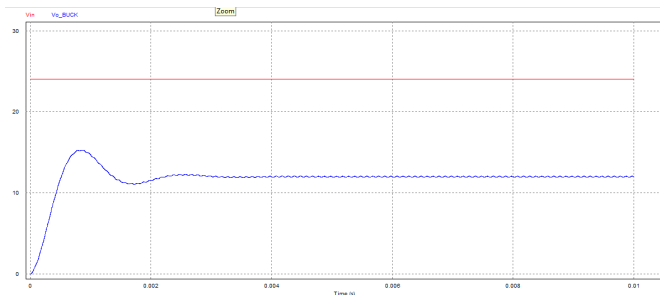


Fig. 8. Vermelho: sinal de entrada do Buck de 24V, Azul: sinal de saída do Buck de 12V
Fonte: Software LTSpice

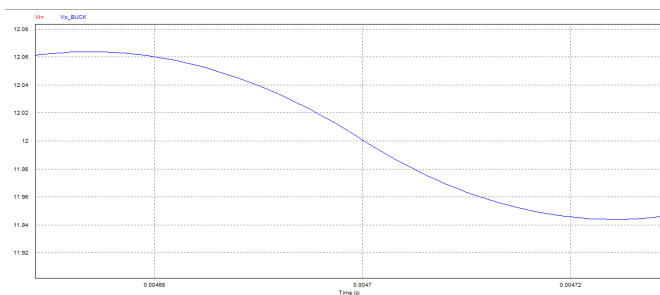


Fig. 9. *Ripple* de tensão no sinal de saída
Fonte: Software PSIM

Na figura 9, podemos observar que o *ripple* de tensão da simulação prática é de $12.064V - 11.944V \approx 120mV_{pp}$, que leva a um *ripple* de $60mV$ ficando dentro dos 2% estipulado no cálculo teórico.

G. CONDICIONAMENTO DE SINAIS

O condicionamento de sinal é utilizado para adequar os níveis e a seleção de frequência do sinal a ser controlado. Geralmente são aplicados em circuitos eletrônicos para minimizar efeitos de ruídos, circuitos subtratores para medição diferencial da tensão que representa a variável controlada, também servem como proteções, isolações e ajuste de ganho e offset, isto de acordo com as especificações do conversor analógico/digital (A/D) que recebe os sinais deste circuito.

A saída do buck apresenta uma tensão superior ao que o microcontrolador suporta, isto é, a entrada do ADC suporta uma tensão de no máximo 3V3 para o DSP/Microcontrolador. Com isso usa-se um divisor de tensão. A ideia do divisor funciona da seguinte maneira: Quando a tensão de saída do conversor for máximo (30V), a tensão do divisor será de 3V3.

Após esse divisor de tensão, foi projetado um circuito comparador subtrator, tendo como objetivo principal comparar a tensão de referência com a tensão na carga do conversor buck, selecionando a banda passante e ajustando um offset para esse sinal.

Também, nessa etapa, foi inserido o filtro Sallen-Key passa baixa calculado na seção anterior, como mostra a figura abaixo:

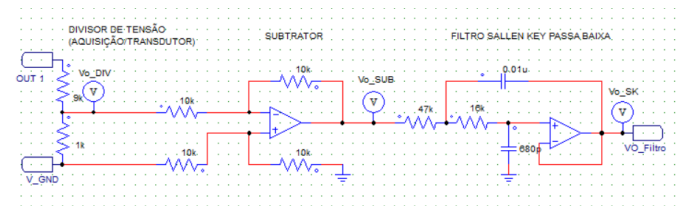


Fig. 10. Circuito divisor de tensão, Subtrator e filtro Sallen-Key
Fonte: Software PSIM

Circuito de Offset, Somador e Circuito Ceifador

Após a filtragem do sinal, a tensão de saída é muito pequena, desta maneira, se faz necessário a inserção de um sinal de offset $\approx 1.63V$ para que o sinal chegue mais próximo de 3V que será recebido na porta ADC do microcontrolador.

Ao efetuar a soma do sinal de offset junto ao de saída do filtro Sallen-Key, devido ao comportamento do conversor buck ocorre a presença de um sobressinal, na qual, em que devidos valores de pico antes da estabilização podem acarretar na queima do dispositivo, se alcançar a tensão acima de 3V3, para contornar a situação, é necessário a implementação de um circuito ceifador que será responsável por realizar a segurança do microcontrolador, não deixando ultrapassar os 3V3.

A etapa descrita acima pode ser visualizada no circuito abaixo:

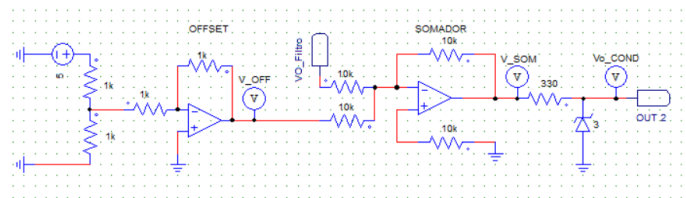


Fig. 11. Circuito de Offset, Somador e Circuito Ceifador
Fonte: Software PSIM

Na sequência pode-se visualizar o sinal de saída após as duas etapas de condicionamentos e aplicação de filtros quando excitado com uma entrada 24V.

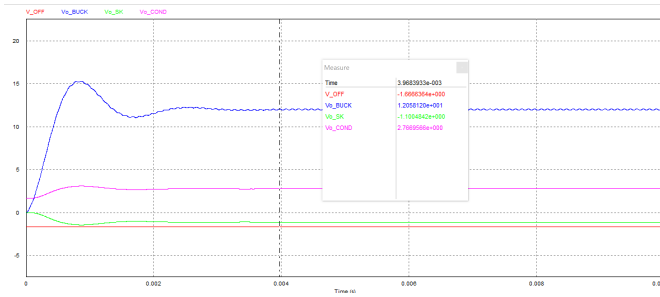


Fig. 12. Sinal de saída após condicionamento
Fonte: *Software PSIM*

H. Circuito PWM

Nessa etapa do foi utilizado a ferramenta do *Software PSIM* para gerar o sinal de PWM. Esse sinal foi configurado com frequência de $10kHz$ e é utilizado no *Gate* do MOSFET, gerando assim o chaveamento contínuo do sinal de entrada no MOSFET. Esse PWM foi utilizado para o conversor buck em malha aberta, com uma razão cíclica de 50%.

A figura abaixo representa o sinal PWM:

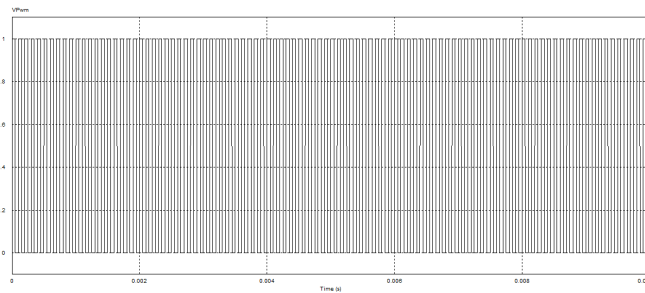


Fig. 13. Sinal PWM
Fonte: *Software PSIM*

III. PROJETO MALHA FECHADA

Nesta seção serão exibidos os resultados do sistema de controle em malha fechada para o conversor buck.

A. Geração do Sinal de Referência

O sinal de referência para a tensão de saída do conversor Buck. Logo abaixo, segue o código e a forma de onda gerada através da execução do código matlab.

```
1 %% ETAPA 01 - Gerando sinal (s8) de referencia para
  o buck
2
3 % Reset
4 clear;
5 clc;
6 close all;
7
8 Amax = 18; % Amplitude maxima da onda
9 Amin = 6; % Amplitude minima da onda
10 Offset = 6 % Offset do sinal
11 Fs = 10000; % Frequencia da onda
12 Ts = 1/Fs; % Periodo de amostragem
13 T = 0.02; % Periodo da onda
```

```
14 N = 2; % Numero de ciclos
15 TT = N * T; % Total de pontos
16
17 FreqAng = (2*pi)/T;
18 t = 0:Ts:TT
19
20 x = Offset + abs((Amax-Amin)*sin((FreqAng * t)));
21
22 plot(t,x)
23 grid on
24 title('Sinal de referencia')
25 xlabel('Tempo (s)')
26 ylabel('Tensao de saida (V)')
```

Listing 1. Sinal de Referência

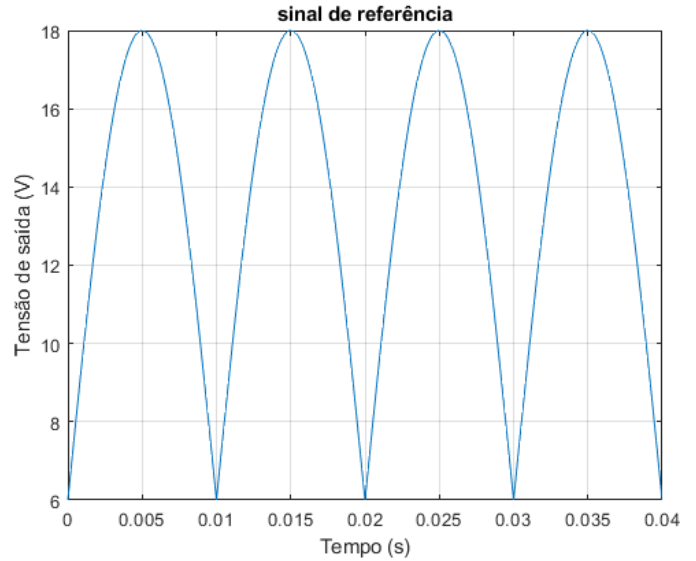


Fig. 14. Sinal de Referência
Fonte: *Software MATLAB*

B. Malha de Controle

A ação de controle gerada pelo PID (proporcional, integral e derivativo) sobre a onda do conversor dado a onda de referência é simulado através do código abaixo:

```
1 %[...]
2 %% Ganhos do controlador
3
4 Kp = 0.1;
5 Ki = 0.5;
6 Kd = 1.1;
7
8 %[...]
9 % Malha de Controle
10 e(k) = x(k) - ym(k); %erro = referencia + saida
  adc
11
12 uP(k) = Kp*e(k); %Controle
  Proporcional
13 uI(k) = uI(k-1) + Ki*e(k); %Controle
  Integral
14 uD(k) = Kd*(e(k) - e(k-1)); %Controle
  Derivativo
15 uPID(k) = uP(k) + uI(k) + uD(k); %Controle
  PID
16
17 d(k) = abs(uPID(k)) * P/E;
```

```

18 su = sign(uPID(k));
19 %[...]

```

Listing 2. Malha de Controle

Na figura 15, pode-se observar as três ações de controle atuando na correção do erro.

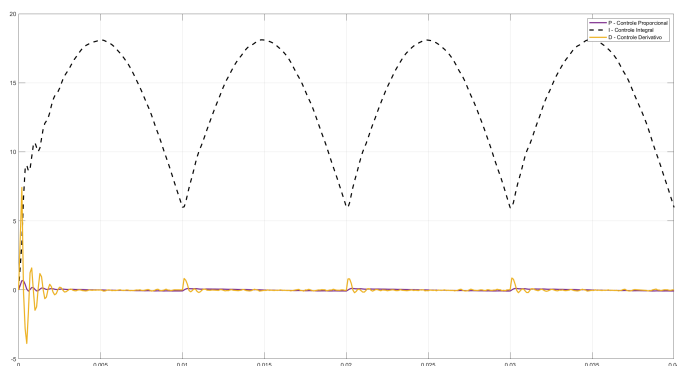


Fig. 15. Ação de Controle Proporcional, Ação de Controle Derivativo e Ação de Controle Integral
Fonte: Software MATLAB

Na figura 16, observa-se a saída da planta resultante da ação de controle.

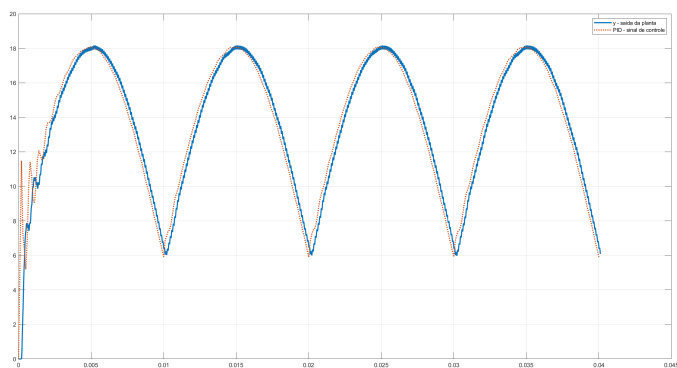


Fig. 16. Saída da Planta e Sinal de Controle PID
Fonte: Software MATLAB

C. Condicionamento de Sinais

Nos gráficos abaixo pode-se observar o comportamento dos sinais após a etapa de condicionamento, filtragem (Sallen-key) e ajuste do offset.

O código para demonstração do condicionamento dos sinais pode ser visto a seguir:

```

1 %[...]
2 % Saída da planta + entrada PWM
3 y(kc+1) = -a1*y(kc) - a0*y(kc-1) + b1*PWM(kc) + b0*
  PWM(kc-1);
4
5 % Divisor Resistivo
6 yd(kc+1) = y(kc+1)*K;
7
8 % Condicionamento de sinais
9 ys(kc+1) = -as1*ys(kc) - as0*ys(kc-1) + bs1*
  yd(kc) + bs0*yd(kc-1);

```

```

10
11 % Offset
12 yo(kc+1) = ys(kc+1) + offsetCS;
13
14 %[...]

```

Listing 3. Condicionamento de Sinais

Na figura 17, observa-se a saída do conversor buck e o sinal de saída após o condicionamento do sinal, porém sem somar offset, já na figura 18 encontra-se o sinal de saída condicionado e aplicado offset, no qual atende os parâmetros de entrada para o ADC.

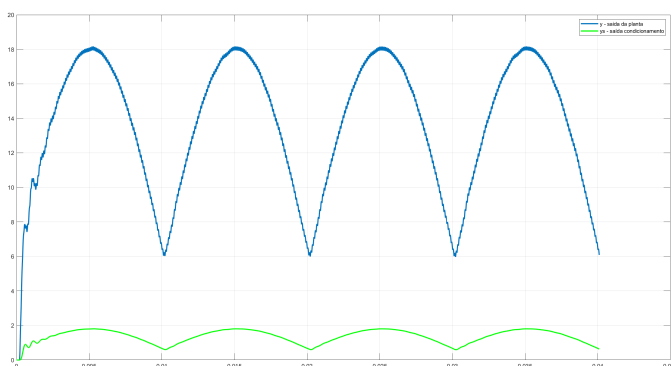


Fig. 17. Sinal da Planta e Saída do Condicionamento de Sinais (Filtro SLK)
Fonte: Software MATLAB

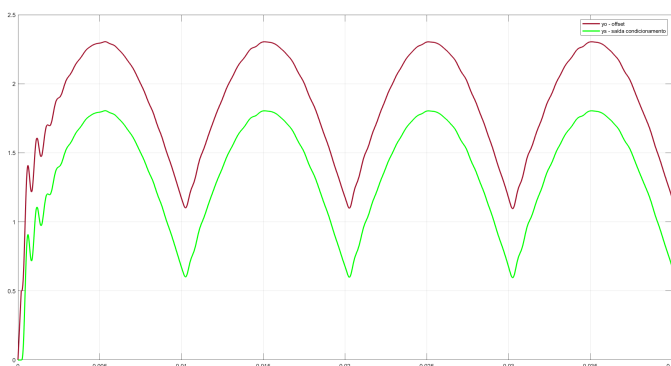


Fig. 18. Sinal com Offset e Saída do Condicionamento de Sinais (Filtro SLK)
Fonte: Software MATLAB

D. Conversor ADC

O conversor ADC foi implementado utilizando o código a seguir, no qual, converte o sinal de saída condicionado em um sinal discreto e quantizado com uma resolução de 10 bits.

```

1 %[...]
2 %Conversor ADC
3 yA(k+1) = yo(kc+1);
4 Amostragem
5 for i = (kc+1):(kc+1+P)
6     yR(i) = yA(k+1);
7 end

```



```

8   yQ(k+1) = round(yR(kc+1)*Q/EAD)/Q*EAD; %
   Quantizacao
9   ym(k+1) = (yQ(k+1) - offsetCS)/K;      % Valor
   Original
10  %[...]

```

Listing 4. Malha de Controle

Na figura abaixo pode-se observar o sinal de saída quantizado do ADC:

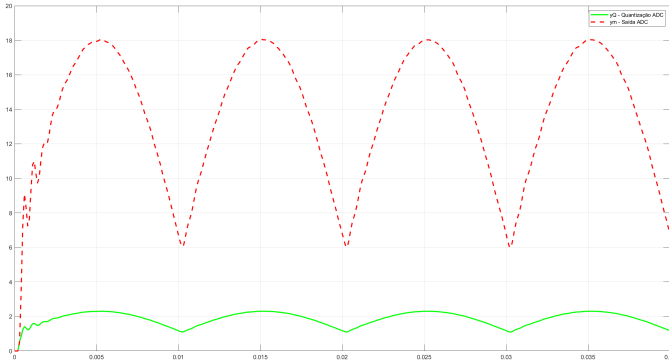


Fig. 19. Quantização do ADC e Sinal de Saída do ADC
Fonte: Software MATLAB

E. Geração do sinal PWM

O PWM será modulado através do controle do *duty cycle*, assim aumentando ou diminuindo é possível controlar a chave que fornece energia ao conversor buck, que faz com que seja possível chegar a um sinal bem próximo do sinal de referência.

Na figura 20, é possível observarmos o PWM, alterando o valor do *duty cycle* para que seja possível chegar o mais próximo da tensão do sinal de referência.

```

1  %[...]
2  % Geracao do PWM (kc)
3      if cc <= d(k)
4          PWM(kc) = su*E;
5      end
6      if cc > d(k)
7          PWM(kc) = 0;
8      end
9  %[...]

```

Listing 5. Malha de Controle

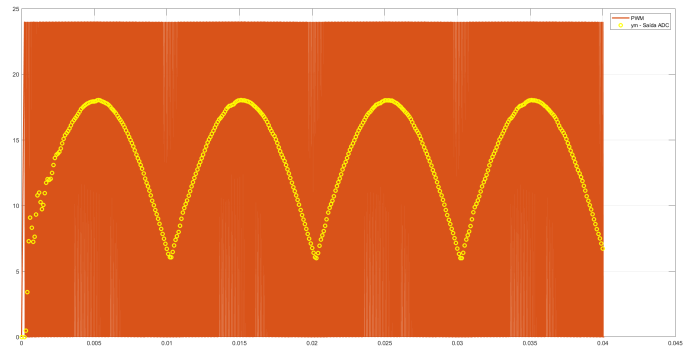


Fig. 20. Sinal PWM e Sinal de Saída do ADC
Fonte: Software MATLAB

F. Resultado Final

Na figura 21, podemos ver o sinal referência da entrada, sinal de saída do conversor buck e o sinal de saída do ADC, no qual, pode-se verificar que o sinal de saída é muito próximo do sinal referência que foi dado.

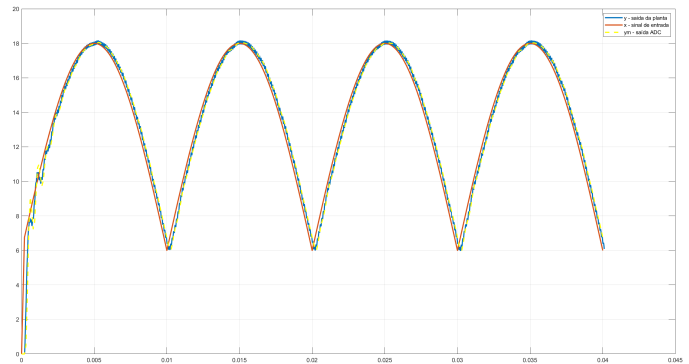


Fig. 21. Sinal de referência, Saída da planta e Saída do ADC
Fonte: Software MATLAB

IV. CÓDIGO COMPLETO

Abaixo, o código a seguir apresenta o script de simulação do sistema de controle do conversor buck em malha fechada implementado no software *MatLab*.

```

1  %%CONVERSOR BUCK MALHA FECHADA
2
3  clear;
4  clc;
5  close all
6  T = 0.1e-3;
7  s = tf('s');
8
9  %%Parametros do sinal de referencia
10
11 fs = 10000; % Freq de amostragem
12 T0 = 10e-3; % Período fundamental
13 f0 = 1/T0; % Freq fundamental
14 N = fs/f0; % Quant de pontos por amostra
15
16 Aref = 18; % Amplitude maxima da referencia
17 Oref = 6; % Offset minima da referencia
18 Vdif = Aref - Oref;
19 kq = 0;

```

```

20
21 %% Parametros do modulador PWM
22
23 E = 24;
24 NbitsPWM = 8;
25 P = 2^NbitsPWM; % Num de niveis do PWM
26 Vmax = 30; % Tensao maxima na planta
27
28 %%Definicao dos parametros do conv.A/D
29
30 EAD = 3; % Entrada do conversor A/D
31 NbitsAD = 10; % Num. de bits do conv. A/D
32 Q = 2^NbitsAD; % Num. de niveis conv. A/D
33 offsetCS = 0.5; % Offset do condicionamento
34 K = EAD / Vmax; % Ganho transdut.(div.res.)
35
36 %% Planta e Coeficientes da Equacao de Diferencas
37
38 %Planta = Filtro Passa Baixas RLC 1 Ordem / BUCK
39
40 % Período de amostragem
41 Tc = T/P;
42 %%Planta Continua P(s) / Funcao de Transferencia em
43 %Tempo Continuo (CTTF)
44 Pc = 40000000 / (s^2 + 6666.6666*s + 40000000);
45 %%Planta Discreta P(z) / Funcao de Transferencia em
46 %Tempo Discreto (DTTF)
47 Pd = c2d(Pc,Tc);
48
49 %%Coeficientes ED
50 [npd,dpd] = tfdata(Pd,'v')
51 a1 = dpd(2);
52 a0 = dpd(3);
53 b1 = npd(2);
54 b0 = npd(3);
55
56 %% Condicionamento de Sinais e Coeficientes da
57 %Equacao de Diferencas
58
59 %Condicionamento = Filtro Passa Baixas Sallen Key 2
60 %Ordem
61
62 %Sensor Continuo P(s)
63 %Sc = 96711798.839458 / (s^2 + 6673.1141199226*s +
64 %96711798.839458);
65 %Sc = 195556946.18273 / (s^2 + 8377.6595744681*s +
66 %195556946.18273);
67
68 %Sensor Discreto
69 %Sd = c2d(Sc,Tc);
70
71 %%Coeficientes ED
72 [nsd,dsd] = tfdata(Sd,'v')
73 as1 = dsd(2);
74 as0 = dsd(3);
75 bs1 = nsd(2);
76 bs0 = nsd(3);
77
78 %%Ganhos do controlador
79
80 Kp = 0.1;
81 Ki = 0.5;
82 Kd = 1.1;
83
84 %%Inicializacao dos Vetores
85
86 t = zeros(1,N);
87 tc = zeros(1,N*P);
88 x = zeros(1,N); %referencia
89 e = zeros(1,N); %erro
90 d = zeros(1,N);
91
92 uP = zeros(1,N); %Controle Proporcional
93 uI = zeros(1,N); %Controle Integral
94
95 uD = zeros(1,N); %Controle Derivativo
96 uPID = zeros(1,N);
97 PWM = zeros(1,N*P);
98
99 y = zeros(1,N*P); %saida planta
100 yd = zeros(1,N*P); %saida divisor resistivo
101 ys = zeros(1,N*P); %saida do condicionamento
102 yo = zeros(1,N*P); %offset na saida
103 ym = zeros(1,N); %saida ADC
104 yA = zeros(1,N);
105 yR = zeros(1,N*P);
106 yQ = zeros(1,N);
107
108 %%Simulacao Conversor Buck
109
110 for k = 2:(4*N)
111
112 % Vetor de tempo disc. para graficos
113 t(k) = k*T;
114 kq = kq + 1;
115
116 x(k) = 6 + abs(12 * sin((pi)/T0 * t(k)) );
117 % Malha de Controle
118 e(k) = x(k) - ym(k); %erro = referencia + saida
119 %adc
120
121 uP(k) = Kp*e(k); %Controle
122 %Proporcional
123 uI(k) = uI(k-1) + Ki*e(k); %Controle
124 %Integral
125 uD(k) = Kd*(e(k) - e(k-1)); %Controle
126 %Derivativo
127 uPID(k) = uP(k) + uI(k) + uD(k); %Controle
128 %PID
129
130 d(k) = abs(uPID(k))*P/E;
131 su = sign(uPID(k));
132
133 % Discretizacao dos sistemas continuos
134 for cc = 1:P
135 % Contador e vetor de tempo do sist.
136 %Superdisc.
137 kc = k*P + cc;
138 tc(kc) = kc*Tc;
139
140 % Geracao do PWM(kc)
141 if cc <= d(k)
142 PWM(kc) = su*E;
143 end
144 if cc > d(k)
145 PWM(kc) = 0;
146 end
147
148 % Saida da planta + entrada PWM
149 y(kc+1) = -a1*y(kc) - a0*y(kc-1) + b1*PWM(kc) + b0*
150 PWM(kc-1);
151
152 % Divisor Resistivo
153 yd(kc+1) = y(kc+1)*K;
154
155 % Condicionamento de sinais
156 ys(kc+1) = -as1*ys(kc) - as0*ys(kc-1) + bs1*
157 yd(kc) + bs0*yd(kc-1);
158
159 % Offset
160 yo(kc+1) = ys(kc+1) + offsetCS;
161 end
162
163 %Conversor ADC
164 yA(k+1) = yo(kc+1); %
165 %Amostragem
166 for i = (kc+1):(kc+1+P)
167 yR(i) = yA(k+1);
168 end

```

```

153 yQ(k+1) = round(yR(kc+1)*Q/EAD)/Q*EAD; %
154 Quantizacao
155 ym(k+1) = (yQ(k+1) - offsetCS)/K; % Valor
156 Original
end

```

Listing 6. Código Completo

V. CONSIDERAÇÕES FINAIS

Observa-se que o projeto obteve êxito ao conseguir atingir todas as especificações dadas.

o *Ripple* de tensão está abaixo de 2% o que confere com os parâmetros pré estipulados, as frequências de corte dos filtros foram atendidas, ocorrendo apenas uma pequena variação por conta das adequações dos componentes para valores comerciais, devido o fato dos ajustes, a saída do conversor buck obteve-se a presença de um leve overshoot, porém, o sinal em regime permanente se estabiliza de acordo com a tensão projetada, ou seja, a saída tem o comportamento de acordo com Duty-Cycle.

Na etapa de condicionamento dos sinais obteve-se êxito, pois, ficou dentro da faixa necessária para o microcontrolador ADC fazer a discretização do sinal, sendo assim, após vários testes os parâmetros do controlador PID foram ajustados de forma que o sinal não ficasse oscilatório e pudesse estabilizar rapidamente, os ganhos que forneceram os melhores resultados foram: ganho proporcional = 0.1, ganho integral = 0.5 e ganho derivativo = 1.1, então foi possível através do projeto do controlador PID fazer o correto ajuste no duty cycle do PWM, fazendo com que a saída do conversor fosse muito semelhante ao sinal de referência aplicado na sua entrada.

REFERENCES

- [1] Hart, Daniel W , Power electronics, Tata McGraw-Hill Education, 2011.
- [2] Moraes, Caio, Análise do conversor Buck em Condução Contínua, 2018, <https://eletronicadepotencia.com/analise-do-conversor-buck-em-mcc/>, Acessado em 18/08/2021.