

UNIVERSIDADE TECNOLÓGICA FEDERAL DO PARANÁ

CAMPUS PATO BRANCO

DEPARTAMENTO ACADÊMICO DE ELÉTRICA

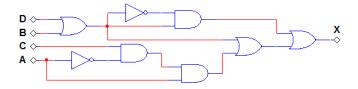
DISCIPLINA DE CIRCUITOS DIGITAIS

PRÁTICA DE LABORATÓRIO 3

ANÁLISE E SÍNTESE DE CIRCUITOS COMBINACIONAIS

Nome:	Disciplina CD-24CP	NOTA
Nome:	Turma 4CP	
Nome:	13/09/2018	

1. Implemente o circuito proposto abaixo e determine, a partir de ensaio prático, a tabela-verdade para a saída *X*. Anote os resultados na tabela ao lado (coluna *XI*).



2. Para o circuito anterior, defina a expressão booleana que representa a saída *X* e aplique o algoritmo de Karnaugh para minimizá-la. Depois, implemente a solução obtida e verifique, a partir de ensaio prático, a tabela-verdade para a saída, anotando os resultados na tabela ao lado (*X2*). Analise os resultados obtidos.

Α	В	C	D	X1	X2	X3
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

- 3. Defina, a partir dos teoremas de De Morgan, uma solução equivalente à anterior, de modo que sua implementação utilize apenas o CI 7400. Demonstre o desenvolvimento dessa solução e comprove sua adequação, registrando os resultados de ensaio prático na mesma tabela (*X3*).
- 4. Implemente e teste o circuito obtido como solução do problema 1 da Lista de Exercícios 3.
- 5. Implemente e teste o circuito obtido como solução do problema 3 da Lista de Exercícios 3.
- 6. Projete, implemente e teste um circuito que seja capaz de efetuar a soma de dois números (A e B) de dois bits cada. O resultado deve ser dado também em dois bits (S0 e S1) mais um bit chamado *carry* ("vai um"). Demonstre o desenvolvimento do projeto e indique os resultados obtidos por ensaio prático.

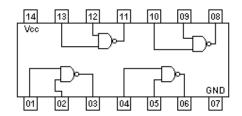
Obs.: Exemplo da operação a ser realizada:

Dica: Para S0 e S1, procure identificar operações XOR.

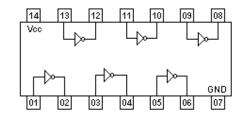
A 1	B1	A0	В0	S1	S0	С
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

Anexo - PINAGEM DOS CIRCUITOS INTEGRADOS

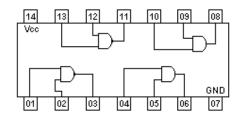
7400 - 04 portas NAND de 02 entradas



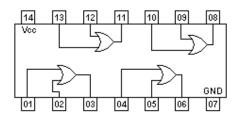
7404 - 06 portas NOT



7408 - 04 portas AND de 02 entradas



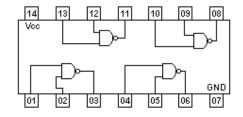
7432 - 04 portas OR de 02 entradas



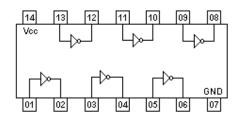
Obs.: Para teste com o módulo Datapool 8810, conecte o Vcc de cada CI à barra "+5V" e o GND à barra "comum"

Anexo - PINAGEM DOS CIRCUITOS INTEGRADOS

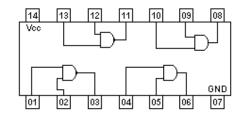
7400 - 04 portas NAND de 02 entradas



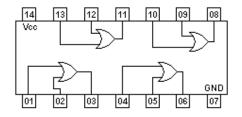
7404 - 06 portas NOT



7408 - 04 portas AND de 02 entradas



7432 - 04 portas OR de 02 entradas



Obs.: Para teste com o módulo Datapool 8810, conecte o Vcc de cada CI à barra "+5V" e o GND à barra "comum"